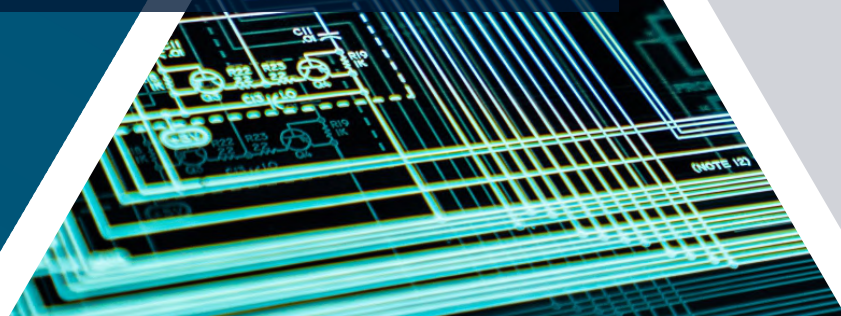


APORTACIONES AL CONTROL NO LINEAL EN APLICACIONES DE CONVERTIDORES MULTINIVELES

Leonardo David Comparatore Franco

Tesis Doctoral



UNIVERSIDAD NACIONAL
DE ASUNCIÓN
**FACULTAD DE
INGENIERÍA**

PROCIENCIA
PROGRAMA PARAGUAYO PARA EL DESARROLLO DE LA CIENCIA Y TECNOLOGÍA

APORTACIONES AL CONTROL
NO LINEAL EN APLICACIONES
DE CONVERTIDORES
MULTINIVELES



UNIVERSIDAD NACIONAL
DE ASUNCIÓN
**FACULTAD DE
INGENIERÍA**

TESIS DOCTORAL

UNIVERSIDAD NACIONAL DE ASUNCIÓN
Facultad de Ingeniería
Laboratorio de Sistemas de Potencia y Control
Doctorado en Ingeniería Electrónica

**APORTACIONES AL CONTROL NO LINEAL EN APLICACIONES DE
CONVERTIDORES MULTINIVELES**

Leonardo David Comparatore Franco
Autor

Prof. Dr. Jorge Esteban Rodas Benítez
Prof. Dr. Raúl Igmar Gregor Recalde
Tutores

Prof. Dr. Yassine Kali
Tutor internacional

2022

TRIBUNAL EXAMINADOR

PRESIDENTE

HUMBERTO PINHEIRO, Universidade Federal de Santa Maria - Brasil

SECRETARIO

JORGE ESTEBAN RODAS BENÍTEZ, Universidad Nacional de Asunción - Paraguay

VOCALES

ALEJANDRO GÓMEZ YEPES, Universidad de Vigo - España

YASSINE KALI, École de Technologie Supérieure - Canadá

IGNACIO GONZÁLEZ PRIETO, Universidad de Málaga - España

RAÚL IGMAR GREGOR RECALDE, Universidad Nacional de Asunción - Paraguay

Diciembre, 2022. Luque, Paraguay.

RESUMEN

Esta Tesis Doctoral trata sobre la implementación y el análisis de desempeño de dos técnicas de control no lineal aplicadas a un convertidor electrónico en configuración puente H en cascada de siete niveles trifásico de tres cables. En este sentido, el control predictivo basado en el modelo y el control en modo deslizante fueron implementados en una unidad de control dSPACE MicroLabBox, con el objetivo de realizar un seguimiento de corrientes trifásicas de referencia para una carga reactiva. Las tensiones de salida del convertidor fueron sintetizadas mediante la inclusión de un esquema de modulación basado en la modulación de portadora con desplazamiento de fase, implementado en la plataforma FPGA del dSPACE MicroLabBox. Se han realizado pruebas de simulación y experimentales para demostrar el desempeño de las técnicas de control propuestas. Al mismo tiempo, la eficacia de ambas técnicas de control se verificó en condiciones transitorias y de estado estacionario, respectivamente, midiendo la distorsión armónica total de las tensiones y corrientes de salida del convertidor y el error cuadrático medio del seguimiento de las corrientes de referencia.

LEONARDO COMPARATORE

Diciembre, 2022. Luque, Paraguay.

SUMMARY

This Doctoral Thesis deals with the implementation and performance analysis of two non-linear control techniques applied to an electronic converter in a three-phase three-wire seven-level cascade H-bridge configuration. In this sense, model-based predictive control and sliding mode control were implemented in a dSPACE MicroLabBox control unit, with the aim of tracking reference three-phase currents for a reactive load. The converter output voltages were synthesized by including a modulation scheme based on phase-shifted carrier modulation, implemented in the dSPACE MicroLabBox FPGA platform. Simulation and experimental tests have been carried out to demonstrate the performance of the proposed control techniques. At the same time, the effectiveness of both control techniques were verified under transient and steady-state conditions, respectively, by measuring the total harmonic distortion of the converter output voltages and currents and the root mean square error of tracking the reference currents.

LEONARDO COMPARATORE

December, 2022. Luque, Paraguay.

AGRADECIMIENTOS

A mis Profesores Dr. Raúl Igmarr Gregor Recalde y Dr. Jorge Esteban Rodas Benítez, quienes con sus conocimientos y experiencia me han motivado a incursionar en el ámbito investigacional.

A mis amigos y compañeros del Laboratorio de Sistemas de Potencia y Control (LSPyC) de la Facultad de Ingeniería de la Universidad Nacional de Asunción (FIUNA) por sus consejos, apoyo y colaboración.

Leonardo Comparatore

AGRADECIMIENTOS INSTITUCIONALES

Al Consejo Nacional de Ciencia y Tecnología (CONACYT) del Paraguay, en el marco del “Programa Paraguayo para el Desarrollo de la Ciencia y Tecnología” PROCENCIA, por el apoyo económico a través del programa de incentivos para la formación de docentes-investigadores y el programa de Doctorado POSG16-5.

Leonardo Comparatore

*Dedicado, siempre, a mi
querida madre María
Franco*

ÍNDICE GENERAL

Resumen	iii
Summary	v
Agradecimientos	vii
Agradecimientos Institucionales	ix
Índice General	xiii
Índice de Figuras	xv
Índice de Tablas	xix
Acrónimos	xxi

PARTE I GENERALIDADES

1	Introducción	3
1.1	Consideraciones preliminares	4
1.2	Motivación	20
1.3	Objetivos y alcance	20
1.4	Organización del documento	22
		xiii

2	Estado del Arte	23
2.1	Reseña de los convertidores multiniveles	23
2.2	Control no lineal aplicados a convertidores multiniveles	25
2.3	Conclusiones del capítulo	30

PARTE II ANÁLISIS DE CONTENIDO

3	Discusión de las Aportaciones	33
3.1	Descripción de la topología y modelo matemático	33
3.2	Control predictivo basado en el modelo	39
3.3	Control en modo deslizante	42
3.4	Modulación de portadora con desplazamiento de fase	47
3.5	Simulación y resultados experimentales	49
3.6	Conclusiones del capítulo	73
4	Conclusiones y Trabajos Futuros	75
4.1	Principales conclusiones	75
4.2	Trabajos futuros	76
	Referencias	79

PARTE III PUBLICACIONES

1	Finite Control Set Model Predictive Control Strategies for a Three-Phase Seven-level Cascade H-Bridge DSTATCOM	89
2	Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter	97
3	MPC with Space Vector Phase-Shift PWM (SV-PSPWM) Technique with Harmonic Mitigation Strategy for Shunt Active Power Filters Based on H-Bridge Multilevel Converter	115
4	Model Predictive Control of Modular 7-Level Converter Based on SiC-MOSFET Devices - An Experimental Assessment	125
5	Discrete-time Sliding Mode Control for a Seven-level Cascade H-bridge Converter	139

ÍNDICE DE FIGURAS

1.1	Clasificación de los convertidores electrónicos de alta potencia.	5
1.2	Clasificación de los convertidores de fuente de tensión.	6
1.3	Convertidor NPC monofásico de tres niveles.	7
1.4	Convertidor FC monofásico de tres niveles.	9
1.5	Convertidor CHB monofásico de cinco niveles.	10
1.6	Clasificación de los esquemas de modulación de ancho de pulso.	12
1.7	Interpretación gráfica del SMC.	17
1.8	Modos del SMC.	18
1.9	Fenómeno <i>chattering</i> .	19
3.1	Carga reactiva trifásica alimentada por un CHB trifásico de siete niveles	34
3.2	MPC: Diagrama de bloques del sistema en lazo cerrado.	40
3.3	Análisis de estabilidad del MPC: Localización de $x_{i[k]}$ y de x_i^* .	42
		xv

3.4	SMC: Diagrama de bloques del sistema en lazo cerrado.	43
3.5	Principio de funcionamiento del esquema de modulación PSC-PWM.	48
3.6	Modelo de simulación simplificado.	50
3.7	Modelo de simulación simplificado del modulador PSC-PWM trifásico.	50
3.8	Modelo de simulación del modulador PSC-PWM por fase.	51
3.9	Modelo de simulación simplificado del convertidor CHB trifásico.	51
3.10	Modelo de simulación del convertidor CHB por fase.	52
3.11	MPC: Resultados de simulación en condición de estado estacionario.	54
3.12	MPC: Resultados de simulación en condición de estado transitorio.	55
3.13	MPC: Resultados de simulación en presencia de incertidumbres paramétricas.	56
3.14	SMC: Resultados de simulación en condición de estado estacionario.	57
3.15	SMC: Resultados de simulación en condición de estado transitorio.	58
3.16	SMC: Resultados de simulación en presencia de incertidumbres paramétricas.	59
3.17	Equipo de prueba experimental.	60
3.18	Diagrama Simulink-dSPACE: General.	61
3.19	Diagrama Simulink-dSPACE: Mediciones.	61
3.20	Diagrama Simulink-dSPACE: Generador de corrientes de referencia.	62
3.21	Diagrama Simulink-dSPACE: Controladores.	63
3.22	Diagrama Simulink-dSPACE: Normalización.	63
3.23	Diagrama Simulink-dSPACE: Modulación.	64
3.24	MPC: Resultados experimentales en condición de estado estacionario.	65
3.25	MPC: Resultados experimentales en condición de estado transitorio.	66
3.26	MPC: Resultados experimentales en presencia de incertidumbres paramétricas.	67

3.27	SMC: Resultados experimentales en condición de estado estacionario.	69
3.28	SMC: Resultados experimentales en condición de estado transitorio.	70
3.29	SMC: Resultados experimentales en presencia de incertidumbres paramétricas.	71

ÍNDICE DE TABLAS

1.1	Estados de conmutación del convertidor NPC de tres niveles.	8
1.2	Estados de conmutación del convertidor FC de tres niveles.	9
3.1	Estados de conmutación del convertidor HB de tres niveles.	34
3.2	Estados de conmutación del convertidor CHB de siete niveles.	35
3.3	Estados redundantes del convertidor CHB de siete niveles.	37
3.4	Descripción de los parámetros de simulación.	53
3.5	MPC: Resultados de simulación en condición de estado estacionario.	54
3.6	MPC: Resultados de simulación en presencia de incertidumbres paramétricas.	56
3.7	SMC: Resultados de simulación en condición de estado estacionario.	57
3.8	SMC: Resultados de simulación en presencia de incertidumbres paramétricas.	59

3.9	Parámetros de acondicionamiento de señales de corriente.	61
3.10	MPC: Resultados experimentales en condición de estado estacionario.	66
3.11	MPC: Resultados experimentales en presencia de incertidumbres paramétricas.	68
3.12	MPC: Resumen de resultados en estado estacionario.	68
3.13	MPC: Resumen de resultados en estado transitorio.	68
3.14	MPC: Resumen de resultados en presencia de incertidumbres.	68
3.15	SMC: Resultados experimentales en condición de estado estacionario.	70
3.16	SMC: Resultados experimentales en presencia de incertidumbres paramétricas.	72
3.17	SMC: Resumen de resultados en estado estacionario.	72
3.18	SMC: Resumen de resultados en estado transitorio.	72
3.19	SMC: Resumen de resultados en presencia de incertidumbres.	72
4.1	Resumen de los logros obtenidos durante la Tesis Doctoral.	76

ACRÓNIMOS

AFE	Interfaz Activa.
ANPC	Sujeción de Punto Neutro Activo.
APF	Filtro Activo de Potencia.
BTB	Espalda con Espalda.
CA	Corriente Alterna.
CC	Corriente Continua.
CCV	Cicloconvertidor.
CHB	Puente-H en Cascada.
CONACYT	Consejo Nacional de Ciencia y Tecnología.
CMV	Tensión de Modo Común.
CSC	Convertidor de Fuente de Corriente.
DCC	Convertidor con Sujeción de Diodo
DPC	Control Directo de Potencia.

Tesis Doctoral.

Por Leonardo Comparatore.

DSP	Procesador Digital de Señal.
DVR	Restaurador Dinámico de Tensión.
EMI	Interferencia Electromagnética.
FC	Capacitor Flotante.
FIUNA	Facultad de Ingeniería de la Universidad Nacional de Asunción.
FPGA	Arreglos de Compuertas Programables en Campo.
GTO	Tiristor de Apagado por Puerta.
GPIO	Entrada/Salida de Uso General.
HB	Puente-H.
HOSMC	Control en Modo Deslizante de Orden Superior.
IGBT	Transistor Bipolar de Puerta Aislada.
IGCT	Transistor Conmutado de Puerta Aislada.
LCI	Inversor Conmutado de Carga.
LSC-PWM	Modulación de Portadora por Ancho de Pulso con Desplazamiento de Nivel.
LSPyC	Laboratorio de Sistemas de Potencia y Control.
MC	Convertidor Matricial.
MMC	Convertidor Modular Multinivel.
MPC	Control Predictivo Basado en el Modelo.
MSE	Error Cuadrático Medio.
NPC	Sujeción de Punto Neutro.
PI	Proporcional-Integral.
PSC-PWM	Modulación de Portadora por Ancho de Pulso con Desplazamiento de Fase.
PWM	Modulación por Ancho de Pulso.
SAM	Modulación Promedio Muestreada.
SAPF	Filtro Activo de Potencia en Paralelo.
SGCT	Tiristor Conmutado de Puerta Simétrica.
SHE	Eliminación Selectiva de Armónicos.
SMC	Control en Modo Deslizante.

SMO	Observador en Modo Deslizante.
STATCOM	Compensador Estático Síncrono.
SVM	Modulación de Espacio Vectorial.
TFM	Trabajo Final de Máster.
THD	Distorsión Armónica Total.
UNA	Universidad Nacional de Asunción.
VSC	Convertidor de Fuente de Tensión.
VSS	Sistema de Estructura Variable.

PARTE I

GENERALIDADES

CAPÍTULO 1

INTRODUCCIÓN

La electrónica de potencia es una disciplina cada vez más involucrada en todas las etapas de procesamiento de la energía eléctrica, como la generación, conversión, transmisión, distribución y acondicionamiento en sus diferentes etapas y formas (CA→CC, CC→CA, etc.). Pero los convertidores electrónicos de potencia están restringidos en sus capacidades operativas por los dispositivos de conmutación, cuyas limitaciones vienen impuestas por las características físicas de los materiales semiconductores. En este sentido, se está llevando a cabo una gran cantidad de investigación en torno al desarrollo de nuevos dispositivos de conmutación de semiconductores con mayores capacidades de resistencia a la tensión. Sin embargo, el objetivo de aumentar la tensión de trabajo de los convertidores con los interruptores de potencia existentes también encuentra su propio camino con la introducción de los convertidores multiniveles. Estos convertidores también tienen características adicionales interesantes en comparación con las topologías clásicas de dos niveles, como la reducción del contenido armónico de la forma de onda de tensión sintetizada. Sin embargo, a medida que las topologías multinivel aumentan la tensión de trabajo de los convertidores, aumentan considerablemente el número de dispositivos

electrónicos o elementos complementarios de almacenamiento de energía (capacitores) en el circuito. Esto implica que se debe tener en cuenta la dinámica dentro de los convertidores con sus correspondientes restricciones, por lo que las estrategias de control deben considerarlos como parte de todo el objetivo de control. Además, a medida que aumenta el número de interruptores, también lo hacen las posibles combinaciones de conmutación, y se necesitan algoritmos de conmutación más elaborados para cumplir con las múltiples restricciones del problema de control (número de interruptores/número de estados redundantes, densidad de potencia, pérdidas desequilibradas, confiabilidad, etc.). Por otro lado, además de la complejidad asociada al control del convertidor, las modernas plataformas de procesamiento digital disponibles en la actualidad permiten la implementación en tiempo real de sofisticadas y modernas estrategias de control digital.

Consecuentemente, todo lo antes mencionado representa actualmente un atractivo y vanguardista campo de investigación en torno al estudio de topologías multinivel existentes, la síntesis de nuevas configuraciones de circuitos e implementaciones de avanzados algoritmos de control, así como la interacción dinámica entre los convertidores y los sistemas externos en una amplia variedad de aplicaciones, como la energía eléctrica, conversión y acondicionamiento.

1.1 Consideraciones preliminares

Convertidores multiniveles

La mayoría de las topologías de convertidores de potencia están disponibles en forma de productos comerciales estandarizados para una tensión de funcionamiento comprendida entre 2,3 a 13,8 kV únicamente. Estas topologías de convertidores electrónicos de potencia requieren un transformador elevador o dispositivos semiconductores de alta tensión para una operación a tensiones elevadas. La utilización de transformadores elevadores es una solución económicamente muy costosa debido al aumento del tamaño y el volumen del sistema convertidor. La inclusión de dispositivos semiconductores con tolerancia a elevadas tensiones como solución, no aumenta el tamaño y el volumen del convertidor. Sin embargo, la principal limitación de esta solución es la disponibilidad de dichos dispositivos, como así también, el elevado costo de los mismos.

Los dispositivos de transistor bipolar de puerta aislada (IGBT, del inglés Insulated Gate Bipolar Transistor) se utilizan ampliamente en convertidores de fuente de tensión (VSC, del inglés Voltage Source Converter) y en convertidores matriciales (MC, del inglés Matrix Converter). Estos dispositivos están disponibles con una tensión máxima de 6,5 kV y una corriente máxima de 2,4 kA. El tiristor conmutado de puerta integrada (IGCT, del

inglés Insulated-Gate Commutated Transistor) es otra tecnología alternativa utilizada en VSCs. Otras variantes de la tecnología IGCT incluyen tipos asimétricos, de conducción inversa y simétricos. Los tiristores conmutados de puerta simétrica (SGCT, del inglés Symmetrical-Gate Commutated Thyristor) se utilizan en los convertidores de fuente de corriente (CSC, del inglés Current Source Converter), que están disponibles para una tensión máxima de 10 kV y una corriente máxima de 5 kA [1, 2].

Alternativamente, la conexión en serie de los dispositivos de media tensión permiten aumentar la tensión de funcionamiento de los convertidores de potencia. Sin embargo, es posible que los dispositivos conectados en serie y sus controladores de compuerta no muestren un rendimiento estático y dinámico similar. Además, es posible que estos dispositivos no compartan por igual la tensión total durante el modo de bloqueo o los transitorios de conmutación. Este enfoque requiere un circuito de regulación de tensión para lograr compartir la misma tensión durante el modo de bloqueo. Estos circuitos adicionales aumentan las pérdidas de potencia en los convertidores de potencia. La conexión en serie de los dispositivos no mejora la tensión de salida ni la calidad de la forma de onda de la corriente.

La necesidad de igualar la tensión de bloqueo en los dispositivos conectados en serie dió origen a nuevas topologías de convertidores con tecnología de semiconductores de bajo costo, también conocidas como convertidores multiniveles, para aplicaciones de alta potencia. Actualmente, las topologías de convertidores de alta potencia se clasifican en dos grupos principales, como se muestra en la Figura 1.1. La primera categoría de convertidores de potencia utiliza un enlace de CC intermedio para lograr la conversión de potencia de CA fija a un suministro de CA variable ($CA \rightarrow CC$ y luego $CC \rightarrow CA$). Según el tipo de enlace de CC intermedio, los convertidores de potencia se clasifican en VSC y CSC. Un enfoque alternativo es la conversión directa de energía CA fija a CA variable sin ningún enlace de CC intermedio. Los cicloconvertidores (CCV, del inglés Cycloconverter) y los MC pertenecen a esta segunda categoría.

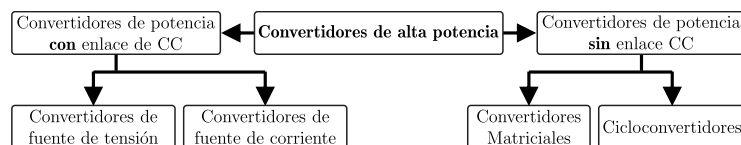


Figura 1.1: Clasificación de los convertidores electrónicos de alta potencia.

En la actualidad, existe un gran interés en torno al estudio de los VSC, especialmente en lo que se refiere a nuevas topologías de convertidores y métodos de control. Los VSC se constituyen hoy en día en una tecnología madura que utilizan un capacitor de CC como elemento de almacenamiento en el enlace de CC. Durante la última década,

los VSC exhibieron una mayor inserción en el mercado y un desarrollo más evidente en comparación con los CSC. El convertidor de dos niveles es un VSC estándar; que se limita a aplicaciones de baja tensión y de baja potencia. Para aplicaciones de alta potencia, los convertidores de dos niveles requieren un dispositivo en paralelo para transportar alta corriente en funcionamiento de baja tensión o dispositivos en serie para alcanzar el funcionamiento de media tensión con baja capacidad de transporte de corriente. Las conexiones en paralelo y en serie de los dispositivos no introducen ningún beneficio adicional en la mejora de la calidad de la energía (reducción de la distorsión armónica de tensión y corriente) y reducción de dv/dt . Las pérdidas de energía y el bloqueo de tensión son desiguales en los dispositivos conectados en serie. Por tanto, los convertidores de dos niveles no son muy populares para aplicaciones de alta potencia.

Los convertidores multiniveles ofrecen ventajas significativas en comparación con los convertidores de dos niveles de alta potencia. Estas ventajas incluyen menor distorsión armónica de tensión y dv/dt , corrientes casi sinusoidales, menor tamaño de los filtros de entrada y salida (si es necesario), mayor eficiencia, menor tensión de modo común (CMV, del inglés Common Mode Voltage) y posibilidad de operación ante fallas en ciertos casos. Los convertidores multiniveles están compuestos por una serie de dispositivos semiconductores de tensión media o baja y fuentes de tensión capacitiva de CC. Los convertidores multiniveles generan una forma de onda de tensión escalonada con magnitud y frecuencia variables, que se logran con una disposición adecuada de dispositivos, fuentes de tensión capacitiva y la aplicación de métodos de control avanzados [3–8]. En los últimos años se establecieron varias topologías de convertidores multiniveles y muy pocas tuvieron éxito en la industria, algunas de ellas se muestran en la Figura 1.2.

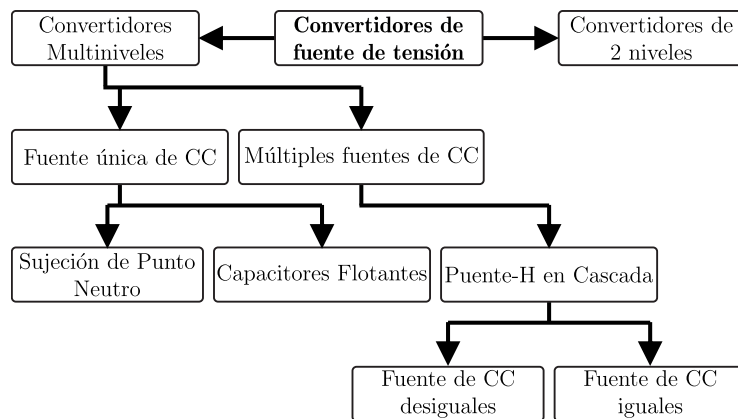


Figura 1.2: Clasificación de los convertidores de fuente de tensión.

Sujeción de punto neutro

El convertidor con sujeción de punto neutro (NPC, del inglés Neutral Point Clamped), también conocido como convertidor con sujeción de diodo (DCC, del inglés Diode-clamped Converter), de tres niveles es una de las topologías más comunes para aplicaciones de media y alta tensión, especialmente en sistemas de accionamiento de motores y sistemas de conversión de la energía eólica, debido a la reducción de dv/dt , reducción de la distorsión armónica total (THD, del inglés Total Harmonic Distortion) y especialmente debido a su capacidad para hacer frente a la demanda de alta tensión sin conectar interruptores en serie. Sin embargo, también es posible emplear este tipo de topología en aplicaciones de menor potencia, como en los sistemas de energía fotovoltaica donde otros factores como la tensión con baja distorsión y la corriente de fuga reducida son factores importantes. El convertidor NPC de tres niveles se componen básicamente de dos VSC tradicionales de dos niveles apilados uno sobre el otro con algunas modificaciones menores, como se muestra en la Figura 1.3

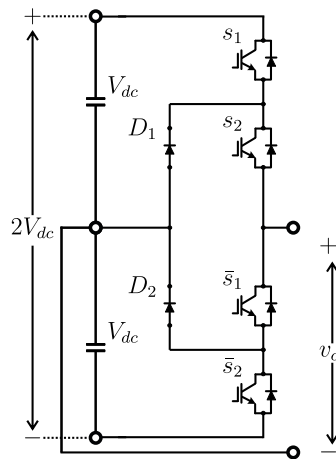


Figura 1.3: Convertidor NPC monofásico de tres niveles.

El punto neutro divide la tensión del enlace de CC total en dos mitades. Cada dispositivo de potencia tiene por objeto bloquear solo la mitad de la tensión total del enlace de CC. Con la misma tecnología de semiconductores, la tensión de funcionamiento y la potencia nominal del convertidor NPC se puede duplicar en comparación con un convertidor de dos niveles. El punto neutro del NPC permite la generación de nivel de tensión cero junto con $-V_{dc}$ y $+V_{dc}$. Este proceso da como resultado un bajo contenido de dv/dt y armónicos en las formas de onda de tensión y corriente de salida.

En la Tabla 1.1 se muestran los posibles estados de conmutación del convertidor NPC representado en la Figura 1.3 con los valores de tensión generados para cada uno de los estados de conmutación. Nótese que el estado N° 3 en esta tabla está prohibido, es decir, el valor de la tensión de salida no está definido, por lo que debe evitarse.

Tabla 1.1: Estados de conmutación del convertidor NPC de tres niveles.

s_1	s_2	estado N°	v_c
0	0	1	$-V_{dc}$
0	1	2	0
1	0	3	indefinido
1	1	4	$+V_{dc}$

Por otro lado, uno de los principales problemas del NPC es el desequilibrio de la tensión en el punto neutro y la ondulación de baja frecuencia cuando se utiliza índices de modulación elevados [9, 10]. Las oscilaciones de tensión del punto neutro aumentan el estrés de tensión en los dispositivos y generan armónicos de sexto orden en la tensión de salida. Habitualmente, la capacitancia del enlace de CC se incrementa significativamente para minimizar las oscilaciones de tensión. Para aplicaciones de alta potencia es necesaria la topología NPC con un mayor número de niveles de tensión. Por lo tanto, la topología NPC requiere dispositivos de potencia adicionales, diodos de sujeción y capacitores de CC para aumentar la cantidad de niveles de tensión de salida. Sin embargo, no es preferible el NPC con mayor cantidad de niveles de tensión debido a la distribución desigual de las pérdidas de energía entre los dispositivos externos e internos. Además, se requiere la conexión en serie de diodos de sujeción para bloquear la tensión total del enlace de CC. La conexión en serie de dispositivos introduce pérdidas de conducción adicionales y produce corrientes de recuperación inversa durante la conmutación que afecta las pérdidas de conmutación de otros dispositivos. Además, el equilibrio de las tensiones de los capacitores del enlace de CC es difícil de lograr en todo el rango operativo [5, 7]. Estos convertidores deben apagarse durante fallas, lo que conlleva a una pérdida significativa de producción en los procesos industriales.

Capacitores Flotantes

Los convertidores NPC y los convertidores con capacitores flotantes (FC, del inglés Flying capacitor) pueden operar entre tensiones comprendidas entre 2,3 kV hasta 4,16 kV. Los convertidores FC son bastante similares a los convertidores NPC, siempre que los diodos de sujeción en NPC se reemplacen por capacitores flotantes, como se muestra en

la Figura 1.4. En el convertidor FC, cada par de dispositivos semiconductores con un capacitor flotante forma una celda de potencia. La cantidad de niveles de tensión de salida se puede aumentar agregando las celdas de potencia a un convertidor. Por lo tanto, el FC es considerado como un convertidor modular.

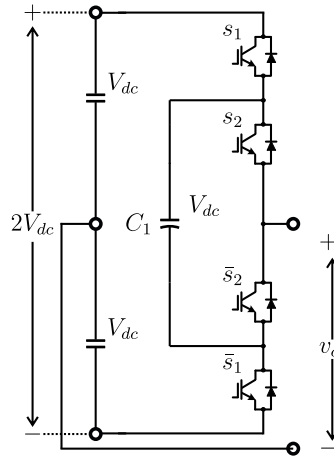


Figura 1.4: Convertidor FC monofásico de tres niveles.

Los convertidores FC presentan mayor grado de libertad (estados redundantes) para sintetizar una tensión de salida específica y emplea una menor cantidad de dispositivos semiconductores de potencia que la topología NPC. Dichos estados redundantes se utilizan para controlar la tensión de los capacitores flotantes. A diferencia de la configuración puente-H en cascada (CHB, del inglés Cascade H-Bridge), no se necesitan fuentes de CC aisladas.

En la Tabla 1.2 se muestran los posibles estados de conmutación del convertidor FC de la Figura 1.4 con los valores de tensión generados para cada uno de los estados de conmutación. Comparando la Tabla 1.2 (FC) con la Tabla 1.1 (NPC), no existe un estado prohibido para la topología FC de tres niveles.

Tabla 1.2: Estados de conmutación del convertidor FC de tres niveles.

s_1	s_2	estado N ^o	v_c
0	0	1	$-V_{dc}$
0	1	2	0
1	0	3	0
1	1	4	$+V_{dc}$

La ondulación de la tensión del capacitor es uno de los principales inconvenientes del convertidor con capacitores flotantes. La magnitud de la ondulación de la tensión aumenta proporcionalmente con la magnitud de la corriente de carga y es inversamente proporcional a la frecuencia de conmutación. Para mantener la ondulación de la tensión dentro de los límites permisibles, se requieren capacitores de gran tamaño o una frecuencia de conmutación más alta. El tamaño más grande de los capacitores flotantes aumenta significativamente el costo y peso del convertidor. Además, la operación del convertidor a una frecuencia de conmutación más alta aumenta las pérdidas de conmutación y afecta la eficiencia del convertidor. Estos problemas limitan la aplicación de convertidores FC solo a aplicaciones de frecuencia de conmutación media.

Puente-H en cascada

Las topologías de convertidores en cascada se desarrollaron como una alternativa de solución a los problemas mencionados en los apartados precedentes. Entre ellos, los convertidores CHB son bastante populares. Estas topologías se construyen con una conexión en cascada de submódulos (puente-H de tres niveles) de baja potencia con una fuente de CC aislada en cada fase, como se muestra en la Figura 1.5.

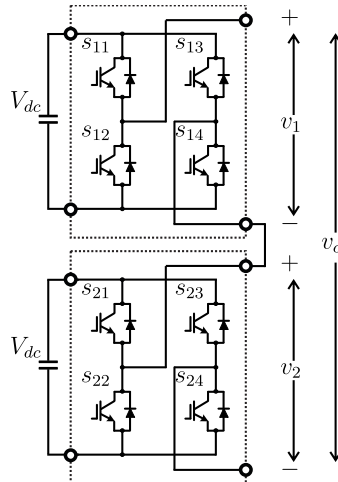


Figura 1.5: Convertidor CHB monofásico de cinco niveles.

Cada fuente de CC aislada se genera mediante un transformador de cambio de fase con múltiples devanados secundarios y un puente rectificador de diodos. En aplicaciones regenerativas, se utiliza el VSC trifásico de dos niveles en lugar de un puente rectificador de diodos [4, 8]. La configuración del transformador y el rectificador forma un rectificador

multipulso en el lado de la red de CA, lo que mejora la calidad de la energía y elimina los componentes armónicos dominantes de la tensión de la red de CA.

Los convertidores CHB se ocupan de las características atractivas comunes a las topologías multinivel tales como la baja interferencia electromagnética (EMI, del inglés Electromagnetic interference), menor distorsión total armónica y la alta relación entre el número de niveles por número de dispositivos de conmutación. Comparando esta configuración multinivel con la topología NPC descrita anteriormente, es posible clasificar algunas ventajas como:

- Construcción simple y estructura física sin circuitos de sujeción de punto neutro,
- Estructura modular (se pueden conectar en cascada más o menos celdas puente-H dependiendo de la calidad de energía deseada),
- Permite la operación tolerante a fallas con módulos de potencia redundantes

Por otro lado, las principales desventajas están asociadas con:

- Un mayor número de fuentes de CC aisladas y
- Necesidad de estrategias de control más complejas.

La conexión en serie de los módulos de potencia de puente-H aumenta naturalmente la tensión del convertidor y, en consecuencia, la potencia nominal. Se puede obtener mejor forma de onda de la tensión de salida y una distorsión armónica más baja con un mayor número de niveles de tensión. El número de niveles de tensión de salida del convertidor CHB es $2N + 1$, donde N representa el número de módulos de potencia de puente-H por fase. Sin embargo, la topología CHB requiere una gran cantidad de fuentes de CC aisladas para alimentar cada puente-H, lo que limita la cantidad de módulos de potencia de puente-H en cada fase. Además, la topología CHB requiere un transformador de cambio de fase complicado, lo que aumenta el volumen, el tamaño y el costo del sistema convertidor [3–8]. Más detalles acerca de esta topología se describen en 3.1, para el caso de un convertidor CHB de siete niveles.

Modulación de convertidores multiniveles

La modulación por ancho de pulso (PWM, del inglés Pulse Width Modulation) es ampliamente utilizada para el control de la tensión de salida de un convertidor electrónico de potencia. La tensión de salida de CA de referencia se obtiene variando el ciclo de trabajo de los dispositivos de conmutación. Los esquemas PWM están diseñados para

reducir la distorsión armónica de la tensión de salida y aumentar la magnitud de la tensión de salida a una frecuencia de conmutación dada [10, 11]. Los esquemas de modulación también están diseñados para lograr otros objetivos de control, como el equilibrio de tensión, la reducción del CMV, la minimización de la frecuencia de conmutación de los dispositivos de conmutación, la reducción de las pérdidas de energía y la minimización de la ondulación de la corriente de salida. Según la frecuencia de conmutación, los esquemas PWM para un convertidor multinivel se clasifican en alta frecuencia de conmutación, baja frecuencia de conmutación y esquemas de modulación de frecuencia de conmutación fundamental como se muestra en la Figura 1.6.

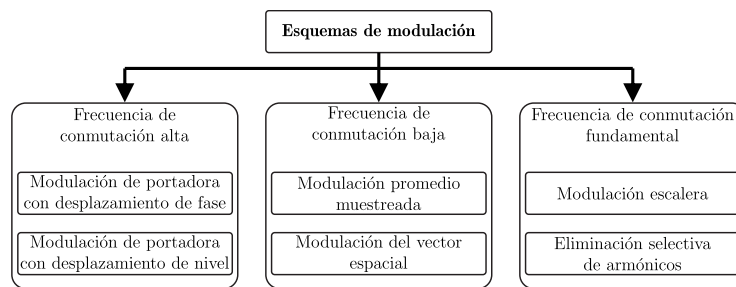


Figura 1.6: Clasificación de los esquemas de modulación de ancho de pulso.

El esquema de modulación de portadora a menudo se denomina modulación seno-triangular, que está bien establecida para los convertidores de potencia de dos niveles. En la modulación de portadora, las señales de modulación se comparan con una sola señal de portadora triangular para generar las señales de activación para los dispositivos de conmutación del convertidor de dos niveles. Los esquemas de modulación de portadora se extienden a los convertidores multinivel, donde múltiples señales de portadora triangular se comparan con una señal de modulación de fase para generar las señales de activación. Este enfoque se denomina esquema de modulación multiportadora.

Según el tipo de disposición de la portadora (horizontal o verticalmente), los esquemas de modulación multiportadora se clasifican en modulaciones de portadora con desplazamiento de fase (PSC-PWM) y modulación de portadora con desplazamiento de nivel (LSC-PWM, del inglés Level-Shifted Carrier Pulse Width Modulation). Estos esquemas de modulación pertenecen a la categoría de modulación de alta frecuencia de conmutación ($f_{sw} > 2000$ Hz). En PSC-PWM, todas las señales triangulares tienen la misma amplitud pico a pico y la misma frecuencia, pero hay un cambio de fase entre las señales triangulares adyacentes. Este esquema de modulación se aplica ampliamente para controlar los convertidores multiniveles CHB debido a las siguientes características distintivas:

- Proporciona un equilibrio natural de la tensión de los capacitores de las celdas puente-H a una frecuencia de conmutación alta (frecuencia portadora).
- El estrés del semiconductor y la potencia manejada por cada puente-H se distribuyen uniformemente.
- Minimiza la ondulación de la corriente del enlace de CC.

En el LSC-PWM, las señales portadoras triangulares con una magnitud idéntica están dispuestas verticalmente. Los esquemas de modulación de portadora se aplican ampliamente para controlar los convertidores de potencia multiniveles debido a su implementación simple y facilidad de extensión a un mayor número de niveles de tensión. Sin embargo, estos esquemas de modulación tienen mayores pérdidas de conmutación en comparación con los esquemas de modulación de frecuencia de conmutación baja y fundamental.

Los esquemas de modulación promedio muestreada (SAM, del inglés Sampled Average Modulation) y modulación de vector espacial (SVM, del inglés Space vector Modulation) pertenecen a la categoría de modulación de frecuencia de conmutación baja ($100 \text{ Hz} < f_{sw} < 2000 \text{ Hz}$). El enfoque de la modulación SAM controla directamente las tensiones de fase de un convertidor multinivel y permite generar implícitamente la tensión de línea a línea. Alternativamente, la modulación SVM controla directamente las tensiones de línea a línea de un convertidor multinivel y permite generar las tensiones de fase implícitamente [12, 13]. Sin embargo, el equivalente trifásico de la modulación SAM es bastante similar a la modulación SVM, excepto que la distribución de los vectores cero al comienzo y al final de la secuencia de conmutación no es igual. Por lo tanto, el enfoque de la modulación SAM genera una tensión de salida con la distorsión armónica más alta en comparación con el enfoque de modulación SVM.

Los esquemas de modulación de frecuencia de conmutación fundamental son muy populares para los convertidores de alta potencia como el CHB. En este enfoque, los convertidores de potencia se conmutan a la frecuencia fundamental para reducir las pérdidas por conmutación. Sin embargo, la distorsión armónica de la tensión de salida y las formas de onda de corriente aumentan significativamente. Los esquemas de eliminación selectiva de armónicos (SHE, del inglés Selective Harmonic Elimination) y de modulación en escalera pertenecen a esta categoría [14, 15].

El esquema SHE ofrece formas de onda de salida de alta calidad y un control estricto de los armónicos de tensión de salida mientras mantiene la frecuencia de conmutación del dispositivo al mínimo, en comparación con otros esquemas de modulación. La implementación del esquema SHE implica principalmente el cálculo fuera de línea de los ángulos de conmutación y la resolución de ecuaciones no lineales. El número de ángulos

de conmutación aumenta drásticamente con el número de niveles de tensión y es difícil obtener la solución para un número tan grande de ángulos de conmutación. Por lo tanto, el esquema SHE no es una solución ideal para un convertidor multinivel a medida que aumenta la cantidad de niveles. Por otro lado, el enfoque de modulación escalera es fácil de implementar y no implica cálculos complicados como el esquema SHE. Sin embargo, el esquema de modulación escalera requiere una frecuencia de muestreo más alta para generar una forma de onda de tensión de salida de alta calidad.

Control no lineal

El control lineal es la estrategia de control más utilizada, empleada en casi todas las aplicaciones industriales debido a su diseño bien conocido y su implementación sencilla. Sin embargo, existen varias condiciones presentes en muchas aplicaciones, como el caso de las plantas no lineales, donde el control lineal presenta varias restricciones en términos de respuesta dinámica, manejo de restricciones e incluso estabilidad cuando cambian los parámetros de la planta. La teoría de control ha mostrado grandes avances en los últimos años, proponiendo nuevas técnicas de control con capacidades más altas, como control robusto, H-infinito, lógica difusa, control generalizado, control basado en pasividad [16].

Control predictivo basado en el modelo

El control predictivo basado en el modelo (MPC, del inglés Model-Based Predictive Control) ha encontrado aplicación acertada en la industria química y de proceso por varias décadas, principalmente debido a sus modelos complejos y dinámica de baja velocidad [17]. Los convertidores electrónicos de potencia también tienen modelos complejos y una dinámica mucho más rápida que los procesos químicos; por lo tanto, son necesarias mayores capacidades de los microprocesadores y modelos matemáticos discretos para permitir el uso del MPC en tales convertidores. Por otra parte, una de las características más atractivas del MPC es su procedimiento intuitivo y lógico para establecer el problema de control, lo que lo hace una estrategia de control fácil de entender y fácil de implementar [18].

Uno de los elementos clave requeridos en el MPC es un modelo matemático preciso del sistema a controlar para tener una predicción precisa de las variables que se desean controlar. Estos modelos dependen directamente de la aplicación y del convertidor de potencia utilizados [19]. Por ejemplo, en accionamientos, son básicamente máquinas eléctricas cuyos modelos físicos han sido ampliamente estudiados, tales como inducción, síncronos, imanes permanentes, reluctancia conmutada, etc. Para otras aplicaciones,

las cargas, fuentes y filtros pueden ser modelados como combinaciones de resistencias, inductores y capacitores. Los sistemas mecánicos y su interacción con sistemas eléctricos también pueden ser modelados e incluidos en el algoritmo del MPC. Estos elementos tienen modelos matemáticos bien conocidos y establecidos en la teoría de redes eléctricas y máquinas [20].

Los convertidores electrónicos de potencia están compuestos por dispositivos semiconductores que operan en sólo dos estados: corte y saturación. Por lo tanto, siempre existe un número finito de combinaciones posibles de los estados de conmutación en cualquier convertidor de potencia. Esta característica simplifica en gran medida la aplicación del MPC porque, en lugar de un algoritmo de optimización continuo que consume tiempo, se puede realizar una evaluación directa de los estados posibles de conmutación.

Los objetivos de control en la electrónica de potencia, son por lo general, seguir las referencias de corrientes, tensiones, potencia, par, flujo, etc. [21]. Estos objetivos están representados en el MPC por una función de costo que evalúa los errores entre estas referencias y las variables reales. También se pueden incluir objetivos de control adicionales, tales como pérdidas de conmutación, CMV, frecuencia de conmutación y otros. Además, el funcionamiento no lineal, tales como restricciones y limitaciones, pueden agregarse fácilmente aumentando considerablemente la flexibilidad y el alcance de esta estrategia de control [22].

Hoy en día, es posible encontrar microprocesadores muy potentes en el mercado, que pueden realizar una gran cantidad de cálculos. Estos cálculos pueden ser lo suficientemente rápidos para predecir el comportamiento de variables como corrientes eléctricas o tensiones en tiempo real sin afectar negativamente el rendimiento del sistema bajo control, permitiendo el uso del MPC en aplicaciones de electrónica de potencia [17].

Principio de operación del MPC: Se basa en la predicción del comportamiento del sistema físico usando el modelo matemático del mismo y la optimización de la función de costo definida usando los valores predichos para cumplir con los objetivos de control. Cuando se aplica a convertidores de potencia, este principio de operación puede separarse en los tres pasos siguientes [17]:

- Cálculo de las variables predichas del sistema utilizando un modelo matemático discreto.
- Evaluación de la función de costo para cada uno de los estados de conmutación del convertidor.
- Selección y aplicación del estado de conmutación óptimo.

Estas etapas están presentes en todos los esquemas del MPC, ya que es posible modificar cada uno independientemente para ajustar el esquema del controlador a cualquier configuración. Por ejemplo: si la carga cambia, sólo debe modificarse el modelo matemático discreto; si el convertidor cambia, sólo deben ajustarse los estados de conmutación en los que se evalúa el modelo; y si el objetivo de control cambia, sólo la función de costo debe adaptarse en consecuencia.

El algoritmo del MPC comienza con las mediciones y/o estimaciones de las variables al inicio del periodo de muestreo. Una vez que todas las variables están disponibles, se evalúa el modelo del sistema bajo estudio para el primer estado de conmutación obteniendo las variables predichas, que se utilizan para calcular la función de costo. Dependiendo del resultado, se selecciona o descarta el estado de conmutación y se repite el bucle. Una vez que se evaluaron todos los estados de conmutación, el estado de conmutación que minimiza la función de costo es seleccionado y se aplica al convertidor en el siguiente instante de muestreo. El algoritmo anterior se puede implementar, adaptándolo para tal efecto, en procesadores de señales digitales (DSP, del inglés Digital Signal Processor) que funcionan secuencialmente o para su implementación en arreglos de compuertas programables en campo (FPGA, del inglés Field-Programmable Gate Array), los cuales funcionan en paralelo [20].

Modelos para el MPC: La mayoría de los modelos de convertidores electrónicos de potencia se basan en fenómenos físicos con modelos matemáticos bien conocidos. Por ejemplo, se utilizan ecuaciones dinámicas de corrientes, tensiones, cargas o flujos para modelar las variables eléctricas más comunes. La potencia instantánea activa y reactiva también puede modelarse basándose en disposiciones matemáticas de tensiones y corrientes. Además, en el MPC pueden incluirse modelos no directamente relacionados con ecuaciones físicas, tales como frecuencia de conmutación, pérdidas por conmutación e incluso costos. Estos modelos matemáticos deben escribirse en tiempo discreto de tal manera a poder implementarlos en los DSP. Normalmente, se puede usar un modelo de primer orden para el siguiente periodo de muestreo, pero también se pueden usar modelos más complejos dependiendo del sistema.

Función de costo: La función de costo es una representación de los objetivos de control que suelen estar relacionados para hacer que las variables sigan las referencias. Por lo tanto, el valor cuadrático del error, o su valor absoluto, se emplean comúnmente para encontrar el valor mínimo de la función de costo [19]. Cuando dos o más objetivos deben alcanzarse simultáneamente, pueden combinarse en una suma de términos de error. Si éstas variables tienen la misma naturaleza, tal como la componente directa y en cuadratura de la corriente o la potencia activa y reactiva, pueden añadirse directamente. Si las variables tienen

diferentes naturalezas, deben agregarse incluyendo una normalización. En ambos casos, un factor de ponderación puede multiplicarse por estos términos para dar importancia relativa a uno u otro.

Uno de los aspectos donde el MPC muestra su flexibilidad es en la incorporación de elementos no lineales en el modelo. Por ejemplo, las restricciones se pueden agregar simplemente usando una función lógica donde el valor es cero si la variable está dentro de la región permitida y un valor muy alto si está fuera de esa región. También se pueden incluir en la función de costo términos adicionales que mejoran las características particulares de cada convertidor, tales como minimizar la CMV, reducir la frecuencia de conmutación, minimizar las pérdidas o reducir la distorsión armónica total. Esta característica ofrece una alta flexibilidad para el MPC, lo cual es muy difícil de conseguir con controladores lineales que requieren controladores adicionales y generalmente complejos.

Control en modo deslizante

El control en modo deslizante (SMC, del inglés Sliding Mode Control) es un método de control no lineal que altera la dinámica de un sistema no lineal mediante la aplicación de una señal de control discontinua que obliga al sistema a “deslizarse” a lo largo de una “variedad” $S(x, t)$ con los movimientos deseados en el espacio de estados del sistema [23]. La Figura 1.7 ofrece una explicación gráfica del SMC.

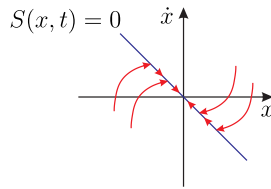


Figura 1.7: Interpretación gráfica del SMC.

La ley de control de realimentación de estado no es una función continua en el tiempo. En cambio, dicho sistema puede cambiar de una estructura continua a otra en función de la posición actual en el espacio de estado. Esto explica por qué el SMC se deriva del llamado método de control de estructura variable. En el contexto de la teoría de control moderna, cualquier sistema de estructura variable (VSS, del inglés Variable Structure System), como un sistema bajo el SMC, puede verse como un caso especial de sistemas dinámicos, alimentados por lógica de conmutación.

A lo largo del desarrollo de la teoría de los modos deslizantes durante el último medio siglo, el rango de problemas de control y métodos de diseño para resolverlos se

ha expandido significativamente. A pesar de su gran diversidad, los principios básicos de la teoría SMC se han mantenido sin cambios desde la creación de las herramientas matemáticas necesarias. Los principales métodos de control en modos deslizantes permiten la descomposición del sistema original en subsistemas independientes de menor dimensión y la identificación de la clase de sistemas con modos deslizantes que son insensibles a varios tipos de incertidumbres en la descripción del objeto de control [24]. Estas propiedades predeterminan el éxito de la aplicación de la teoría de los modos deslizantes para una amplia clase de sistemas dinámicos: modelos de dimensión finita con entradas y salidas escalares y vectoriales, modelos con retardo, modelos de dimensión infinita (descritos por ecuaciones diferenciales parciales), modelos en tiempo discreto, modelos estocásticos, etc.

El procedimiento de síntesis de control en el SMC se divide en dos etapas.

- En la primera etapa, es necesario elegir la “variedad de deslizamiento” en el espacio de estados del sistema con las trayectorias deseadas. Este problema es equivalente al diseño de una ley de control en los sistemas de dimensión reducida, para los cuales es aplicable cualquier método apropiado de teoría de control.
- En la segunda etapa, se selecciona el control para asegurar la existencia de un modo deslizante en esta “variedad de deslizamiento” preseleccionada. Este es también un problema de orden reducido con las mismas dimensiones de los vectores de estado y control.

Como resultado, el sistema de control en lazo cerrado es globalmente estable. La respuesta de un sistema de este tipo en general consta de tres modos o fases, a saber, el modo de alcance (RM, del inglés Reaching Mode), el modo deslizante (SM, del inglés Sliding Mode) y el modo de estado estacionario (SS, del inglés Steady-State) [25], como se muestra en la Figura 1.8 (para un sistema de segundo orden).

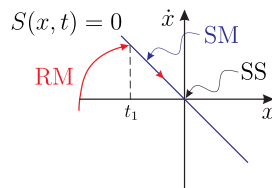


Figura 1.8: Modos del SMC.

El modo o fase de alcance se extiende desde el estado inicial hasta la intersección con la “variedad de deslizamiento”, y el modo deslizante o fase de deslizamiento se extiende desde

la intersección con la “variedad de deslizamiento” hasta el origen. El origen representa el modo de estado estacionario.

La tarea de proporcionar un modo deslizante es equivalente al problema de estabilidad de la solución cero de una ecuación diferencial no lineal con un lado derecho discontinuo. El método basado en la función de Lyapunov proporciona una solución a este problema de una forma bastante general. En particular, este método permite reducir los conocidos problemas de ubicación de polos y optimización cuadrática para resolver problemas similares de dimensión reducida [23].

El principal obstáculo para la implementación del SMC es el fenómeno llamado *chattering*, señalado en la Figura 1.9, que es causado por la falta de coincidencia entre el modelo ideal y el proceso real, como por ejemplo, imperfecciones de los dispositivos de conmutación, la dinámica no modelada y la implementación en tiempo discreto. Dentro de la literatura de la electrónica de potencia, a éste fenómeno con frecuencia se lo conoce como *ripple* (ondulación). Para suprimir eficazmente el efecto de *chattering* se utilizan el método de adaptación de la amplitud de la señal discontinua y el método de cancelación de armónicos. Estos métodos son aplicables a sistemas de control tanto escalares como vectoriales. Normalmente, en los sistemas con control escalar, la “variedad de deslizamiento” suele ser una superficie en el espacio de estado. El método del SMC de orden superior (HOSMC, del inglés High-Order Sliding Mode Control) asume que la “variedad de deslizamiento” puede tener una dimensión más pequeña. En consecuencia, la ecuación del modo deslizante tiene una dimensión más pequeña. Estos restringen aún más el movimiento del sistema sobre la variedad de deslizamiento, estableciendo condiciones de mayor suavidad al mismo. Sin embargo, el problema de hacer cumplir el modo deslizante se vuelve más difícil ya que la dimensión del control es menor que la dimensión del sistema a estabilizar.

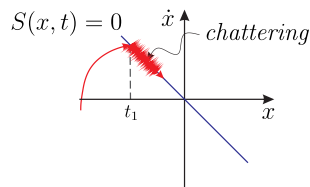


Figura 1.9: Fenómeno *chattering*.

Los métodos desarrollados para sistemas de tiempo continuo han resultado inadecuados para sistemas de tiempo discreto, porque el control discontinuo siempre conduce al efecto de *chattering*, incluso dentro del marco de un modelo ideal. Resulta que la propiedad principal del SMC, esto es, el logro de la superficie deseada en un tiempo finito y el movimiento posterior en él, se puede conseguir mediante el uso de un control como una

función continua del vector de estado del sistema. Esta propiedad ha permitido desarrollar métodos para la síntesis del SMC para sistemas discretos.

La síntesis del SMC admite la presencia de parámetros libres (como la amplitud del control discontinuo y los parámetros de las ecuaciones de las superficies deslizantes), que pueden utilizarse para mejorar significativamente la precisión y la dinámica de los procesos de control. Dichos métodos para diseñar leyes de control adaptativo son aplicables en sistemas con modos deslizantes.

Los modos deslizantes resultan una de las alternativas más atractivas para controlar sistemas con incertidumbre en los parámetros y perturbaciones, sobre todo aquellos sistemas que involucran sistemas electrónicos de potencia. A parte de las ventajas con respecto a la robustez y a la reducción de la dimensión del sistema, el diseño de los controladores por modos deslizantes suele ser relativamente fácil, pudiendo aplicarse tanto sobre sistemas lineales como no lineales y permitiendo la integración con otras técnicas de control.

1.2 Motivación

Esta Tesis Doctoral se inició a consecuencia del desarrollo del proyecto de investigación 14-INV-096 denominado: “Análisis, diseño e implementación de nuevos sistemas de compensación basados en filtros activos para la mejora de la calidad de la potencia eléctrica” y la Tesis de Maestría: “Evaluación del control predictivo basado en el modelo aplicado a compensadores estáticos utilizando convertidores multiniveles Puente-H en cascada”. En este sentido, la principal motivación que ha impulsado el desarrollo de esta Tesis Doctoral es el aporte en el campo del control no lineal en aplicaciones de convertidores multiniveles diseñados para incrementar la eficiencia de la producción y distribución de energía eléctrica. Además, como se verá en el Capítulo 2, son muy limitados los trabajos realizados sobre el control SMC aplicados a convertidores CHB, y especialmente, en la topología de siete niveles.

1.3 Objetivos y alcance

Objetivo general

El objetivo de esta Tesis Doctoral es el aporte al estado del arte de técnicas de control no lineal en aplicaciones de convertidores electrónicos de potencia multiniveles.

Objetivos específicos

1. Elaborar el modelo de simulación de un convertidor de siete niveles puente-H en cascada trifásico de tres cables, utilizando herramientas de simulación.
2. Implementar y validar experimentalmente técnicas de control no lineal en tiempo discreto enfocados en el seguimiento de corriente.
3. Analizar y evaluar las técnicas de control no lineal en tiempo discreto implementadas.

Alcance

Esta Tesis Doctoral trata sobre la implementación y el análisis de desempeño de dos técnicas de control no lineal aplicado a un convertidor electrónico en configuración puente H en cascada de siete niveles trifásico de tres cables. En este sentido, se restringe el estudio a la implementación de dos controladores no lineales en tiempo discreto: el MPC y el SMC, con el objetivo de realizar un seguimiento de corrientes trifásicas de referencia para una carga reactiva (resistor-inductor).

Para el MPC, se describe el proceso de diseño y se dan pruebas de la estabilidad de Lyapunov en tiempo finito para la dinámica de la función de costo. Así mismo, para el SMC se detalla el proceso de diseño de la ley de control, seguido del análisis de estabilidad para la dinámica de la superficie deslizante y el tiempo de convergencia. En ambos casos también se investiga la robustez de ambas técnicas de control, esto mediante la variación de la resistencia de la carga. La implementación de las técnicas de control propuestas se realizaron en una unidad de control dSPACE MicroLabBox que incluye la versión de Simulink 9.5.

Las tensiones de salida del convertidor fueron sintetizadas mediante la inclusión de un esquema de modulación basado en la modulación de portadora con desplazamiento de fase, implementado en la plataforma FPGA del dSPACE MicroLabBox, utilizando el bloque de programación RTI FPGA versión 3.9.3 y Vivado 2019.2.

Los resultados adquiridos, de las pruebas de simulación y experimentales, se analizaron a través de códigos en MATLAB/Simulink R2018b y en términos de dos parámetros de desempeño: la distorsión armónica total (THD, del inglés Total Harmonic Distortion) de las tensiones y corrientes de salida del convertidor y el error cuadrático medio (MSE, del inglés Mean Square Error) del seguimiento de las corrientes de referencia.

El software y el equipo experimental antes mencionados, se encuentran disponibles en el Laboratorio de Sistemas de Potencia y Control (LSPyC) de la Facultad de Ingeniería de la Universidad Nacional de Asunción (FIUNA), en el Campus Isla Bogado, Luque, Paraguay.

Dado el amplio campo investigacional de las técnicas de control no lineal y los convertidores multiniveles, es necesario el enfoque de los esfuerzos en un subconjunto de posibles direcciones de investigación. En particular, esta Tesis Doctoral no discute los siguientes temas:

- El diseño de la función de costo y de la superficie de deslizamiento.
- Algunas otras variaciones o clases de MPC y SMC tales como: M2PC (Modulated Model-Predictive Control), Integral SMC y SMC de orden superior (HOSM).
- El análisis e implementación de otros esquemas de modulación (LSC-PWM, SAM, SVM, entre otros).
- Las pérdidas de conmutación y de conducción en el convertidor CHB, así como la influencia de la energía circulante entre cada una de las celdas en el rendimiento del convertidor CHB.

1.4 Organización del documento

El documento se ha organizado en tres partes principales.

La Parte I, dividida en dos capítulos, presenta una descripción de los conceptos fundamentales abordados en esta tesis Doctoral, así como la motivación, los objetivos y el alcance de la presente Tesis Doctoral (Capítulo 1). Posteriormente, se describe el estado del arte de los convertidores multiniveles CHB y de las técnicas de control no lineal aplicadas a convertidores multiniveles (Capítulo 2).

En la Parte II se describen las técnicas de control no lineal implementadas y se discuten los resultados de simulación y experimentales obtenidos (Capítulo 3). A continuación, se exponen las conclusiones principales y posibles trabajos futuros en la línea de investigación relacionada a esta Tesis Doctoral (Capítulo 4). Las referencias bibliográficas utilizadas se incluyen en el último apartado.

La Parte III recoge los artículos desarrollados en conjunto con el equipo de investigadores del LSPyC-FIUNA e investigadores internacionales, durante la elaboración de la Tesis Doctoral.

CAPÍTULO 2

ESTADO DEL ARTE

2.1 Reseña de los convertidores multiniveles

La tecnología de convertidores multinivel comenzó con la introducción del concepto de forma de onda escalonada multinivel con un puente-H conectado en serie, que también se conoce como CHB, a fines de la década de 1960 [26]. Esto fue seguido de cerca por el desarrollo de baja potencia de una topología FC el mismo año [27]. Finalmente, a fines de la década de 1970, se introdujo por primera vez el DCC [28]. El concepto DCC evolucionó hasta convertirse en el convertidor NPC de tres niveles que conocemos hoy en día tal como se propuso en [29, 30] y puede considerarse como el primer convertidor de potencia multinivel real para aplicaciones de media tensión. Posteriormente, el CHB sería reintroducido a finales de los 80 [31] aunque alcanzaría mayor relevancia industrial a mediados de los 90 [32]. De la misma manera, el concepto inicial del circuito FC introducido para baja potencia en la década de 1960 se convirtió en la topología de convertidor multinivel de media tensión que conocemos hoy en día a principios de la década de 1990 [33]. A lo largo de los años, el FC también se ha informado como el

convertidor de celdas imbricadas y multiceldas. (Este último también es un nombre que se usa para el CHB ya que ambos son modulares y están hechos por interconexión de celdas de energía).

Estas tres topologías de convertidores multinivel podrían considerarse como las topologías multinivel clásicas o tradicionales que se convirtieron por primera vez en productos industriales reales durante las últimas tres décadas. Estos convertidores son comercializados por varios fabricantes en el campo [34–41] que ofrecen diferentes clasificaciones de potencia, configuraciones de interfaz de usuario, sistemas de enfriamiento, dispositivos semiconductores y esquemas de control, entre otras especificaciones técnicas. El NPC de tres niveles y el CHB son las topologías multinivel más populares utilizadas en la industria, las diferencias más evidentes entre ellos son.

- El NPC cuenta con dispositivos de IGCT e IGBT de media/alta tensión, mientras que el CHB utiliza exclusivamente IGBT de baja tensión.
- El CHB alcanza niveles más altos de tensión y potencia.
- El NPC es definitivamente más adecuado para aplicaciones regenerativas consecutivas. El CHB necesita una cantidad sustancialmente mayor de dispositivos para lograr una opción regenerativa (un VSC trifásico de dos niveles por celda).
- El CHB normalmente necesita un transformador desfasador para conformar un sistema rectificador de 36 pulsos. Esto es más costoso pero mejora la calidad de la energía de entrada.
- El NPC tiene una estructura de circuito más simple, lo que lleva a un convertidor de dimensiones más pequeñas y más liviano.
- Aunque ambas topologías generan la misma cantidad de niveles cuando se usa la misma cantidad de interruptores de alimentación, los CHB disponibles comercialmente tienen más niveles de tensión de salida (hasta 17, en comparación con tres para el NPC). Por lo tanto, son posibles frecuencias de conmutación de dispositivo promedio más bajas para la misma calidad de forma de onda de tensión de salida. Por lo tanto, la refrigeración por aire y una frecuencia de salida fundamental más alta se pueden lograr sin reducción de potencia y sin el uso de un filtro de salida.

Estas topologías de VSC multinivel pertenecen a la familia de convertidores de media tensión-alta potencia, cuya clasificación se muestran en las Figuras 1.1 y 1.2. Tenga en cuenta que, en términos generales, el rango de media tensión se considera en la industria de convertidores de potencia de 2,3 a 6,6 kV y alta potencia en el rango de 1–50 MW. La clasificación también incluye convertidores CA→CA directos y convertidores de fuente

de corriente, que actualmente son los principales competidores de la tecnología multinivel: principalmente el cicloconvertidor y los inversores conmutados por carga (LCI, del inglés Load Commutated Inverters) para aplicaciones de muy alta potencia, alto par y baja velocidad, y el CSC modulada por PWM para variadores de velocidad de alta potencia.

Los principios operativos, la generación de formas de onda multinivel, las características especiales, los esquemas de modulación y otra información relacionada con NPC, FC y CHB se pueden encontrar con muchos detalles y referencias útiles a trabajos anteriores en [2, 4, 5, 42–44].

Adicionalmente, se han publicado artículos que comparan las tres topologías para aplicaciones específicas en términos de pérdidas y calidad de la tensión de salida [45, 46]. Vale la pena mencionar algunas conclusiones de éstos documentos. El NPC de tres niveles se ha vuelto bastante popular debido a una estructura de circuito de alimentación de rectificador de transformador simple, con una cantidad menor de dispositivos cuando se considera tanto el inversor como el rectificador, y una menor cantidad de capacitores. Aunque la estructura NPC se puede extender a un mayor número de niveles, estos son menos atractivos debido a las mayores pérdidas y la distribución desigual de las pérdidas en los dispositivos externos e internos [5]. En particular, los diodos de sujeción, que deben conectarse en serie para bloquear tensiones más altas, introducen más pérdidas de conducción y producen corrientes de recuperación inversas durante la conmutación que afectan aún más las pérdidas de conmutación de los otros dispositivos. Además, el equilibrio de tensión del capacitor del enlace de CC se vuelve inalcanzable en topologías de nivel superior con un extremo frontal pasivo cuando se utilizan estrategias de modulación convencionales [47, 48]. En este caso, la forma de onda escalonada multinivel clásica no puede conservarse, y se necesitan dv/dt más altos (transiciones de más de un nivel) para equilibrar los capacitores para ciertos índices de modulación.

2.2 Control no lineal aplicados a convertidores multiniveles

Control predictivo basado en el modelo

Varios trabajos han informado sobre el uso del MPC en convertidores de potencia, como el convertidor NPC [49–65], convertidores FC [66–70] y convertidores CHB [71–76]. A continuación se mencionan algunos ejemplos de publicaciones realizadas en los últimos años:

- En [77] se presenta una novedosa estrategia de control predictivo modulado multiobjetivo, que conserva las características deseadas del MPC de estados finitos (FCS-MPC, del inglés Finite-Control-Set Model-Predictive Control) pero produce una calidad de

forma de onda superior. El método propuesto se valida mediante pruebas experimentales en un convertidor CHB espalda con espalda (BTB, del inglés Back-to-Back) de siete niveles y se compara con un esquema MPC clásico.

- Para resolver el problema del aumento exponencial de la carga computacional del control MPC clásico, [78] presenta un esquema MPC rápido para un compensador estático síncrono (STATCOM, del inglés Static Synchronous Compensator) basado en un convertidor CHB.
- El estudio realizado en [79] propone un nuevo algoritmo MPC para reducir el número de cálculos para convertidores CHB multinivel, en el que solo tres vectores de tensión se consideran vectores óptimos independientemente del nivel de los convertidores CHB. En consecuencia, en comparación con el método MPC clásico para convertidores CHB, el método MPC propuesto requiere menos cálculos y reduce la carga computacional sin afectar el rendimiento del sistema y la respuesta dinámica.
- En [80] se propone una formulación adecuada de MPC de horizonte de predicción largo (multipaso) para convertidores CHB. El MPC está formulado para incluir la información completa del sistema de estado estacionario en términos de referencias de corriente y tensión de salida. El MPC propuesto además de rastrear las referencias de entrada de control, también está diseñado para minimizar la CMV.
- El trabajo realizado en [81] propone un modelo de algoritmo de MPC con complejidad computacional reducida y respuesta dinámica rápida para convertidores CHB. El método propuesto presenta un enfoque robusto para interpretar un siguiente paso como un estado estacionario o transitorio al comparar un vector de tensión óptimo en un paso presente y un vector de tensión de referencia en el siguiente paso. Por otro lado, este trabajo define un nuevo subconjunto de vectores candidatos para el estado transitorio, que consta de más vectores que los del subconjunto utilizado para el estado estacionario para velocidad dinámica rápida; sin embargo, los vectores son menores que todos los vectores posibles generados por el convertidor CHB, para simplificar el cálculo.
- Un MPC de frecuencia de conmutación constante se propone para el convertidor de cinco niveles con sujeción de punto neutro activo (ANPC, del inglés Active Neutral-Point-Clamped) en [82]. El método MPC propuesto es fácil de implementar y tiene formas de onda de salida cuasi PS-PWM y LS-PWM mientras conserva el beneficio de MPC.
- En [83] y [84] se presentan una estrategia FCS-MPC aplicado a un convertidor CHB conectado a la red que, contrariamente a los enfoques convencionales, logra (i)

elimina el error de estado estacionario en la corriente CA del convertidor que opera a bajas frecuencias de muestreo, y (ii) un espectro armónico tanto fijo como más bajo, similar al logrado por esquemas de control basados en modulación PWM.

- En [85] se propone un nuevo esquema MPC híbrido aplicado a un CHB monofásico, capaz de lograr una distribución de espectro armónico similar a la que se obtiene con un esquema de modulación PWM. La estrategia propuesta se basa en un modelo de sistema para generar una optimización y, al mismo tiempo, una restricción de entrada en la función de costo del MPC clásico.
- En [86] se aborda el problema de los diferentes niveles máximos de potencia disponible en cada celda fotovoltaica, debido a la variabilidad de las condiciones de irradiación solar. En ese contexto los autores presentan una estrategia de control MPC, en conjunto con una etapa de modulación PSC-PWM. La novedad en esta propuesta radica en la forma en que tanto el desequilibrio de potencia entre puentes como entre fases se consideran directamente en el problema de control óptimo mediante un diseño de referencia de sistema adecuado. De esta manera, el desequilibrio de potencia entre fases se aborda obligando al convertidor a operar con una componente de tensión de secuencia cero adecuada. Permitiendo que el control MPC + PS-PWM pueda manejar cada celda de puente-H de forma independiente. Además, que el controlador se ocupe también de un desequilibrio de potencia entre puentes utilizando la misma estructura de control.
- Los autores de [87] proponen un método de corrección de errores multifactorial jerárquico y un análisis de los mecanismos de influencia del desajuste de parámetros, discretización del modelo y error de muestreo en los errores de predicción de tensión y corriente de la aplicación del MPC en un convertidor trifásico de puente-H en cascada de cinco niveles. El método propuesto implica una estructura simple y una buena capacidad inhibidora de errores de predicción multifactoriales.
- El artículo [88] presenta un esquema de control MPC jerárquico para permitir la operación autónoma y autoequilibrado de un convertidor CHB. El enfoque que proponen es una alternativa al esquema MPC basado en una función de costo genérica, que en algunas aplicaciones no se ajusta o es difícil de diseñar. El controlador propuesto tiene un marco jerárquico para eliminar la optimización de la función de costo general y la etapa de diseño del factor de peso asociado de los objetivos de control. El enfoque de formulación de control permite la optimización multiobjetivo con un marco de tolerancia de costes. El esquema de control logra el control de potencia activa y reactiva con reducción de eventos de conmutación mientras iguala

el consumo de energía de las fuentes de voltaje independientes. El último de éstos objetivos es posible gracias al enfoque jerárquico propuesto para el seguimiento de objetivos de control. El control está modularizado para cada fase, lo que hace que el sistema sea robusto ante condiciones de red desequilibrada.

- El artículo [89] presenta un algoritmo de control predictivo en modo deslizante para convertidores CHB para resolver problemas de ajuste del controlador proporcional-integral (PI) durante los casos de tensión o cargas desequilibradas. La novedad clave de esta estrategia es que puede proporcionar una referencia adecuada para la corriente de la red y realizar un seguimiento de n referencias de tensión de enlace de CC aislados sin bucles de control adicionales.

Control en modo deslizante

Algunos ejemplos de aplicación del control en modos deslizantes son:

- El estudio analítico realizado en [90] proporciona herramientas generales para diseñar sistemas de acondicionamiento de potencia CA usando convertidores multiniveles y la técnica de control VSS destinados a cualquier aplicación.
- La estrategia de control directo de potencia (DPC, del inglés Direct Power Control) propuesta en [91] de un convertidor NPC de tres niveles conectado a la red se basa en el SMC. El enfoque presentado se puede extender a otras topologías de convertidores multinivel.
- En [92] se presenta una nueva estrategia de DPC para un inversor trifásico multinivel conectado a la red. La estrategia DPC propuesta combina SMC en tiempo discreto y MPC.
- En [93] se presenta un controlador SMC basado en modulación SVM aplicado a un NPC de tres niveles conectado a la red. El rendimiento del controlador híbrido propuesto para inyectar una potencia activa/reactiva deseada a la red se investiga a través de perturbaciones externas, como el cambio en la amplitud de la corriente de línea/el cambio de fase, la fluctuación de la tensión de CA y la variación de la tensión de CC.
- En el artículo [94] se diseña y aplica una modulación PWM de frecuencia fija basada en un controlador de corriente SMC a un convertidor NPC. Los resultados experimentales muestran las ventajas del algoritmo de control propuesto en términos de respuesta dinámica rápida, baja ondulación de tensión en el enlace de CC, bajo

THD de corriente y robustez frente a perturbaciones externas de los lados de CC y CA, además de una comparación con un controlador de corriente PI.

- En [95] se propone un observador de modo deslizante (SMO, del inglés Sliding Mode Observer) de tiempo discreto para el control de tensiones de capacitores en convertidores modulares multinivel (MMC, del inglés Modular Multilevel Converters), con el objetivo de reducir la complejidad de la comunicación en aplicaciones con varios submódulos conectados en serie. Además, presentan la metodología de tiempo discreto para diseñar el observador y asegurar el correcto funcionamiento del sistema de control, lo cual permite un diseño simple del observador y garantiza el desempeño del observador en estado transitorio y estacionario.
- También en [96] se propone un método basado en SMC para el MMC, brindando una guía para el diseño sistemático de este controlador. El método basado en SMC propuesto proporciona un rendimiento de estado estacionario similar y respuestas dinámicas más rápidas, sin comprometer el esfuerzo computacional o el requisito de un modelo de sistema preciso, en comparación con el método clásico basado en proporcional-integral.
- Un control SMC y control difuso adaptativo indirecto para un filtro activo de potencia en derivación (SAPF, del inglés Shunt Active Power Filter) monofásico como controlador de corriente es propuesto en [97].

Otros controles no lineales

- En [98] se aborda el problema de diseño de una ley de control basado en la pasividad para un CHB asimétrico de nueve niveles cuando se implementa como filtro activo para mitigar corrientes armónicas.
- En [99] se propone una ley de control variable en el tiempo lineal multi-entrada, basada en la teoría de la pasividad incremental para un compensador estático de baja capacitancia basado en un convertidor multinivel CHB. El control propuesto garantiza la estabilidad a pesar de la saturación en la señal de control. Además, proporciona equilibrio de tensión de condensadores sin necesidad de utilizar una etapa de equilibrio específica.

2.3 Conclusiones del capítulo

Algunas de las aplicaciones más recientes de los controladores no lineales en convertidores multiniveles se han revisado en este capítulo. Es destacable la creciente atención prestada a los controladores no lineales en este campo, como se refleja en su implementación en una amplia gama de aplicaciones y topologías de potencia. Este avance ha sido posible en gran parte gracias a la disponibilidad de modernas plataformas de control digital, cuyo poder de cómputo cada vez mayor está haciendo posible la investigación de técnicas de control no lineales más elaboradas. Varios trabajos informados en la literatura reciente han demostrado que los controladores no lineales son comparables con las soluciones de control clásicas, siendo generalmente superior en términos de rendimiento transitorio y flexibilidad. En general, se puede concluir que los controladores no lineales ofrecen una alternativa nueva y muy atractiva para el control en convertidores multiniveles.

Por otro lado, el número de publicaciones existentes con referencia a la implementación del control SMC, en cualquiera de sus versiones (continua o discreta) u otras variantes del mismo (por ejemplo HOSMC) para sistemas que involucran convertidores multiniveles es considerablemente menor en comparación a los realizados para otros tipos de controles (como por ejemplo, el MPC) y, como consecuencia, se propone como aporte al campo del control no lineal en aplicaciones de convertidores multiniveles la implementación de dos controladores no lineales en tiempo discreto: el SMC y, para fines de comparación, el MPC.

PARTE II

ANÁLISIS DE CONTENIDO

CAPÍTULO 3

DISCUSIÓN DE LAS APORTACIONES

3.1 Descripción de la topología y modelo matemático

El convertidor CHB trifásico de siete niveles se muestra en la Figura 3.1. Cada rama está compuesta por tres celdas de puente-H idénticas, lo que significa que todas las tensiones de los enlaces de CC tienen los mismos valores V_{dc} . La tensión de salida $v_{i\phi}$ de cada celda depende de los estados $s_{\phi ij}$ (0 para abierto y 1 para cerrado) de los cuatro dispositivos de conmutación que conforman la celda, como se describe en la siguiente ecuación:

$$v_{i\phi} = (s_{\phi i1}\bar{s}_{\phi i2} - s_{\phi i3}\bar{s}_{\phi i4}) V_{dc} \quad (3.1)$$

donde i es la celda correspondiente 1, 2, 3; j el dispositivo de conmutación correspondiente 1, 2, 3, 4 y ϕ la fase correspondiente a, b, c . Sin embargo, solo los interruptores 1 y 3 se utilizan para controlar una celda, ya que siempre están en el estado opuesto con los interruptores 2 y 4, respectivamente, para evitar cortocircuitos en los enlaces de CC.

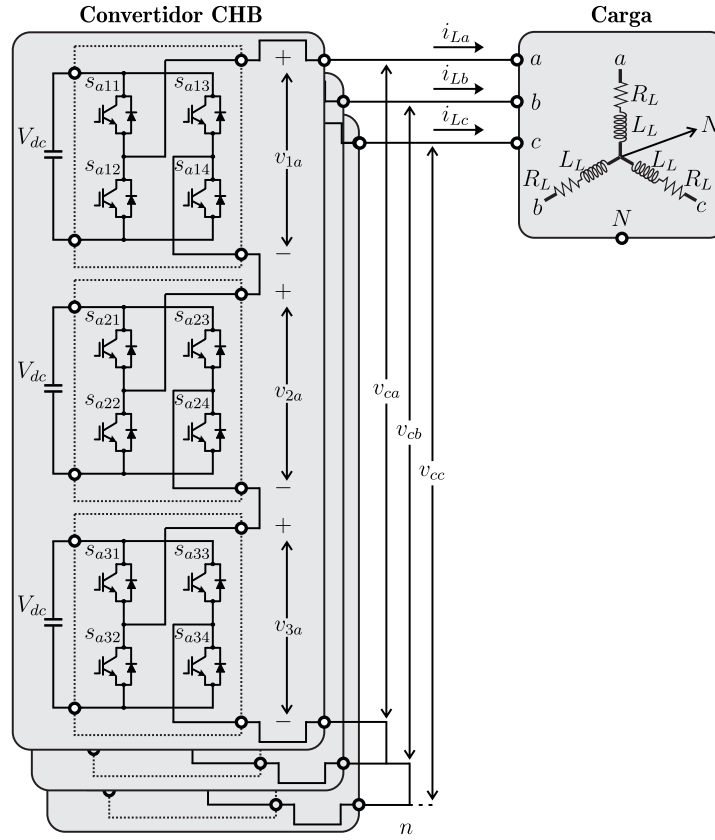


Figura 3.1: Carga reactiva trifásica alimentada por un CHB trifásico de siete niveles

De esta forma, existen solo 4 estados de conmutación permitidos para cada celda y $v_{i\phi}$ tiene solo tres valores posibles como se muestra en la Tabla 3.1.

Tabla 3.1: Estados de conmutación del convertidor HB de tres niveles.

$s_{\phi i1}$	$s_{\phi i3}$	$s_{\phi i2} (= \bar{s}_{\phi i1})$	$s_{\phi i4} (= \bar{s}_{\phi i3})$	$v_{i\phi}$
0	0	1	1	0
0	1	1	0	$-V_{dc}$
1	0	0	1	$+V_{dc}$
1	1	0	0	0

La tensión de salida del convertidor CHB de siete niveles, $v_{c\phi}$, se obtiene como la suma de las tensiones individuales $v_{i\phi}$, de cada celda puente-H de la siguiente manera:

$$v_{c\phi} = \sum_{i=1}^3 v_{i\phi} \quad (3.2)$$

y haciendo referencia a la Tabla 3.1 los estados de conmutación del convertidor CHB de siete niveles de la Figura 3.1 se muestran en la Tabla 3.2. Puede observarse que varios estados de conmutación generan el mismo nivel de tensión de salida (redundancia del nivel de tensión), que aumenta proporcionalmente a la cantidad de celdas. La cantidad de estados redundantes del convertidor CHB de siete niveles por nivel de tensión se resume en la Tabla 3.3.

Tabla 3.2: Estados de conmutación del convertidor CHB de siete niveles.

$s_{\phi 11}$	$s_{\phi 13}$	$s_{\phi 21}$	$s_{\phi 23}$	$s_{\phi 31}$	$s_{\phi 33}$	estado N ^o	$v_{c\phi}$
0	0	0	0	0	0	1	0
0	0	0	0	0	1	2	$-V_{dc}$
0	0	0	0	1	0	3	$+V_{dc}$
0	0	0	0	1	1	4	0
0	0	0	1	0	0	5	$-V_{dc}$
0	0	0	1	0	1	6	$-2V_{dc}$
0	0	0	1	1	0	7	0
0	0	0	1	1	1	8	$-V_{dc}$
0	0	1	0	0	0	9	$+V_{dc}$
0	0	1	0	0	1	10	0
0	0	1	0	1	0	11	$+2V_{dc}$
0	0	1	0	1	1	12	$+V_{dc}$
0	0	1	1	0	0	13	0
0	0	1	1	0	1	14	$-V_{dc}$
0	0	1	1	1	0	15	$+V_{dc}$
0	0	1	1	1	1	16	0
0	1	0	0	0	0	17	$-V_{dc}$
0	1	0	0	0	1	18	$-2V_{dc}$
0	1	0	0	1	0	19	0

Sigue en la página siguiente.

Tabla 3.2: Estados de conmutación del convertidor CHB de siete niveles. (Continuación).

$s_{\phi 11}$	$s_{\phi 13}$	$s_{\phi 21}$	$s_{\phi 23}$	$s_{\phi 31}$	$s_{\phi 33}$	estado N ^o	$v_{c\phi}$
0	1	0	0	1	1	20	$-V_{dc}$
0	1	0	1	0	0	21	$-2V_{dc}$
0	1	0	1	0	1	22	$-3V_{dc}$
0	1	0	1	1	0	23	$-V_{dc}$
0	1	0	1	1	1	24	$-2V_{dc}$
0	1	1	0	0	0	25	0
0	1	1	0	0	1	26	$-V_{dc}$
0	1	1	0	1	0	27	$+V_{dc}$
0	1	1	0	1	1	28	0
0	1	1	1	0	0	29	$-V_{dc}$
0	1	1	1	0	1	30	$-2V_{dc}$
0	1	1	1	1	0	31	0
0	1	1	1	1	1	32	$-V_{dc}$
1	0	0	0	0	0	33	$+V_{dc}$
1	0	0	0	0	1	34	0
1	0	0	0	1	0	35	$+2V_{dc}$
1	0	0	0	1	1	36	$+V_{dc}$
1	0	0	1	0	0	37	0
1	0	0	1	0	1	38	$-V_{dc}$
1	0	0	1	1	0	39	$+V_{dc}$
1	0	0	1	1	1	40	0
1	0	1	0	0	0	41	$+2V_{dc}$
1	0	1	0	0	1	42	$+V_{dc}$
1	0	1	0	1	0	43	$+3V_{dc}$
1	0	1	0	1	1	44	$+2V_{dc}$
1	0	1	1	0	0	45	$+V_{dc}$
1	0	1	1	0	1	46	0

Sigue en la página siguiente.

Tabla 3.2: Estados de conmutación del convertidor CHB de siete niveles. (Continuación).

$s_{\phi 11}$	$s_{\phi 13}$	$s_{\phi 21}$	$s_{\phi 23}$	$s_{\phi 31}$	$s_{\phi 33}$	estado N ^o	$v_{c\phi}$
1	0	1	1	1	0	47	$+2V_{dc}$
1	0	1	1	1	1	48	$+V_{dc}$
1	1	0	0	0	0	49	0
1	1	0	0	0	1	50	$-V_{dc}$
1	1	0	0	1	0	51	$+V_{dc}$
1	1	0	0	1	1	52	0
1	1	0	1	0	0	53	$-V_{dc}$
1	1	0	1	0	1	54	$-2V_{dc}$
1	1	0	1	1	0	55	0
1	1	0	1	1	1	56	$-V_{dc}$
1	1	1	0	0	0	57	$+V_{dc}$
1	1	1	0	0	1	58	0
1	1	1	0	1	0	59	$+2V_{dc}$
1	1	1	0	1	1	60	$+V_{dc}$
1	1	1	1	0	0	61	0
1	1	1	1	0	1	62	$-V_{dc}$
1	1	1	1	1	0	63	$+V_{dc}$
1	1	1	1	1	1	64	0

Tabla 3.3: Estados redundantes del convertidor CHB de siete niveles.

Cantidad de estados redundantes	$v_{c\phi}$
1	$-3V_{dc}$
6	$-2V_{dc}$
15	$-V_{dc}$
20	0
15	V_{dc}
6	$2V_{dc}$
1	$3V_{dc}$

Considerando la carga reactiva R_L - L_L alimentada por el convertidor CHB de siete niveles como se muestra en la Figura 3.1, el modelo matemático en tiempo continuo (para cada fase) del sistema es:

$$v_{c\phi} = R_L i_{L\phi} + L_L \frac{di_{L\phi}}{dt} \quad (3.3)$$

donde las corrientes de carga están definidas por $i_{L\phi}$ teniendo en cuenta que ϕ incluye la fase correspondiente a, b, c .

A partir de la Ecuación (3.3) y usando el método de discretización de Euler hacia adelante (aproximación de la derivada) dada por la siguiente ecuación:

$$\frac{dx(t)}{dt} \approx \frac{x[k+1] - x[k]}{T_s}, \quad (3.4)$$

donde T_s es el periodo de muestreo y k identifica el instante de muestra actual, entonces, el modelo matemático en tiempo discreto se obtiene como:

$$i_{L\phi[k+1]} = \left(1 - \frac{R_L T_s}{L_L}\right) i_{L\phi[k]} + \frac{T_s}{L_L} v_{c\phi[k]} \quad (3.5)$$

Si las variables de estado (corrientes de carga) están definidas por:

$$\begin{pmatrix} x_{1[k]} & x_{2[k]} & x_{3[k]} \end{pmatrix}^T = \begin{pmatrix} i_{La[k]} & i_{Lb[k]} & i_{Lc[k]} \end{pmatrix}^T \quad (3.6)$$

y las variables de entrada (tensiones del convertidor CHB) y salida por:

$$\begin{pmatrix} u_{1[k]} & u_{2[k]} & u_{3[k]} \end{pmatrix}^T = \begin{pmatrix} v_{ca[k]} & v_{cb[k]} & v_{cc[k]} \end{pmatrix}^T \quad (3.7)$$

$$\begin{pmatrix} y_{1[k]} & y_{2[k]} & y_{3[k]} \end{pmatrix}^T = \begin{pmatrix} x_{1[k]} & x_{2[k]} & x_{3[k]} \end{pmatrix}^T \quad (3.8)$$

se obtiene la representación en el espacio de estados siguiente:

$$\begin{pmatrix} x_{1[k+1]} \\ x_{2[k+1]} \\ x_{3[k+1]} \end{pmatrix} = \begin{pmatrix} a_1 & 0 & 0 \\ 0 & a_1 & 0 \\ 0 & 0 & a_1 \end{pmatrix} \begin{pmatrix} x_{1[k]} \\ x_{2[k]} \\ x_{3[k]} \end{pmatrix} + \begin{pmatrix} b_1 & 0 & 0 \\ 0 & b_1 & 0 \\ 0 & 0 & b_1 \end{pmatrix} \begin{pmatrix} u_{1[k]} \\ u_{2[k]} \\ u_{3[k]} \end{pmatrix} \quad (3.9)$$

$$\begin{pmatrix} y_{1[k]} \\ y_{2[k]} \\ y_{3[k]} \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} x_{1[k]} \\ x_{2[k]} \\ x_{3[k]} \end{pmatrix} \quad (3.10)$$

donde los coeficientes a_1 y b_1 de la Ecuación (3.9) se definen de acuerdo a las siguientes ecuaciones:

$$a_1 = \left(1 - \frac{R_L T_s}{L_L}\right) \quad (3.11a)$$

$$b_1 = \frac{T_s}{L_L} \quad (3.11b)$$

3.2 Control predictivo basado en el modelo

Procedimiento de diseño: El procedimiento de diseño para el MPC para el sistema descrito por la Ecuación (3.9) consta de los siguientes pasos:

- Obtención del modelo predictivo del sistema.
- Definición de la función de costo.

El modelo predictivo es el representado por la Ecuación (3.9) que se repite de forma simplificada para $i = 1, 2, 3$:

$$x_{i[k+1]} = a_1 x_{i[k]} + b_1 u_{i[k]} \quad (3.12)$$

de esta manera se calculan las variables predichas del sistema de la Figura 3.1.

Para el problema de seguimiento de corriente, las funciones de costo se definen típicamente como una medida cuadrática de los errores de corriente predichos:

$$g_{i[k+1]} = e_{i[k+1]}^2 \quad (3.13)$$

con

$$e_{i[k+1]} = x_{i[k+1]}^* - x_{i[k+1]} \quad (3.14)$$

y $x_{i[k+1]}^*$ como las corrientes de carga deseadas para el instante $k + 1$ (las variables de referencia se representan mediante el superíndice *).

Posteriormente, se lleva a cabo una segunda etapa de predicción, esto, a causa de considerar que las corrientes medidas al comienzo del periodo de muestreo, utilizadas en el bucle de control, no son válidas para el final del periodo de muestreo, debido al tiempo de cálculo del procesador y también a una respuesta dinámica rápida del sistema. Este procedimiento es habitualmente conocido como compensación de retardo. De esta manera el modelo predictivo se representa de la siguiente manera:

$$x_{i[k+2]} = a_1 x_{i[k+1]} + b_1 u_{i[k+1]} \quad (3.15)$$

y las funciones de costo como:

$$g_{i[k+2]} = e_{i[k+2]}^2 \quad (3.16)$$

con

$$e_{i[k+2]} = x_{i[k+2]}^* - x_{i[k+2]} \quad (3.17)$$

La Figura 3.2 muestra el diagrama de bloques en lazo cerrado del MPC aplicado al sistema de la Figura 3.1 y el Algoritmo 1 describe el proceso de optimización del MPC, donde las acciones de control ($u_{iop[k+1]}$) seleccionadas en el proceso de optimización se normalizan entre -1 y 1 y se envían a un modulador para una distribución uniforme de la potencia empleada en cada celda y del estrés en los dispositivos de conmutación.

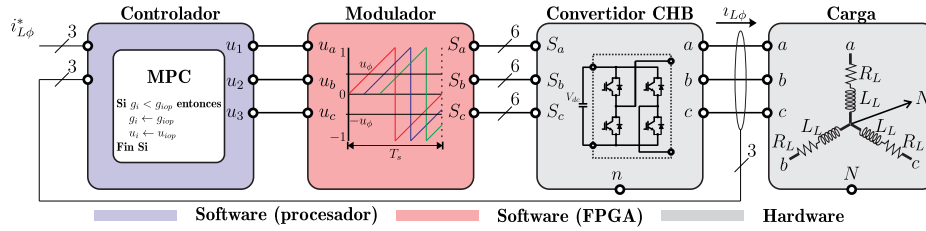


Figura 3.2: MPC: Diagrama de bloques del sistema en lazo cerrado.

Algoritmo 1: Algoritmo de la técnica MPC

1. Almacenar $x_{i[k]}$
 2. Calcular primera predicción $x_{i[k+1]}$
 3. Inicializar $g_{iop} := \infty$, $U(j) := V_{dc}[-3, -2, -1, 0, 1, 2, 3]$, $j := 1$
 4. **Mientras** $j \leq 7$ **hacer**
 5. Calcular $x_{i[k+2]} = a_1 x_{i[k+1]} + b_1 U(j)$
 6. Calcular $e_{i[k+2]}$
 7. Calcular $g_{i[k+2]}$
 8. **Si** $g_{i[k+2]} < g_{iop}$ **entonces**
 9. $g_{iop} \leftarrow g_{i[k+2]}$
 10. $u_{iop[k+1]} \leftarrow u_{i[k+1]}$
 11. **fin Si**
 12. $j := j + 1$
 13. **fin Mientras**
 14. Normalizar $u_{i[k+1]}$ entre -1 y 1
-

Análisis de estabilidad: La estabilidad del MPC propuesto para el convertidor CHB de siete niveles se investiga con el método directo de la función de Lyapunov. La función de costo en la Ecuación (3.13) se puede reconstruir en forma de función de Lyapunov, como:

$$V_i = \frac{1}{2} (x_i^* - x_i)^T (x_i^* - x_i) \quad (3.18)$$

Entonces, la derivada de la función de Lyapunov con respecto al tiempo se puede escribir como:

$$\dot{V}_i = -\dot{x}_i (x_i^* - x_i) \quad (3.19)$$

La forma de tiempo discreto de la función de Lyapunov se puede escribir como:

$$V_{i[k]} = \frac{1}{2} (x_i^* - x_{i[k]})^2 \geq 0 \quad (3.20)$$

donde $V_{i[k]} = 0$ solo si $x_{i[k]}^* = x_{i[k]}$. Por lo tanto, $V_{i[k]}$ es una función definida positiva.

Su forma derivada se encuentra fácilmente como sigue:

$$\dot{V}_{i[k]} = -\dot{x}_{i[k]} (x_i^* - x_{i[k]}) \quad (3.21)$$

y con la aproximación de la derivada dada por la Ecuación (3.4), resulta en:

$$\dot{V}_{i[k]} = -\frac{x_{i[k+1]} - x_{i[k]}}{T_s} (x_i^* - x_{i[k]}) \quad (3.22)$$

1. Si la corriente de carga $x_{i[k]}$ en el instante k es menor que el valor de referencia x_i^* , es decir, $x_i^* - x_{i[k]} > 0$, el controlador MPC propuesto llevará la variable $x_{i[k]}$ al valor de referencia, como se muestra en la Figura 3.3(a), lo que significa que $x_{i[k+1]} - x_{i[k]} > 0$. Entonces, el cambio de la función de Lyapunov puede escribirse como:

$$\dot{V}_{i[k]} = -\frac{x_{i[k+1]} - x_{i[k]}}{T_s} (x_i^* - x_{i[k]}) < 0 \quad (3.23)$$

2. Si la corriente de carga $x_{i[k]}$ en el instante k es mayor que el valor de referencia x_i^* , es decir, $x_i^* - x_{i[k]} < 0$, el controlador MPC propuesto también guiará el estado predicho al valor de referencia esperado, como se muestra en la Figura 3.3(b), lo que significa que $x_{i[k+1]} - x_{i[k]} < 0$. Entonces, el cambio de la función de Lyapunov puede escribirse como:

$$\dot{V}_{i[k]} = -\frac{x_{i[k+1]} - x_{i[k]}}{T_s} (x_i^* - x_{i[k]}) < 0 \quad (3.24)$$

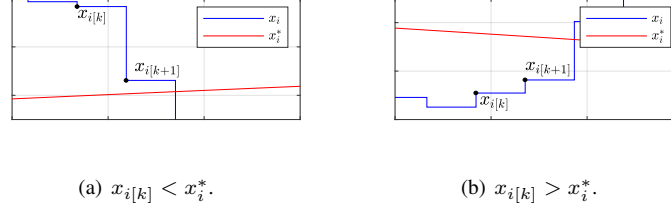


Figura 3.3: Análisis de estabilidad del MPC: Localización de $x_i[k]$ y de x_i^* .

Por lo tanto,

$$\forall x_i[k], \quad \dot{V}_i[k] < 0 \quad (3.25)$$

En consecuencia, la función de Lyapunov construida a partir de la función de costo de la Ecuación (3.13) satisface $V_i[k] \geq 0$ y $\dot{V}_i[k] < 0$. Con base en el método directo de la función de Lyapunov, el MPC propuesto es asintóticamente estable.

3.3 Control en modo deslizante

Procedimiento de diseño: El procedimiento de diseño del SMC para el sistema descrito por la Ecuación (3.9) consta de los siguientes pasos:

- Definición de la superficie deslizante.
- Satisfacer la condición de deslizamiento seleccionando la ley de alcance.

Para el problema de seguimiento de corriente, las superficies deslizantes se definen, para $i = 1, 2, 3$, de la siguiente manera:

$$S_i[k] = e_i[k] \quad (3.26)$$

donde

$$e_i[k] = x_{i[k]}^* - x_i[k] \quad (3.27)$$

y $x_{i[k]}^*$ como las corrientes de carga deseadas para el instante k (las variables de referencia se representan mediante el superíndice *).

Para satisfacer las condiciones de deslizamiento:

$$S_i[k] = S_i[k+1] = 0 \quad (3.28)$$

la ley de alcance se elige como:

$$S_{i[k+1]} = \Lambda S_{i[k]} - LT_s \text{sign}(S_{i[k]}) \quad (3.29)$$

donde Λ se elige entre 0 y 1, mientras que $L > 0$ y la función sign se define mediante:

$$\text{sign}(S_{i[k]}) = \begin{cases} 1, & \text{si } S_{i[k]} > 0 \\ 0, & \text{si } S_{i[k]} = 0 \\ -1, & \text{si } S_{i[k]} < 0 \end{cases} \quad (3.30)$$

Entonces, de la Ecuación (3.26) y la Ecuación (3.29) tenemos:

$$e_{i[k+1]} = x_{i[k+1]}^* - x_{i[k+1]} = \Lambda e_{i[k]} - LT_s \text{sign}(e_{i[k]}) \quad (3.31)$$

Considerando la Ecuación (3.9), la Ecuación (3.31) da como resultado:

$$x_{i[k+1]}^* - a_1 x_{i[k]} - b_1 u_{i[k]} = \Lambda e_{i[k]} - LT_s \text{sign}(e_{i[k]}) \quad (3.32)$$

Entonces, resolviendo la Ecuación (3.32) da la ley de control para las corrientes de carga de la siguiente manera:

$$u_{i[k]} = \frac{x_{i[k+1]}^* - a_1 x_{i[k]} - \Lambda e_{i[k]} + LT_s \text{sign}(e_{i[k]})}{b_1} \quad (3.33)$$

La Figura 3.4 muestra diagrama de bloques en lazo cerrado del SMC aplicado al sistema de la Figura 3.1, donde las acciones de control representadas por la Ecuación (3.33), al igual que para el caso del MPC, se normalizan entre -1 y 1 y se envían a un modulador. En este caso, además de una distribución uniforme de potencia, el esquema de modulación es necesario para sintetizar la tensión de salida del convertidor CHB.

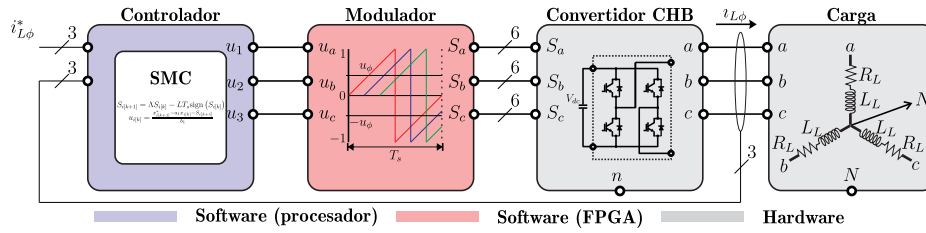


Figura 3.4: SMC: Diagrama de bloques del sistema en lazo cerrado.

Análisis de estabilidad: Para probar la estabilidad del sistema en lazo cerrado, debe discutirse la ocurrencia de un modo cuasi-deslizante. En otras palabras, el sistema es estable si se cumplen las siguientes condiciones para $i = 1, 2, 3$:

$$\begin{aligned} e_{i[k]} > \varepsilon &\Rightarrow -\varepsilon \leq e_{i[k+1]} < e_{i[k]} \\ e_{i[k]} < -\varepsilon &\Rightarrow e_{i[k]} < e_{i[k+1]} \leq \varepsilon \\ |e_{i[k]}| \leq \varepsilon &\Rightarrow |e_{i[k+1]}| \leq \varepsilon \end{aligned} \quad (3.34)$$

donde $\varepsilon > 0$ representa el ancho de banda del modo cuasi-deslizante. Para este caso, elegiremos $\varepsilon = LT_s$. Teniendo en cuenta la Ecuación (3.31):

1. Asumiendo que $e_{i[k]} > LT_s$ significa que $e_{i[k]} > 0$, $\text{sign}(e_{i[k]}) = 1$ y:

$$\begin{aligned} e_{i[k+1]} &= \Lambda e_{i[k]} - LT_s \\ e_{i[k+1]} - e_{i[k]} &= (\Lambda - 1) e_{i[k]} - LT_s \end{aligned} \quad (3.35)$$

ya que $(\Lambda - 1) < 0$, entonces $e_{i[k+1]} - e_{i[k]} < 0 \Rightarrow e_{i[k+1]} < e_{i[k]}$.

Además, $-LT_s \leq e_{i[k+1]}$ se puede escribir como:

$$\Lambda e_{i[k]} - LT_s \geq -LT_s \quad (3.36)$$

Por eso:

$$e_{i[k]} \geq 0 \quad (3.37)$$

Lo cual es cierto con la suposición hecha y se cumple la primera condición de la Ecuación (3.34).

2. Ahora, asumiendo que $e_{i[k]} < -LT_s$ significa que $e_{i[k]} < 0$ y $\text{sign}(e_{i[k]}) = -1$. Entonces, $e_{i[k]} < e_{i[k+1]}$ es similar a:

$$\begin{aligned} e_{i[k]} &< \Lambda e_{i[k]} + LT_s \\ (1 - \Lambda) e_{i[k]} &< LT_s \end{aligned} \quad (3.38)$$

lo cual siempre es cierto para cualquier valor positivo de L .

Además, podemos reescribir $e_{i[k+1]} < LT_s$ como:

$$\Lambda e_{i[k]} + LT_s < LT_s \quad (3.39)$$

lo cual es cierto ya que $e_{i[k]} < 0$. Finalmente se cumple la segunda condición de la Ecuación (3.34).

3. Ahora, supongamos que $|e_{i[k]}| \leq LT_s$, entonces:

a. si $e_{i[k]} > 0$, entonces $|e_i(k)| \leq LT_s$ se convierte en:

$$0 < e_{i[k]} < LT_s. \quad (3.40)$$

Multiplicando (3.40) por Λ y sumando $-LT_s$ a todos los miembros da como resultado:

$$\begin{aligned} -LT_s &< e_{i[k+1]} < (\Lambda - 1)LT_s < LT_s \\ |e_{i[k+1]}| &\leq LT_s \end{aligned} \quad (3.41)$$

b. si $e_{i[k]} < 0$, entonces $|e_{i[k]}| \leq LT_s$ se convierte en:

$$-LT_s < e_{i[k]} < 0 \quad (3.42)$$

Una vez más, multiplicando (3.42) por Λ y sumando LT_s a todos los miembros da como resultado:

$$\begin{aligned} -LT_s &< (1 - \Lambda)LT_s < e_{i[k+1]} < LT_s \\ |e_{i[k+1]}| &\leq \varepsilon \end{aligned} \quad (3.43)$$

Por eso:

$$|e_{i[k+1]}| < \varepsilon = LT_s \quad (3.44)$$

Esto implica que la tercera condición de la Ecuación (3.34) siempre es verdadera.

Como resultado, se cumplen las condiciones de la Ecuación (3.34) que prueban la existencia de un modo cuasi-deslizante convergente. En consecuencia, el modo deslizante discreto propuesto es estable.

Tiempo de convergencia: Supongamos que $e_{i[0]} \neq 0$ y $\text{sign}(e_{i[0]}) = \text{sign}(e_{i[1]}) = \dots = \text{sign}(e_{i[k'_i+1]})$.

1. En primer lugar, suponiendo que $e_{i[0]} > 0$ y $e_{i[m]} > 0 \forall m \leq (k'_i + 1)$ conduce a:

$$\begin{aligned}
 e_{i[1]} &= \Lambda e_{i[0]} - LT_s \leq e_{i[0]} - LT_s \\
 e_{i[2]} &\leq e_{i[1]} - LT_s \leq e_{i[0]} - 2LT_s \\
 &\vdots \\
 e_{i[m]} &\leq e_{i[m-1]} - LT_s \leq e_{i[0]} - mLT_s \\
 &\leq |e_{i[0]}| - mLT_s
 \end{aligned} \tag{3.45}$$

Por lo tanto, resulta incuestionable que existe un instante $k'_i = \frac{|e_{i[0]}|}{LT_s}$ que asegura:

$$|e_{i[0]}| - k'_i LT_s = 0 \tag{3.46}$$

Resulta que:

$$\begin{aligned}
 e_{i[k'_i+1]} &\leq |e_{i[0]}| - (k'_i + 1)LT_s \\
 &< |e_{i[0]}| - k'_i LT_s = 0
 \end{aligned} \tag{3.47}$$

lo cual es contradictorio con el hecho de que $e_{i[m]} > 0, \forall m \leq (k'_i + 1)$.

2. En primer lugar, suponiendo que $e_{i[0]} < 0$ y $e_{i[m]} < 0 \forall m \leq (k'_i + 1)$ conduce a:

$$\begin{aligned}
 e_{i[1]} &= \Lambda e_{i[0]} + LT_s \geq e_{i[0]} + LT_s \\
 e_{i[2]} &\geq e_{i[1]} + LT_s \geq e_{i[0]} + 2LT_s \\
 &\vdots \\
 e_{i[m]} &\geq e_{i[m-1]} + LT_s \geq e_{i[0]} + mLT_s \\
 &\geq -|e_{i[0]}| + mLT_s
 \end{aligned} \tag{3.48}$$

Una vez más, es claro que existe un instante $k'_i = \frac{|e_{i[0]}|}{LT_s}$ que verifica:

$$-|e_{i[0]}| + k'_i LT_s = 0. \tag{3.49}$$

Resulta que:

$$\begin{aligned}
 e_{i[k'_i+1]} &\geq -|e_{i[0]}| + (k'_i + 1)LT_s \\
 &> -|e_{i[0]}| + k'_i LT_s = 0
 \end{aligned} \tag{3.50}$$

lo cual es contradictorio con el hecho de que $e_{i[m]} < 0, \forall m \leq (k'_i + 1)$.

Esto concluye que cada corriente alcanzará su referencia deseada en un máximo de $k'_i + 1$ pasos, donde para $i = 1, 2, 3$:

$$k'_i = \frac{|e_{i[0]}|}{LT_s} \quad (3.51)$$

3.4 Modulación de portadora con desplazamiento de fase

La implementación del esquema PSC-PWM para el convertidor CHB de Figura 3.1 consta principalmente de los siguientes pasos:

- Generación de las señales moduladoras
- Generación de las señales portadoras triangulares

Generación de las señales moduladoras u_{im} : Las señales de modulación (por fase) se generan utilizando los métodos de control en lazo cerrado descritos en las secciones 3.2 (MPC) y 3.3 (SMC). Posteriormente son normalizadas entre -1 y 1 como sigue:

$$u_{im} = \frac{u_i}{3V_{dc}} \quad (3.52)$$

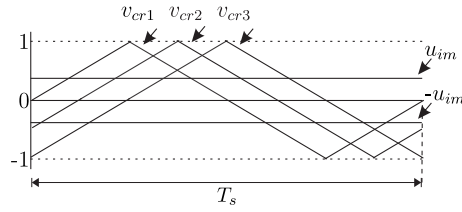
Generación de las señales portadoras triangulares v_{cr} : Aplicar el PSC-PWM para un convertidor multinivel CHB con N celdas puente-H por fase requiere N señales de portadora triangulares. Estas N señales portadoras triangulares están dispuestas con un cambio de fase ϕ_{cr} . El cambio de fase (ϕ_{cr}) entre los ángulos de la portadora viene dado por [100, 101]

$$\phi_{cr} = \frac{180^\circ}{N} \quad (3.53)$$

Siendo $N = 3$, los cambios de fase entre portadoras adyacentes es igual a 60° . Además, todas las señales triangulares tienen la misma amplitud pico a pico (entre -1 y 1) y la misma frecuencia f_{cr} , donde f_{cr} se establece igual a la frecuencia de muestreo f_s . De esta manera la frecuencia de conmutación de los semiconductores es fija e igual a f_s .

Los estados de los seis dispositivos de conmutación para una fase del convertidor CHB se determinan mediante la comparación entre las tres señales portadoras triangulares y dos señales moduladoras, como se describe en la Figura 3.5(a). Por ejemplo, en la Figura 3.5(b) se muestra el resultado de la comparación de las señales moduladoras u_{im} y $-u_{im}$, con la portadora v_{cr1} para la obtención de los estados de $s_{\phi11}$ y $s_{\phi31}$, respectivamente. Esto es,

mientras $u_{im} > v_{cr1}$ resulta $s_{\phi 11} = 1$, en caso contrario, si $u_{im} < v_{cr1}$ resulta $s_{\phi 11} = 0$. Si $-u_{im} > v_{cr1}$ resulta $s_{\phi 13} = 1$ y si $-u_{im} < v_{cr1}$ resulta $s_{\phi 13} = 0$. Análogamente, del resultado de las comparaciones de u_{im} y $-u_{im}$, con la portadora v_{cr2} , se obtienen los estados de $s_{\phi 21}$ y $s_{\phi 23}$ [Figura 3.5(c)]. Finalmente, las comparaciones de u_{im} y $-u_{im}$, con la portadora v_{cr3} proporcionan los estados de $s_{\phi 31}$ y $s_{\phi 33}$ [Figura 3.5(d)].



(a) Señales portadoras y señales moduladoras en PSC-PWM.

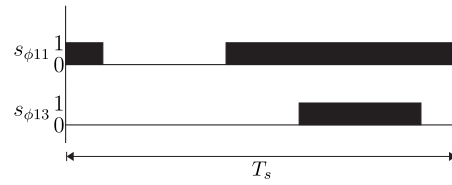
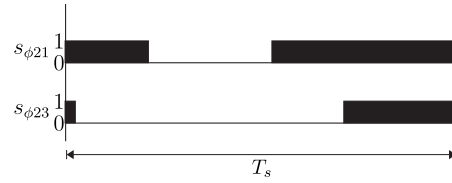
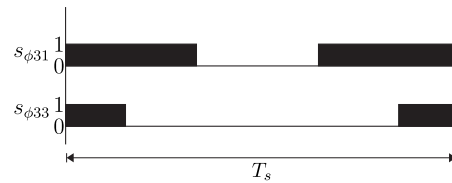
(b) Señales $s_{\phi 11}$ y $s_{\phi 13}$.(c) Señales $s_{\phi 21}$ y $s_{\phi 23}$.(d) Señales $s_{\phi 31}$ y $s_{\phi 33}$.

Figura 3.5: Principio de funcionamiento del esquema de modulación PSC-PWM.

3.5 Simulación y resultados experimentales

El desempeño de las técnicas de control no lineal implementadas se analizan en condiciones transitorias y de estado estacionario, utilizando los mismos parámetros (eléctricos, de referencia, etc.), tanto en las pruebas de simulación como experimentales. Para las condiciones de estado estacionario, se establecen para la corriente de referencia una amplitud $|i_{La}^*| = 1$ A y una frecuencia $f^* = 50$ Hz. Para condiciones transitorias los análisis se realizan, por un lado, tras un cambio en la amplitud de la corriente referencia a frecuencia constante, y por el otro, tras un cambio en la frecuencia de la corriente de referencia con amplitud constante. Adicionalmente, se prueban ambas técnicas de control en presencia de incertidumbres paramétricas, en específico, ante un cambio en la carga R_L , manteniendo constante el valor de la inductancia en la carga L_L . Los resultados, tanto de simulación como los experimentales, se analizan en términos del parámetro MSE (obtenido entre las corrientes de carga medidas y las corrientes de referencia) y el parámetro THD (de las tensiones y corrientes de salida del convertidor CHB). El MSE se calcula de la siguiente manera:

$$\text{MSE}(i_{L\phi}) = \sqrt{\frac{1}{N_s} \sum_{j=1}^{N_s} (i_{L\phi}^* - i_{L\phi})^2} \quad (3.54)$$

donde N_s es el número de muestras estudiadas. Mientras que el THD, tanto para las tensiones como para las corrientes, se obtienen, respectivamente, de la siguiente manera:

$$\text{THD}(v_{c\phi}) = \sqrt{\frac{1}{v_{c\phi 1}^2} \sum_{i=2}^{N_s} v_{c\phi i}^2} \quad (3.55a)$$

$$\text{THD}(i_{L\phi 1}) = \sqrt{\frac{1}{i_{L\phi 1}^2} \sum_{i=2}^{N_s} i_{L\phi i}^2} \quad (3.55b)$$

donde $v_{c\phi 1}$ e $i_{L\phi 1}$ corresponden a la tensión y corriente de salida fundamentales, respectivamente, mientras que $v_{c\phi i}$ es la tensión de salida armónica (múltiplo de la tensión de salida fundamental) e $i_{L\phi i}$ es la corriente de salida armónica (múltiplo de la corriente de salida fundamental).

Modelo de simulación

Para las pruebas de simulación de las técnicas descritas en las secciones 3.2 (MPC) y 3.3 (SMC), el sistema de la Figura 3.1 se ha modelado en el entorno MATLAB/Simulink R2018b como se muestra, de manera simplificada, en la Figura 3.6. Ambos algoritmos se implementan en el bloque de función de MATLAB de la Figura 3.6 (a).

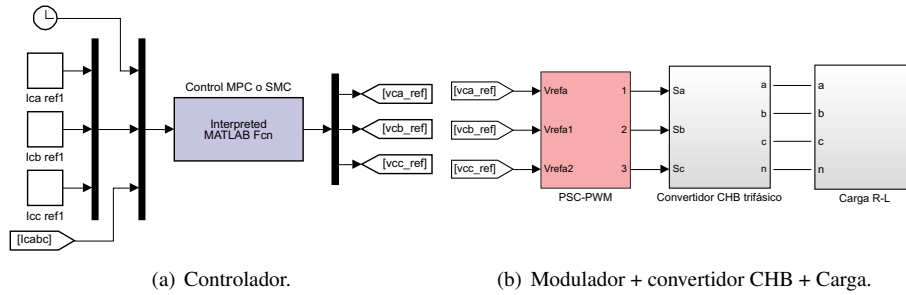


Figura 3.6: Modelo de simulación simplificado.

El esquema de modulación descrito en la sección 3.4, representado por el sub-sistema PSC-PWM de la Figura 3.6 (b), se muestra para cada fase en la Figura 3.7, que a su vez, contiene otros tres sub-sistemas (representados por $PWM1\phi$, $PWM2\phi$ y $PWM3\phi$) donde se implementan los esquemas de comparación así como la realización de los desplazamientos de fase, estos pueden observarse en la Figura 3.8.

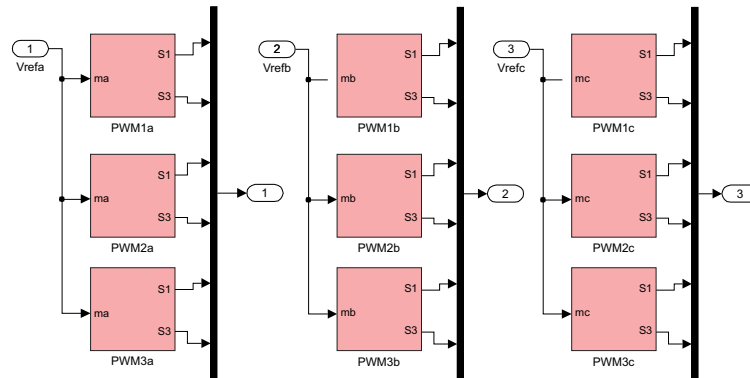


Figura 3.7: Modelo de simulación simplificado del modulador PSC-PWM trifásico.

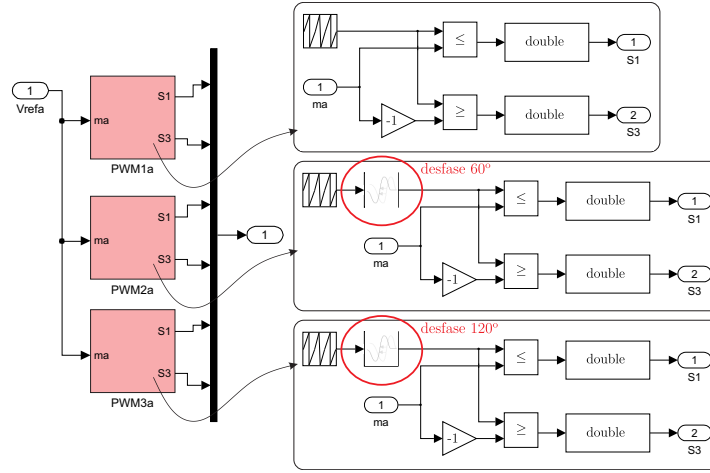


Figura 3.8: Modelo de simulación del modulador PSC-PWM por fase.

El modelo de simulación de convertidor CHB trifásico de siete niveles se muestra en la Figura 3.9, donde cada sub-sistema (representados por CHB1, CHB2 y CHB3) representa un convertidor CHB monofásico compuesto por los siguientes sub-sistemas: “Driver i ”, “celda HB i ” y “DC-link i ”. Estos se observan con mayor detalle en la Figura 3.10.

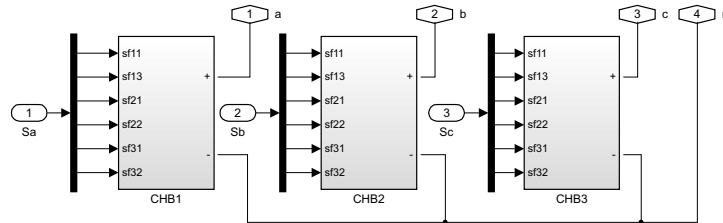


Figura 3.9: Modelo de simulación simplificado del convertidor CHB trifásico.

El sub-sistema “Driver i ” de la Figura 3.10 utiliza bloques NOT para la obtención de las señales complementarias $s_{\phi 12}$ y $s_{\phi 14}$, a partir de $s_{\phi 11}$ y $s_{\phi 13}$, respectivamente. En esta etapa, no se han considerado los retardos ni los tiempos muertos asociados a la etapa de acondicionamiento de las señales digitales. En el sub-sistema “DC-link i ” de la Figura 3.10, se observa el modelo del enlace de CC, compuesto por una fuente de tensión de CC y un capacitor en paralelo. También se ha considerado una resistencia conectada en paralelo al capacitor que concentra las pérdidas totales en el lado de CC. Finalmente, el sub-sistema “celda HB i ” de la Figura 3.10, se compone de cuatro bloques

que implementan los dispositivos IGBT, GTO (del inglés Gate Turn-Off Thyristor) o MOSFET ideales y con un diodo antiparalelo.

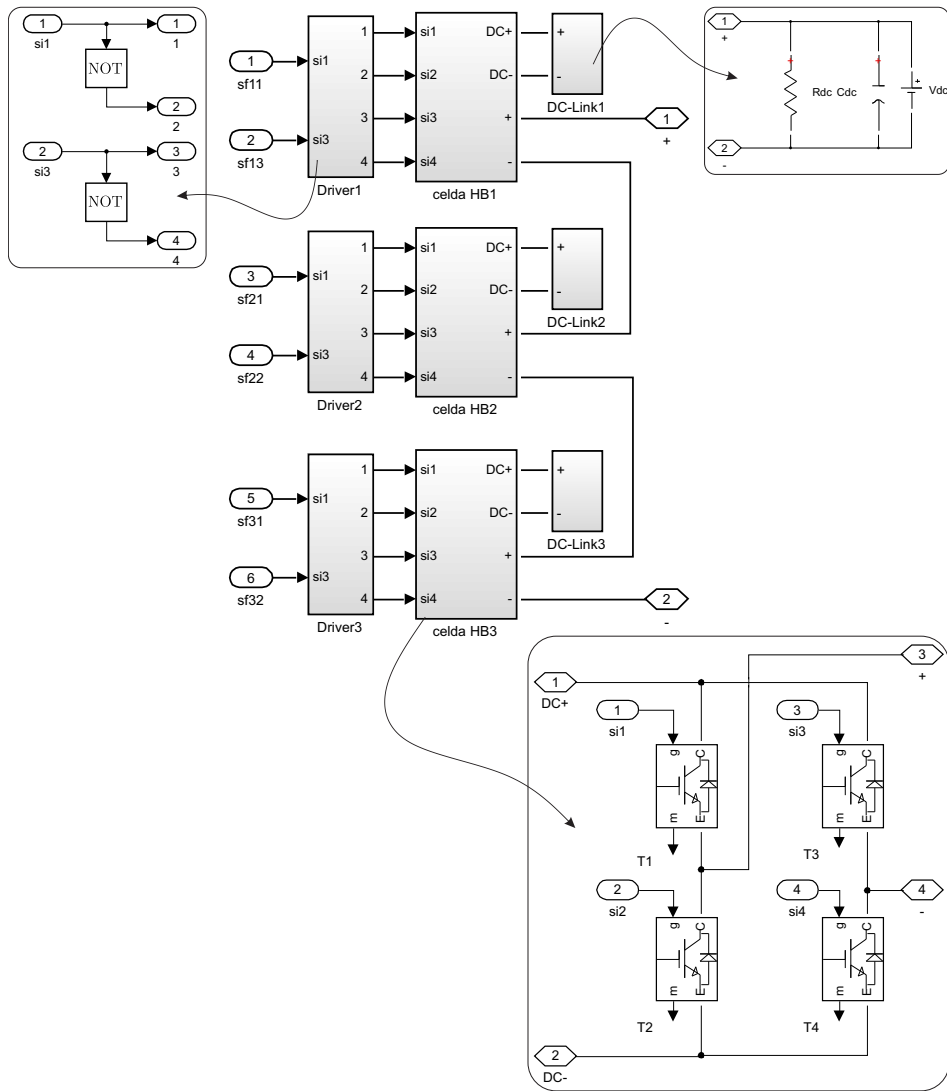


Figura 3.10: Modelo de simulación del convertidor CHB por fase.

Se ha aplicado la integración numérica usando el algoritmo de Euler de primer orden para el cálculo de paso fijo de la evolución de las variables del sistema estudiado en el dominio del tiempo. Los parámetros utilizados en las simulaciones se listan en la Tabla 3.4.

Tabla 3.4: Descripción de los parámetros de simulación.

Parámetro	IGBT ideales		
	Símbolo	Valor	Unidad
Resistencia interna	R_{on}	16	$m\Omega$
Resistencia <i>snubber</i>	R_s	28.9	$k\Omega$
Capacitancia <i>snubber</i>	C_s	150	pF
	enlaces CC		
	Símbolo	Valor	Unidad
Tensión	V_{dc}	30	V
Resistencia paralela	R_{dc}	910	$M\Omega$
	Carga		
	Símbolo	Valor	Unidad
Resistencia	R_L	72.2	Ω
Inductancia	L_L	10	mH
	Control		
	Símbolo	Valor	Unidad
Frecuencia de muestreo	f_s	9.76	kHz
Paso de simulación	–	5.12	μs
	SMC		
	Símbolo	Valor	Unidad
Ganancia	λ	0.001	–
Ganancia	L	10	–
	Portadora triangular		
	Símbolo	Valor	Unidad
Frecuencia	f_{cr}	9.76	kHz

Resultados de simulación

MPC - Pruebas en estado estacionario: La Figura 3.11 muestra los resultados de la simulación para la fase a en condición de estado estacionario. La Figura 3.11(a) muestra la evolución temporal de la corriente de carga i_{La} y de la corriente de referencia i_{La}^* . La Figura 3.11(b) presenta la acción de control $u_1 = v_{ca}^*$ y la tensión de salida del convertidor CHB v_{ca} . Las Figuras 3.11(c) y 3.11(d) denotan la porción de muestras (dos ciclos) usadas para el cálculo de los parámetro MSE y THD, por lo tanto, $N_s = 5860$ en las Ecuaciones (3.54) y (3.55). Además, la Figura 3.11(c) ilustra el comportamiento dinámico del error de seguimiento de corriente con un valor MSE de 0.06324 A. La Figura 3.11(e) presenta el espectro armónico de la corriente de carga i_{La} con un valor THD de 7.43 %. Al

mismo tiempo, la Figura 3.11(f) presenta el espectro armónico de la tensión de salida del convertidor CHB v_{ca} con un valor THD de 40.05 %. Se obtuvieron resultados similares para las fases b y c , y la Tabla 3.5 resume los valores obtenidos para el MSE y el THD.

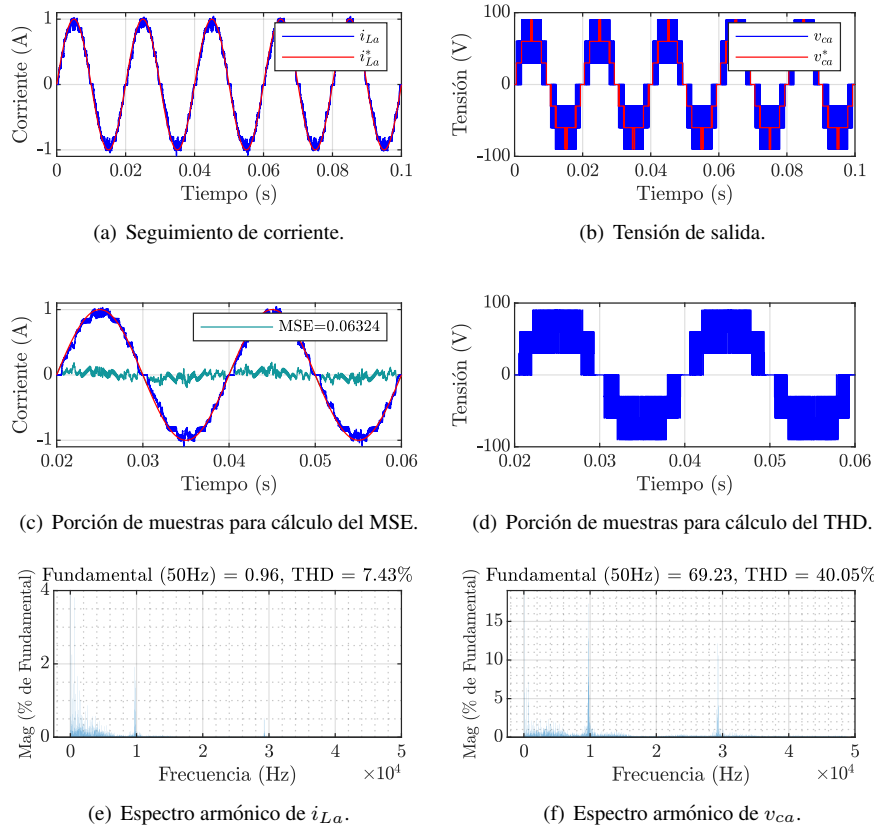


Figura 3.11: MPC: Resultados de simulación en condición de estado estacionario.

Tabla 3.5: MPC: Resultados de simulación en condición de estado estacionario.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.06324 A	0.06241 A	0.06316 A	0.06293 A
THD ($i_{L\phi}$)	7.43 %	7.33 %	7.28 %	7.34 %
THD ($v_{c\phi}$)	40.05 %	40.11 %	40.19 %	40.12 %

MPC - Pruebas en estado transitorio: La Figura 3.12 muestra los resultados de la simulación para la fase a en condición de estado transitorio. Los resultados de las Figuras 3.12 (a), (c) y (e) corresponden a un cambio repentino en la amplitud de la corriente de referencia de 0.5 A a 1 A y las Figuras 3.12 (b), (d) y (f) a un cambio repentino en la frecuencia de la corriente de referencia de 50 Hz a 100 Hz, ambos cambios se producen en el instante $t = 0.03$ s. Las Figuras 3.12(a) y 3.12(b) muestran la evolución temporal de la corriente de carga i_{La} y de la corriente de referencia i_{La}^* . Las Figuras 3.12(c) y 3.12(d) presentan la acción de control $u_1 = v_{ca}^*$ y la tensión de salida del convertidor CHB v_{ca} . Las Figuras 3.12(e) y 3.12(f) denotan las porciones de muestras (dos ciclos) usadas para el cálculo del parámetro MSE, en ambos casos, $N_s = 5860$ en la Ecuación (3.54). Además, las Figuras 3.12(e) y 3.12(f) ilustran el comportamiento dinámico del error de seguimiento de corriente y los respectivos valores del MSE.

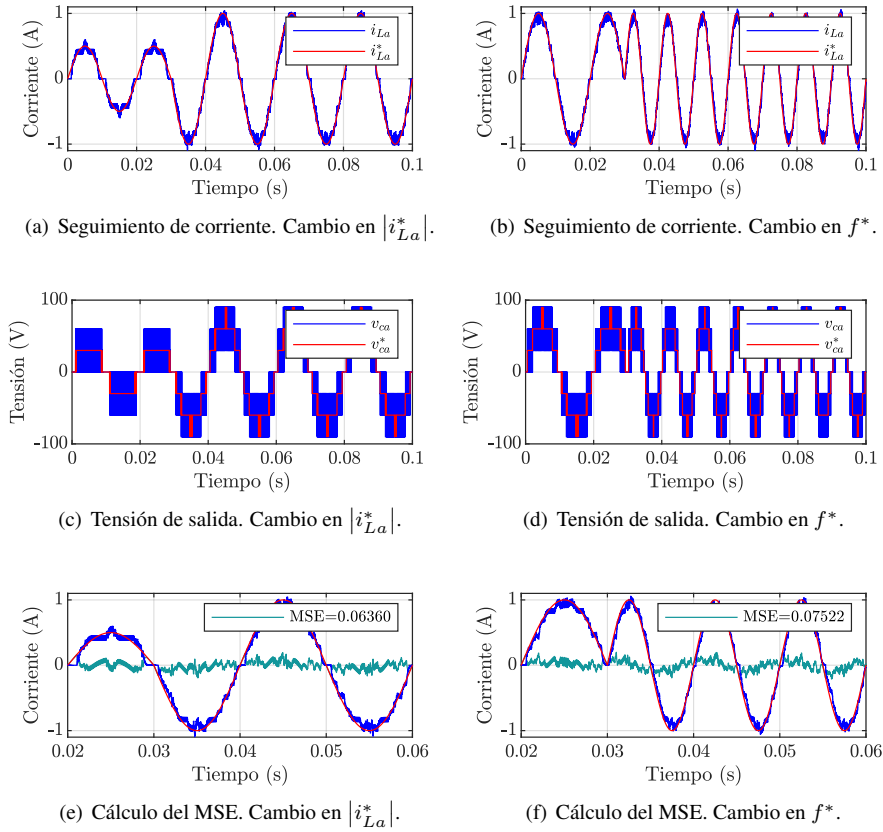


Figura 3.12: MPC: Resultados de simulación en condición de estado transitorio.

MPC - Pruebas de robustez: La Figura 3.13 muestra los resultados de la simulación para la fase a del control MPC en presencia de incertidumbres paramétricas, variando el valor de la carga (R_L igual a 48.13Ω) y manteniendo la amplitud de referencia en 1 A y la frecuencia de referencia en 50 Hz. Se obtuvieron resultados similares para las fases b y c , y la Tabla 3.6 resume los valores obtenidos de los parámetros MSE y THD.

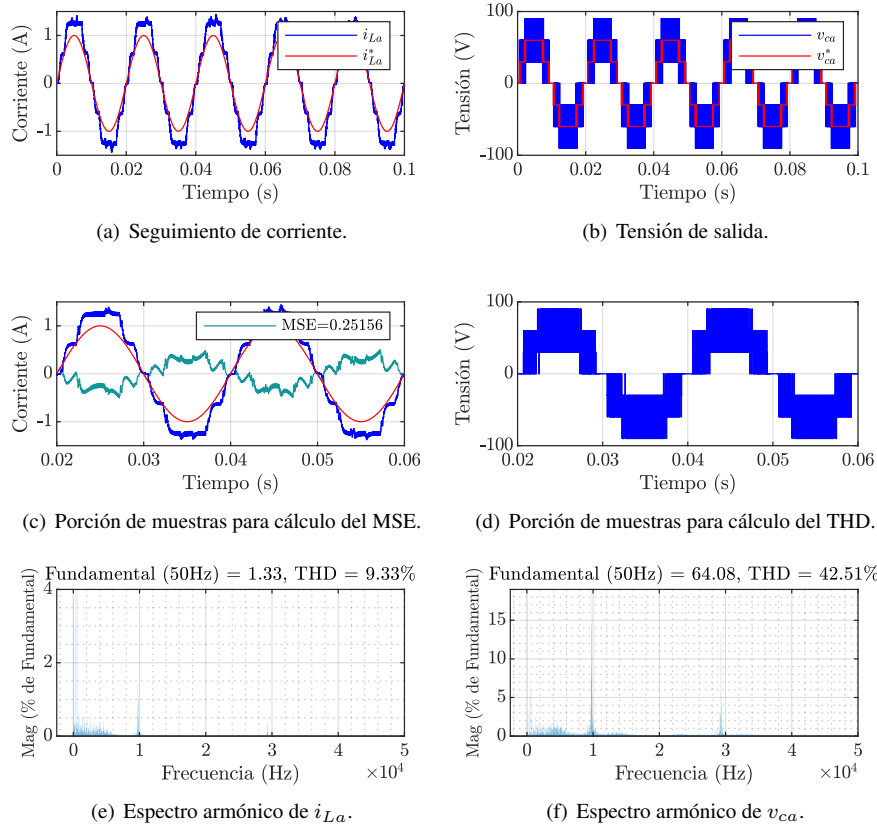


Figura 3.13: MPC: Resultados de simulación en presencia de incertidumbres paramétricas.

Tabla 3.6: MPC: Resultados de simulación en presencia de incertidumbres paramétricas.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.25156 A	0.25151 A	0.25238 A	0.25181 A
THD ($i_{L\phi}$)	9.33 %	9.24 %	9.18 %	9.25 %
THD ($v_{c\phi}$)	42.51 %	42.53 %	42.47 %	42.50 %

SMC - Pruebas en estado estacionario: La Figura 3.14 muestra los resultados de la simulación para la fase a en condición de estado estacionario. El error de seguimiento de corriente presenta un MSE de 0.03829 A y la corriente de carga i_{La} un THD de 3.52 %. Por otro lado, la tensión de salida del convertidor CHB v_{ca} presenta un THD de 35.80 %. La Tabla 3.7 resume los valores obtenidos para el MSE y el THD en todas las fases.

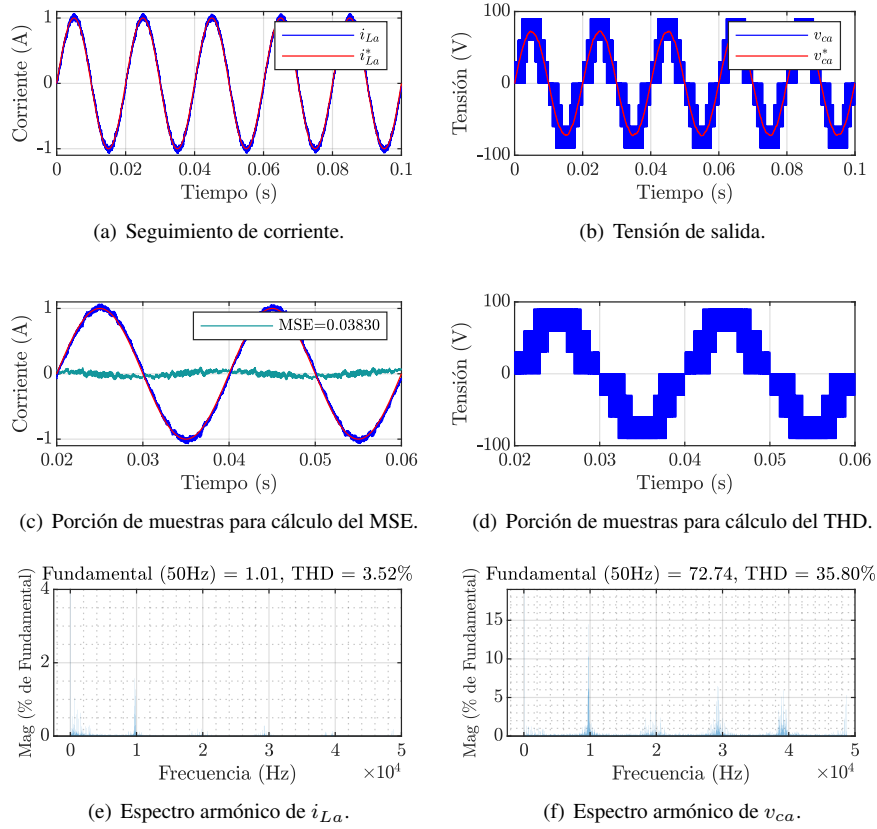


Figura 3.14: SMC: Resultados de simulación en condición de estado estacionario.

Tabla 3.7: SMC: Resultados de simulación en condición de estado estacionario.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.03829 A	0.03864 A	0.03819 A	0.03837 A
THD ($i_{L\phi}$)	3.52 %	3.52 %	3.57 %	3.54 %
THD ($v_{c\phi}$)	35.80 %	35.77 %	36.02 %	35.86 %

SMC - Pruebas en estado transitorio: La Figura 3.15 muestra los resultados de la simulación para la fase a en condición de estado transitorio. Los resultados de las Figuras 3.15 (a), (c) y (e) corresponden a un cambio repentino en la amplitud de la corriente de referencia de 0.5 A a 1 A y las Figuras 3.15 (b), (d) y (f) a un cambio repentino en la frecuencia de la corriente de referencia de 50 Hz a 100 Hz, ambos cambios se producen en el instante $t = 0.03$ s. Las Figuras 3.15(a) y 3.15(b) muestran la evolución temporal de la corriente de carga i_{La} y de la corriente de referencia i_{La}^* . Las Figuras 3.15(c) y 3.15(d) presentan la acción de control $u_1 = v_{ca}^*$ y la tensión de salida del convertidor CHB v_{ca} . Las Figuras 3.15(e) y 3.15(f) denotan las porciones de muestras (dos ciclos) usadas para el cálculo del parámetro MSE, en ambos casos, $N_s = 5860$ en la Ecuación (3.54). Además, las Figuras 3.15(e) y 3.15(f) ilustran el comportamiento dinámico del error de seguimiento de corriente y los respectivos valores del MSE.

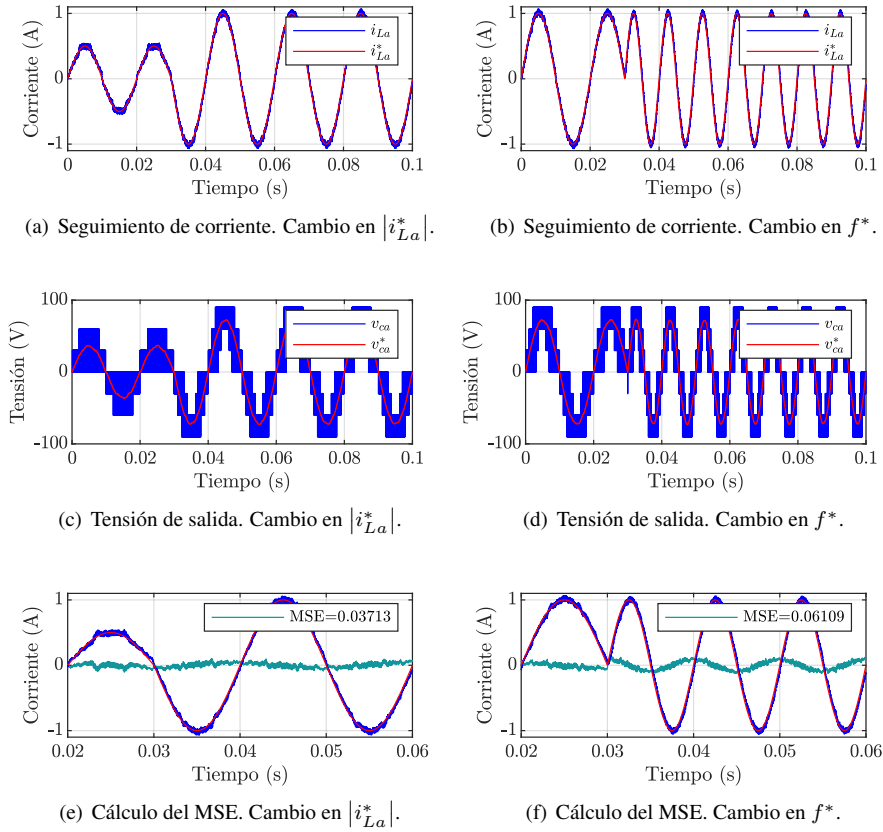


Figura 3.15: SMC: Resultados de simulación en condición de estado transitorio.

SMC - Pruebas de robustez: La Figura 3.16 muestra los resultados de la simulación para la fase a del control SMC en presencia de incertidumbres paramétricas, variando el valor de la carga (R_L igual a 48.13Ω) y manteniendo la amplitud de referencia en 1 A y la frecuencia de referencia en 50 Hz. Se obtuvieron resultados similares para las fases b y c , y la Tabla 3.8 resume los valores obtenidos de los parámetros MSE y THD.

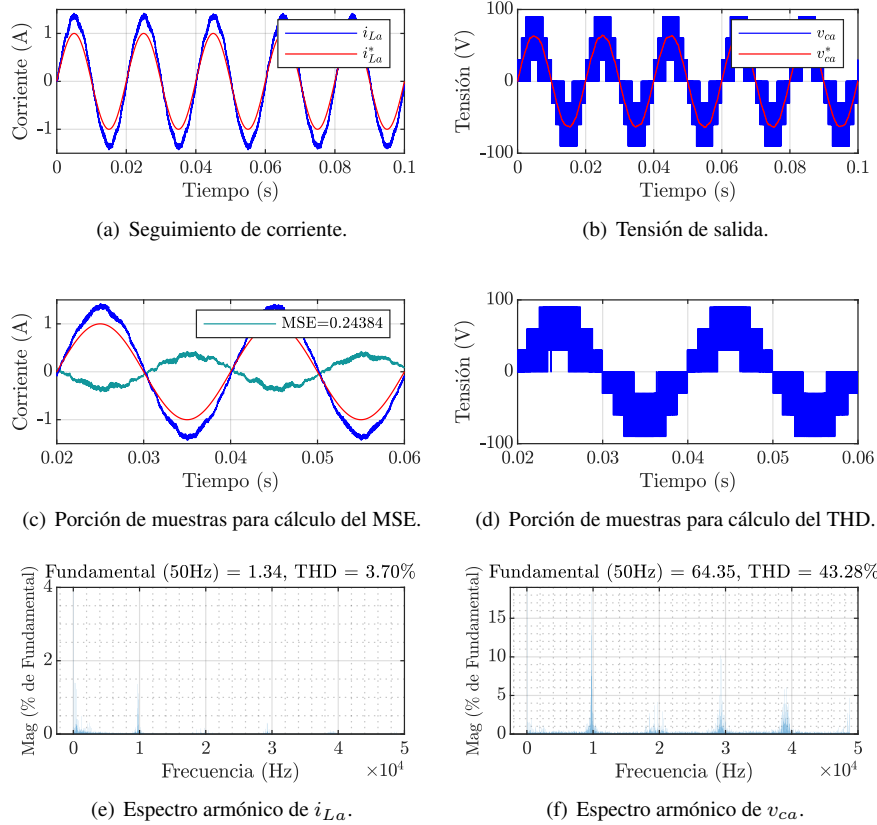


Figura 3.16: SMC: Resultados de simulación en presencia de incertidumbres paramétricas.

Tabla 3.8: SMC: Resultados de simulación en presencia de incertidumbres paramétricas.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.24383 A	0.24364 A	0.24438 A	0.24395 A
THD ($i_{L\phi}$)	3.70 %	3.66 %	3.77 %	3.71 %
THD ($v_{c\phi}$)	43.28 %	43.32 %	43.28 %	43.29 %

Validación experimental

Para las pruebas experimentales de las técnicas de control MPC y SMC, anteriormente descritas, se dispone del equipo de prueba mostrado en la Figura 3.17. Se emplea un banco de carga variable AC como resistencia de carga R_L , la misma puede variar desde 1 kW hasta 20 kW. Los demás parámetros eléctricos y de control son los mismos que se describen en la Tabla 3.4. El convertidor CHB de siete niveles se basa en los módulos de medio puente SiC-MOSFET de la serie CAS120M12BM2 y nueve fuentes de tensión CC independientes. Se ha utilizado la plataforma de desarrollo dSPACE MicroLabBox, que incluye la versión Simulink 9.5, para la implementación de los algoritmos de control de las técnicas MPC y SMC. Además, el conjunto de bloques de programación RTI FPGA versión 3.9.3 junto con el Vivado 2019.2 se han utilizado para la implementación del modulador digital en la plataforma FPGA del dSPACE MicroLabBox. Se han utilizado sensores de corriente de la serie CS60-100L para las mediciones experimentales. Finalmente, los resultados son adquiridos a través del osciloscopio digital de la serie TDS3034C de la marca Tektronix, y su posterior análisis se realiza a través del código MATLAB/Simulink R2018b.

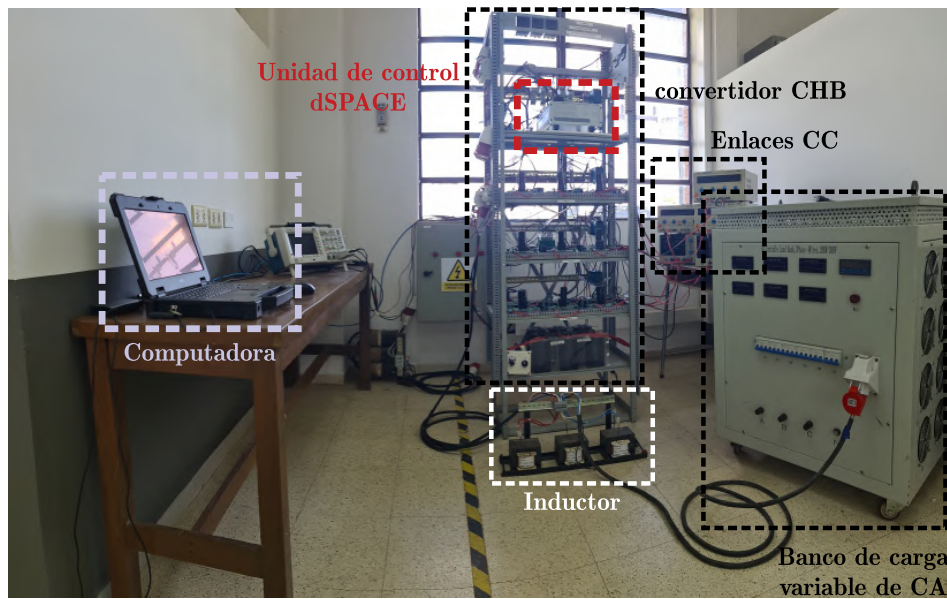


Figura 3.17: Equipo de prueba experimental.

Programación en dSPACE MicroLabBox

El software dSPACE se configura en base a los parámetros establecidos en el diagrama en bloques de MATLAB/Simulink (a través de un archivo *.sdf) de la Figura 3.18.

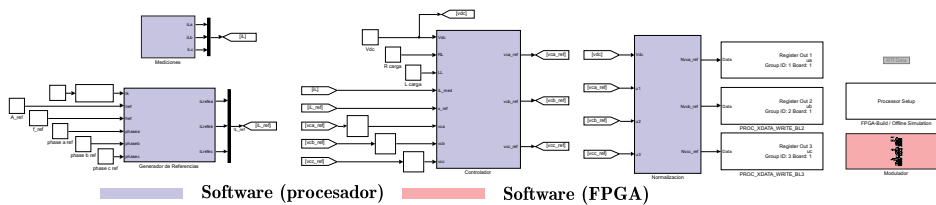


Figura 3.18: Diagrama Simulink-dSPACE: General.

En la Figura 3.19 se muestra el sub-sistema de adquisición y acondicionamiento de las señales de corriente. En la Tabla 3.9 se listan los valores de las constantes involucradas en el acondicionamiento de las señales de corriente para el diagrama de la Figura 3.19.

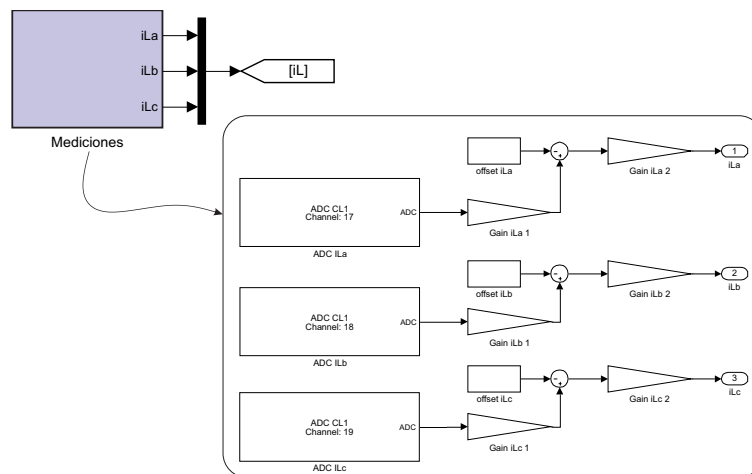


Figura 3.19: Diagrama Simulink-dSPACE: Mediciones.

Tabla 3.9: Parámetros de acondicionamiento de señales de corriente.

Constante	Valor	Constante	Valor	Constante	Valor
offset iLa	0	offset iLb	0	offset iLc	0
Gain iLa 1	26.804	Gain iLb 1	27.956	Gain iLc 1	27.659
Gain iLa 2	1	Gain iLb 2	1	Gain iLc 2	1

Con el propósito de manipular los parámetros que establecen las corrientes de referencias para las pruebas en estado transitorio, en la Figura 3.20 se muestra la implementación del generador de corrientes de referencias mediante un bloque MATLAB function. Primero, se almacena en cada periodo de muestra el instante “tk”, a partir de un contador. Los bloques constantes “A_ref” y “f_ref”, establecen la amplitud y la frecuencia, respectivamente, de las corrientes trifásicas de referencias. Así también, es posible modificar los ángulos de fase para cada una de las corrientes con “phasea”, “phaseb” y “phasec”. El Algoritmo 2 muestra el proceso de generación de referencias en su forma discreta.

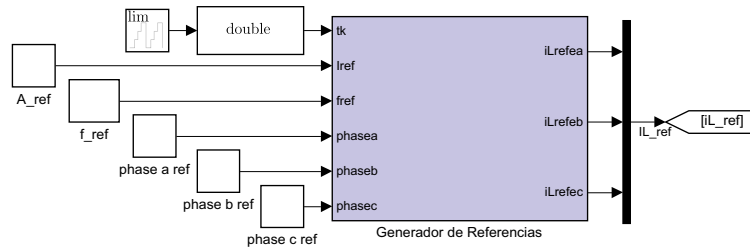


Figura 3.20: Diagrama Simulink-dSPACE: Generador de corrientes de referencia.

Algoritmo 2: Generador de corrientes de referencia

1. Almacenar tk, A_ref, f_ref, phasea, phaseb, phasec
 2. Calcular $w_{ref} = 2 * \pi * f_{ref}$
 3. Calcular $tetaa = phasea * \pi / 180$
 4. Calcular $tetab = phaseb * \pi / 180$
 5. Calcular $tetac = phasec * \pi / 180$
 6. Calcular $iLrefa = A_{ref} * \sin(w_{ref} * tk * T_s + tetaa)$
 7. Calcular $iLrefb = A_{ref} * \sin(w_{ref} * tk * T_s + tetab)$
 8. Calcular $iLrefc = A_{ref} * \sin(w_{ref} * tk * T_s + tetac)$
-

Los bloques MATLAB function para los controladores se muestran en la Figura 3.21. La Figura 3.21 (a) muestra el bloque de control correspondiente al MPC y la Figura 3.21 (b) muestra el bloque de control correspondiente al SMC. Donde “Vdc”, “R carga”, “L Carga” son bloques constantes comunes a ambos controladores. “Lambda” y “L” corresponden a las ganancias de la Ecuación (3.33) para el SMC. Además, en la Figura 3.22 se muestra el bloque de normalización y saturación. Como se describió en las secciones 3.2 (MPC) y 3.3 (SMC), los esfuerzos de control seleccionados por el MPC o calculados por el SMC, se normalizan para su posterior envío al modulador, esto, a través de los bloques de escritura del procesador. La normalización se realiza entre -128 y +127, debido a que las señales portadoras se forman a partir de contadores digitales de 8-bits con signo. Por otro lado,

los módulos de medio puente SiC-MOSFET de la serie CAS120M12BM2 poseen un periodo de encendido de $t_{on} = 38 \text{ ns}$ y un periodo de apagado de $t_{off} = 70 \text{ ns}$, por lo que, según lo establecido en [102], se toma un periodo de tiempo muerto de $1 \mu\text{s}$. Además, considerando una máxima frecuencia de conmutación de los dispositivos semiconductores de 100 kHz , los cambios en los estados de $s_{\phi ij}$ (de 0 a 1, o de 1 a 0) deben producirse en, como mínimo, $11 \mu\text{s}$. La elección de un contador de n-bits y un periodo de muestreo de $T_s \mu\text{s}$, establecen un paso de $T_s/2^n \mu\text{s}$ para cada contador, es decir, la señal portadora debe caber exactamente en un periodo de muestreo del controlador. Otro requerimiento es que $T_s/2^n \mu\text{s}$ debe ser múltiplo del periodo de trabajo del FPGA. Con la elección de $T_s = 102.4 \mu\text{s}$, resulta un paso de $0.4 \mu\text{s}$ para cada contador. Finalmente, para evitar la caída del pulso debido a la sobremodulación, los esfuerzos de control son limitados en su valor absoluto a un valor máximo de $0.90 \times 3V_{dc}$.

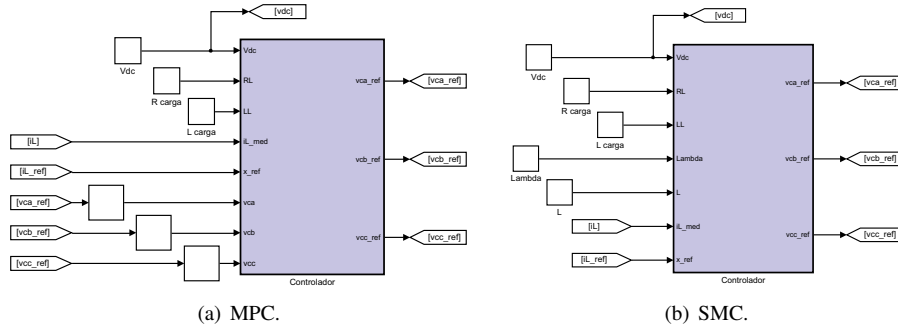


Figura 3.21: Diagrama Simulink-dSPACE: Controladores.

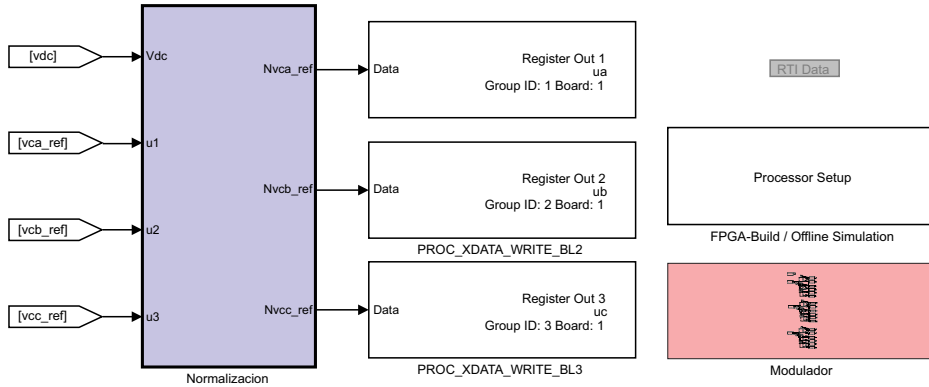


Figura 3.22: Diagrama Simulink-dSPACE: Normalización.

La Figura 3.23 muestra el bloque de modulación para el convertidor CHB monofásico, implementado en la plataforma FPGA del dSPACE MicroLabBox. El esquema es intuitivamente similar al esquema mostrado en la Figura 3.8, la diferencia radica en la utilización de bloques del complemento Xilinx. Por otro lado, las señales portadoras generadas son del tipo diente de sierra, ya que son más sencillas de generar con contadores digitales. El contador para la generación de la portadora v_{cr1} comienza en cero y vuelve a -128 después de haber llegado al límite superior +127. Para lograr un desplazamiento de fase igual a 60° , entre la portadora v_{cr1} y v_{cr2} , el contador que genera la portadora v_{cr2} comienza en -43 y vuelve a -128 después de haber llegado al límite superior +127. Así mismo, para lograr un desplazamiento de fase igual a 120° , entre la portadora v_{cr1} y v_{cr3} , el contador que genera la portadora v_{cr3} comienza en -86 y vuelve a -128 después de haber llegado al límite superior +127. Finalmente, los resultados de las comparaciones son enviadas directamente a las salidas digitales GPIO (del inglés, General Purpose Input/Output) del dSPACE MicroLabBox.

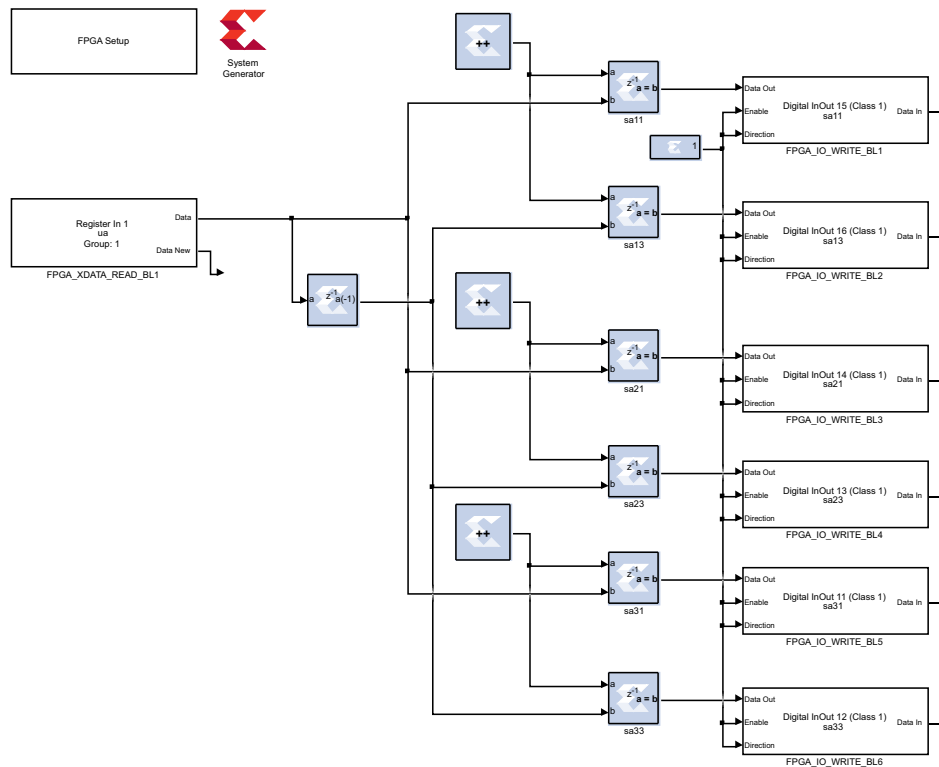
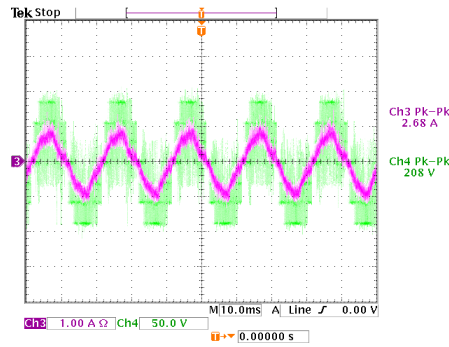


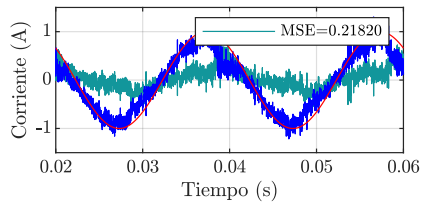
Figura 3.23: Diagrama Simulink-dSPACE: Modulación.

Resultados experimentales

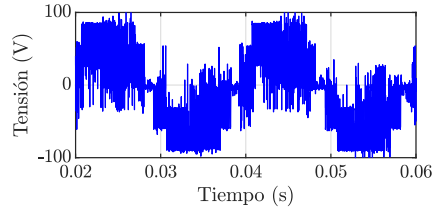
MPC - Pruebas en estado estacionario: La Figura 3.24 muestra los resultados experimentales para la fase a en condición de estado estacionario y una carga de 2 kW como R_L . El número de muestras utilizadas en las Ecuaciones (3.54) y (3.55) fue $N_s = 6000$ para los cálculos de los parámetros MSE y THD. El error de seguimiento de corriente presenta un MSE de 0.21820 A y la corriente de carga i_{La} un THD de 24.90 %. Por otro lado, la tensión de salida del convertidor CHB v_{ca} presenta un THD de 74.43 %. La Tabla 3.10 resume los valores obtenidos de los parámetros MSE y THD en todas las fases.



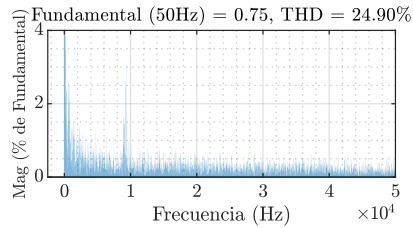
(a) Corriente de carga y tensión de salida (fase a).



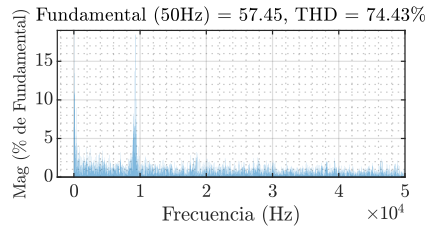
(b) Porción de muestras para cálculo del MSE.



(c) Porción de muestras para cálculo del THD.



(d) Espectro armónico de i_{La} .



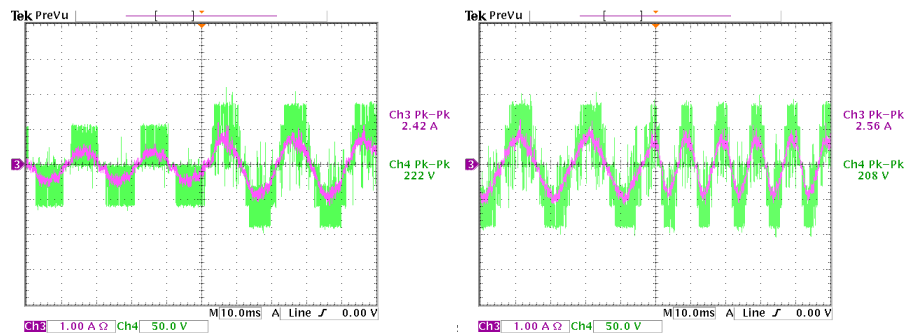
(e) Espectro armónico de v_{ca} .

Figura 3.24: MPC: Resultados experimentales en condición de estado estacionario.

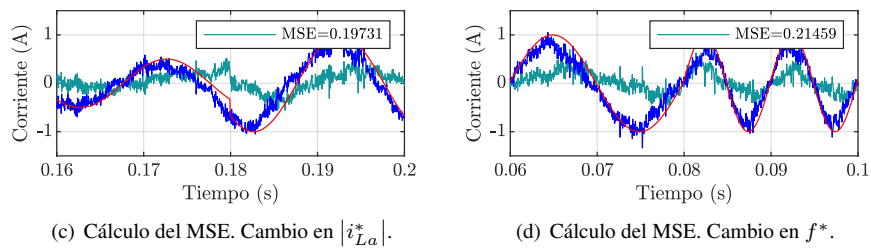
Tabla 3.10: MPC: Resultados experimentales en condición de estado estacionario.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.21820 A	0.21908 A	0.22471 A	0.22066 A
THD ($i_{L\phi}$)	24.90 %	24.77 %	24.94 %	24.87 %
THD ($v_{c\phi}$)	74.43 %	74.51 %	74.36 %	74.43 %

MPC - Pruebas en estado transitorio: La Figura 3.25 muestra los resultados experimentales para la fase a en condición de estado transitorio. Los resultados de las Figuras 3.25 (a) y (c) corresponden a un cambio repentino en la amplitud de la corriente de referencia de 0.5 A a 1 A y las Figuras 3.25 (b) y (d) a un cambio repentino en la frecuencia de la corriente de referencia de 50 Hz a 100 Hz, observándose un MSE de 0.19731 A y 0.21459 A, respectivamente.



(a) Seguimiento de corriente y tensión de salida. Cambio en i_{La}^* . (b) Seguimiento de corriente y tensión de salida. Cambio en f^* .

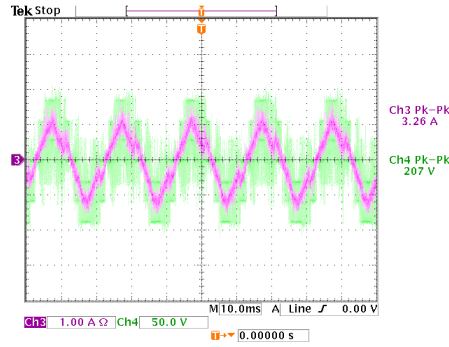


(c) Cálculo del MSE. Cambio en i_{La}^* .

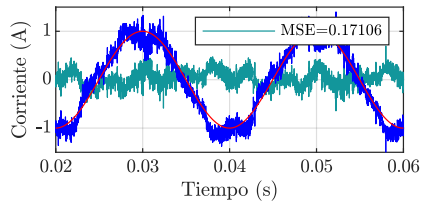
(d) Cálculo del MSE. Cambio en f^* .

Figura 3.25: MPC: Resultados experimentales en condición de estado transitorio.

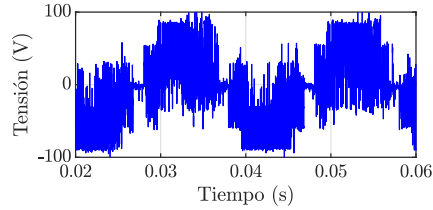
MPC - Pruebas de robustez: La Figura 3.26 muestra los resultados experimentales para la fase a del control MPC en presencia de incertidumbres paramétricas, variando el valor de la carga (3 kW como R_L) y manteniendo la amplitud de referencia en 1 A y la frecuencia de referencia en 50 Hz. El error de seguimiento de corriente presenta un MSE de 0.17106 A y la corriente de carga i_{La} un THD de 27.02 %. Por otro lado, la tensión de salida del convertidor CHB v_{ca} presenta un THD de 96.92 %. La Tabla 3.11 resume los valores obtenidos de los parámetros MSE y THD en todas las fases.



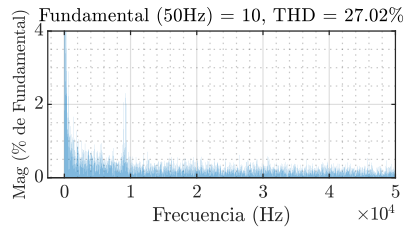
(a) Corriente de carga y tensión de salida (fase a).



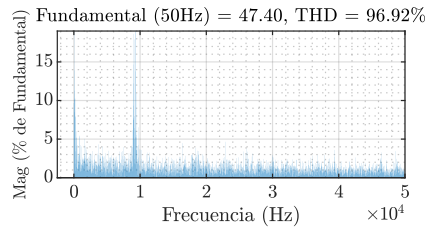
(b) Porción de muestras para cálculo del MSE.



(c) Porción de muestras para cálculo del THD.



(d) Espectro armónico de i_{La} .



(e) Espectro armónico de v_{ca} .

Figura 3.26: MPC: Resultados experimentales en presencia de incertidumbres paramétricas.

Tabla 3.11: MPC: Resultados experimentales en presencia de incertidumbres paramétricas.

Parámetro	Fase <i>a</i>	Fase <i>b</i>	Fase <i>c</i>	Promedio
MSE ($i_{L\phi}$)	0.17106 A	0.16418 A	0.17281 A	0.16935 A
THD ($i_{L\phi}$)	27.02 %	26.96 %	27.24 %	27.07 %
THD ($v_{c\phi}$)	96.92 %	95.99 %	97.14 %	96.68 %

MPC - Simulación vs. Experimental: A continuación, las Tablas 3.12, 3.13 y 3.14 resumen los promedios de los parámetros MSE y THD, tanto de los resultados de las simulaciones como de las pruebas experimentales.

Tabla 3.12: MPC: Resumen de resultados en estado estacionario.

Parámetro	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	0.06293 A	0.22066 A
THD ($i_{L\phi}$)	7.34 %	24.87 %
THD ($v_{c\phi}$)	40.12 %	74.43 %

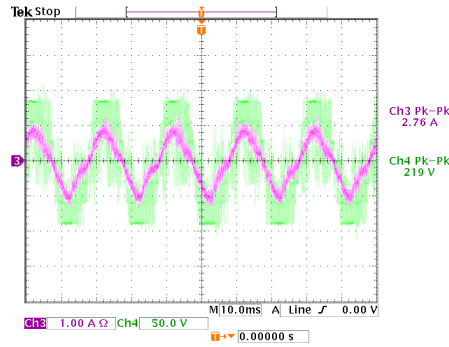
Tabla 3.13: MPC: Resumen de resultados en estado transitorio.

Parámetro	Cambio en	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	$i_{L\phi}^*$	0.06649 A	0.19601 A
MSE ($i_{L\phi}$)	f^*	0.10645 A	0.22461 A

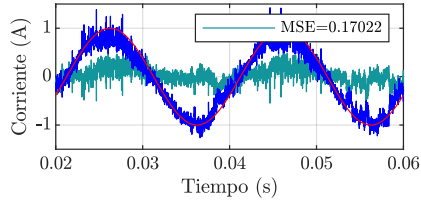
Tabla 3.14: MPC: Resumen de resultados en presencia de incertidumbres.

Parámetro	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	0.25181 A	0.16935
THD ($i_{L\phi}$)	9.25 %	27.07 %
THD ($v_{c\phi}$)	42.50 %	96.68 %

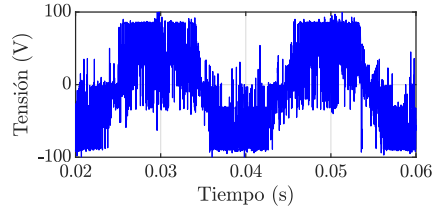
SMC - Pruebas en estado estacionario: La Figura 3.27 muestra los resultados experimentales para la fase a en condición de estado estacionario y una carga de 2 kW como R_L . El número de muestras utilizadas en las Ecuaciones (3.54) y (3.55) fue $N_s = 6000$ para los cálculos de los parámetros MSE y THD. El error de seguimiento de corriente presenta un MSE de 0.17022 A y la corriente de carga i_{La} un THD de 24.34 %. Por otro lado, la tensión de salida del convertidor CHB v_{ca} presenta un THD de 77.14 %. La Tabla 3.15 resume los valores obtenidos de los parámetros MSE y THD en todas las fases.



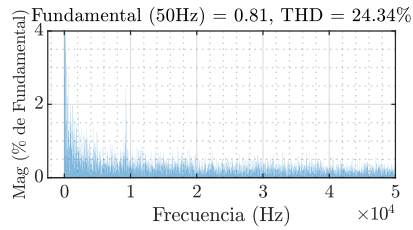
(a) Corriente de carga y tensión de salida (fase a).



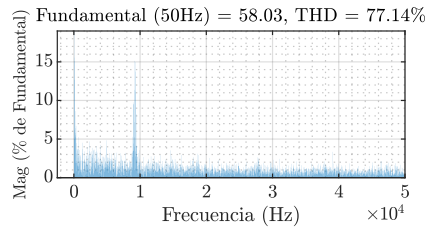
(b) Porción de muestras para cálculo del MSE.



(c) Porción de muestras para cálculo del THD.



(d) Espectro armónico de i_{La} .



(e) Espectro armónico de v_{ca} .

Figura 3.27: SMC: Resultados experimentales en condición de estado estacionario.

Tabla 3.15: SMC: Resultados experimentales en condición de estado estacionario.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.17022 A	0.17097 A	0.17040 A	0.17053 A
THD ($i_{L\phi}$)	24.34 %	24.77 %	24.74 %	24.62 %
THD ($v_{c\phi}$)	77.14 %	77.43 %	77.27 %	77.28 %

SMC - Pruebas en estado transitorio: La Figura 3.28 muestra los resultados experimentales para la fase a en condición de estado transitorio. Los resultados de las Figuras 3.28 (a) y (c) corresponden a un cambio repentino en la amplitud de la corriente de referencia de 0.5 A a 1 A y las Figuras 3.28 (b) y (d) a un cambio repentino en la frecuencia de la corriente de referencia de 50 Hz a 100 Hz. observándose un MSE de 0.19473 A y 0.18343 A, respectivamente.

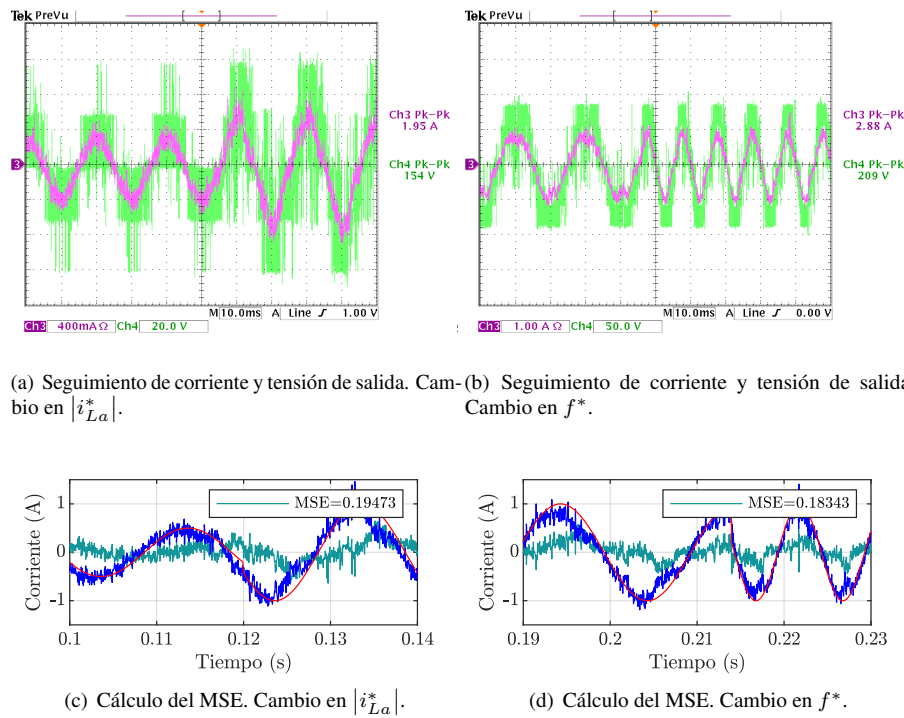
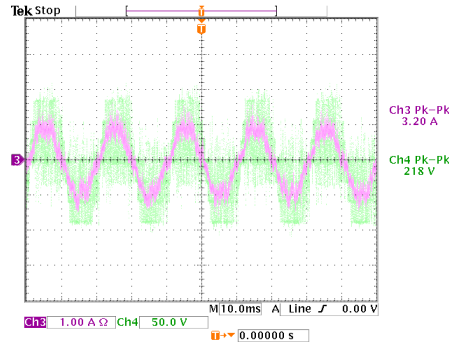
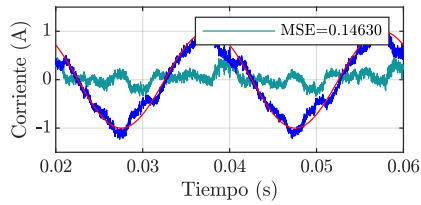


Figura 3.28: SMC: Resultados experimentales en condición de estado transitorio.

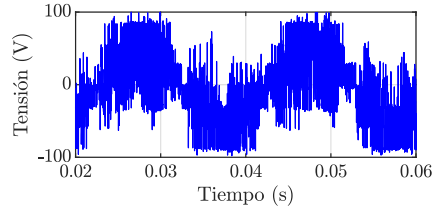
SMC: Pruebas de robustez La Figura 3.29 muestra los resultados experimentales para la fase *a* del control SMC en presencia de incertidumbres paramétricas, variando el valor de la carga (3 kW como R_L) y manteniendo la amplitud de referencia en 1 A y la frecuencia de referencia en 50 Hz. El error de seguimiento de corriente presenta un MSE de 0.114629 A y la corriente de carga i_{La} un THD de 20.37 %. Por otro lado, la tensión de salida del convertidor CHB v_{ca} presenta un THD de 103.63 %. La Tabla 3.16 resume los valores obtenidos de los parámetros MSE y THD en todas las fases.



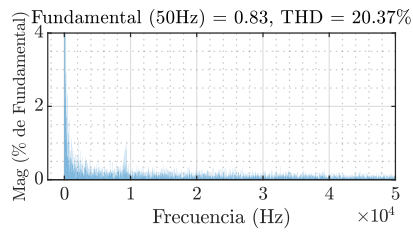
(a) Corriente de carga y tensión de salida (fase *a*).



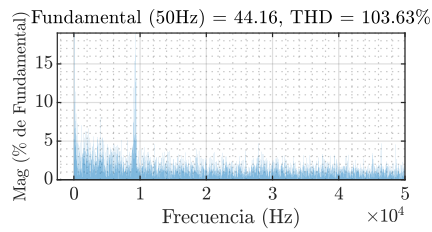
(b) Porción de muestras para cálculo del MSE.



(c) Porción de muestras para cálculo del THD.



(d) Espectro armónico de i_{La} .



(e) Espectro armónico de v_{ca} .

Figura 3.29: SMC: Resultados experimentales en presencia de incertidumbres paramétricas.

Tabla 3.16: SMC: Resultados experimentales en presencia de incertidumbres paramétricas.

Parámetro	Fase a	Fase b	Fase c	Promedio
MSE ($i_{L\phi}$)	0.14629 A	0.14954 A	0.14383 A	0.14655 A
THD ($i_{L\phi}$)	20.37 %	20.77 %	20.32 %	20.49 %
THD ($v_{c\phi}$)	103.63 %	103.94 %	103.47 %	103.68 %

SMC - Simulación vs. Experimental: A continuación, las Tablas 3.17, 3.18 y 3.19 resumen los promedios de los parámetros MSE y THD, tanto de los resultados de las simulaciones como de las pruebas experimentales.

Tabla 3.17: SMC: Resumen de resultados en estado estacionario.

Parámetro	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	0.03837 A	0.17053 A
THD ($i_{L\phi}$)	3.54 %	24.62 %
THD ($v_{c\phi}$)	35.86 %	77.28 %

Tabla 3.18: SMC: Resumen de resultados en estado transitorio.

Parámetro	Cambio en	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	$ i_{L\phi}^* $	0.04088 A	0.19761 A
MSE ($i_{L\phi}$)	f^*	0.09702 A	0.19584 A

Tabla 3.19: SMC: Resumen de resultados en presencia de incertidumbres.

Parámetro	Promedio en simulaciones	Promedio experimental
MSE ($i_{L\phi}$)	0.24395 A	0.14655 A
THD ($i_{L\phi}$)	3.71 %	20.49 %
THD ($v_{c\phi}$)	43.29 %	103.68 %

3.6 Conclusiones del capítulo

Los resultados de simulación han demostrado que la técnica de control MPC para el convertidor CHB de siete niveles tiene un rendimiento muy bueno en condiciones estado estacionario en términos de los parámetros de desempeño utilizados, con un promedio de MSE igual a 0.06293 A para el seguimiento de corrientes de referencia y un promedio de THD igual a 7.34 % en las corrientes de carga. Un ligero aumento en el MSE se observa durante el transitorio ante un cambio en la frecuencia de referencia (alcanzando un promedio de MSE igual a 0.10645 A). Por otro lado, los resultados experimentales muestran un rendimiento satisfactorio para ambas condiciones, con un MSE para el seguimiento de corrientes de referencia en promedio de 0.22066 A y un promedio de THD igual a 24.87 % en las corrientes de carga en las pruebas en estado estacionario y un MSE promedio de 0.22461 A en las pruebas de estado transitorio. Sin embargo, los resultados obtenidos de la prueba de robustez para el MPC, manifiestan una alta sensibilidad a variaciones en los parámetros carga, esto evidenciado principalmente en la calidad de las corrientes de carga, presentando un aumento en el THD tanto en las pruebas de simulación (de 7.34 % a 9.25 %), como en las pruebas experimentales (de 24.87 % a 27.07 %).

En comparación con la técnica MPC, los resultados de simulación de la técnica de control SMC demuestran un mejor rendimiento en condiciones de estado estacionario y transitorias en términos de los parámetros de desempeño utilizados, con un promedio de MSE igual a 0.03837 A para el seguimiento de corrientes de referencia y un promedio de THD igual a 3.54 % en las corrientes de carga. De nuevo, se observa un leve aumento en el MSE durante el transitorio ante un cambio en la frecuencia de referencia (alcanzando un promedio de MSE igual a 0.09702 A). Por otra parte, los resultados experimentales muestran un rendimiento ligeramente mayor comparado con la técnica MPC. En las pruebas de estado estacionario se obtuvo un promedio de MSE para el seguimiento de corrientes de referencia de 0.17053 A y un promedio de THD igual a 24.62 % en las corrientes de carga. En las pruebas de estado transitorio, el promedio de MSE fue de 0.19761 A. Los resultados obtenidos, tanto de simulaciones como experimentales, confirman que el controlador SMC es robusto frente a las variaciones de los parámetros de carga.

CAPÍTULO 4

CONCLUSIONES Y TRABAJOS FUTUROS

4.1 Principales conclusiones

Gracias a la presente Tesis Doctoral se ha realizado un aporte significativo al estado del arte de dos técnicas de control no lineal aplicadas a un convertidor electrónico en configuración puente H en cascada de siete niveles trifásico de tres cables. Las principales contribuciones y conclusiones se resumen a continuación:

- El modelo de simulación del convertidor de siete niveles puente H en cascada trifásico de tres cables, resultó de gran utilidad para la posterior implementación en la unidad de control dSPACE MicroLabBox. La generación automática de los códigos del modelo y la configuración gráfica través de bloques de MATLAB/Simulink redundaron en el beneficio de la implementación de los algoritmos sobre el sistema real.
- Las técnicas de control MPC y SMC implementadas sobresalieron en la simplicidad y la gran flexibilidad en sus estructuras. La carga computacional requerida por las técnicas de control fue soslayada gracias a la potencia de cálculo de la unidad de

control dSPACE MicroLabBox. El tiempo de ejecución requerido por ambas técnicas de control (incluyendo las etapas comunes, esto es, adquisición de señales, generación de referencia, normalización, etc.) no sobrepasó los $8 \mu s$.

- Los resultados de los análisis de los experimentos realizados, sustentan la superioridad del rendimiento en condiciones de estado estacionario y estado transitorio de las técnicas MPC y SMC implementadas, demostrando un buen seguimiento de las corrientes de referencia en términos de los parámetros de desempeño utilizados (MSE y THD) y una rápida respuesta dinámica. La técnica SMC presenta ligeramente mejores prestaciones que la técnica MPC en presencia de incertidumbres en los parámetros de la carga, en términos del parámetro de desempeño THD para los valores de ganancia (λ y L) utilizados.
- El desarrollo de la presente Tesis Doctoral ha dado como resultado la publicación de cinco artículos en conferencias internacionales y cuatro artículos en revistas científicas. La Tabla 4.1 contiene un resumen de los logros obtenidos.

Tabla 4.1: Resumen de los logros obtenidos durante la Tesis Doctoral.

PRODUCCIÓN/ACTIVIDAD	NÚMERO
Artículos en revista científica	3 + 1 enviado
Artículos publicados en conferencia	5
Participación en proyectos de I+D	2
TFM codirigidos	2

4.2 Trabajos futuros

Algunos aspectos más relevantes, a juicio de la presente Tesis Doctoral, en las técnicas de control no lineal en aplicaciones de convertidores multiniveles puente H en cascada a seguir investigando en trabajos futuros son:

- Teniendo en cuenta el modelo de simulación del convertidor electrónico de siete niveles en configuración puente H en cascada trifásico de tres cables, elaborado en esta Tesis Doctoral, resulta importante, adicionalmente, modelar los circuitos que involucran a los acondicionadores de señales (digitales y analógicas), los dispositivos de conmutación y sus redes de amortiguamiento (*snubber*), así como también los ruidos eléctricos (internos y externos). Por otro lado, también es crucial considerar los

retardos asociados a la implementación digital de los controladores y de la etapa de modulación.

- Para aplicaciones industriales y su posterior y rápida aceptación, es necesaria la implementación y validación experimental de las técnicas de control propuestas, en esta tesis Doctoral, en procesadores comerciales y/o de bajo costo (DSP o FPGA), así como también (con mayor o igual importancia) el aumento de la potencia nominal del convertidor.
- Se propone un análisis comparativo, en términos de los parámetros de desempeño utilizados (MSE y THD) del seguimiento de las corrientes de referencia, de las técnicas evaluadas en esta Tesis Doctoral, con otras técnicas de control no lineal, así como variaciones de las mismas propuestas (M2PC, Integral SMC, HOSM, etc.).
- Estudiar variaciones de las técnicas de control implementadas enfocadas en otros objetivos de control, como la reducción de pérdidas de conmutación y de conducción en el convertidor CHB, minimización de la tensión en modo común, reducción del fenómeno de *chattering*, etc.

REFERENCIAS

- [1] S. Kouro, J. Rodriguez, B. Wu, S. Bernet, and M. Perez, “Powering the Future of Industry: High-Power Adjustable Speed Drive Topologies,” *IEEE Ind. Appl. Mag.*, vol. 18, no. 4, pp. 26–39, 2012.
- [2] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kouro, R. Portillo, and M. A. M. Prats, “The age of multilevel converters arrives,” *IEEE Ind. Electron. Mag.*, vol. 2, no. 2, pp. 28–39, 2008.
- [3] H. Abu-Rub, J. Holtz, J. Rodriguez, and G. Baoming, “Medium-Voltage Multilevel Converters—State of the Art, Challenges, and Requirements in Industrial Applications,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp. 2581–2596, 2010.
- [4] J. Rodriguez, L. G. Franquelo, S. Kouro, J. I. Leon, R. C. Portillo, M. Á. M. Prats, and M. A. Perez, “Multilevel Converters: An Enabling Technology for High-Power Applications,” *Proc. IEEE*, vol. 97, no. 11, pp. 1786–1817, 2009.
- [5] J. Rodriguez, S. Bernet, B. Wu, J. O. Pontt, and S. Kouro, “Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives,” *IEEE Trans. Ind. Electron.*, vol. 54, no. 6, pp. 2930–2945, 2007.
- [6] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Pérez, and J. I. Leon, “Recent Advances and Industrial Applications of Multilevel Converters,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp. 2553–2580, 2010.

- [7] J. Rodriguez, S. Bernet, P. K. Steimer, and I. E. Lizama, "A Survey on Neutral-Point-Clamped Inverters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2219–2230, 2010.
- [8] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. A. Pérez, "A Survey on Cascaded Multilevel Inverters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2197–2206, 2010.
- [9] N. Celanovic and D. Boroyevich, "A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters," *IEEE Trans. Power Electron.*, vol. 15, no. 2, pp. 242–249, 2000.
- [10] C. Wang and Y. Li, "Analysis and Calculation of Zero-Sequence Voltage Considering Neutral-Point Potential Balancing in Three-Level NPC Converters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2262–2271, 2010.
- [11] S. Busquets-Monge, J. Bordonau, D. Boroyevich, and S. Somavilla, "The nearest three virtual space vector PWM - a modulation for the comprehensive neutral-point balancing in the three-level NPC inverter," *IEEE Power Electron. Lett.*, vol. 2, no. 1, pp. 11–15, 2004.
- [12] J. A. Sayago, T. Bruckner, and S. Bernet, "How to Select the System Voltage of MV Drives—A Comparison of Semiconductor Expenses," *IEEE Trans. Ind. Electron.*, vol. 55, no. 9, pp. 3381–3390, 2008.
- [13] T. Bruckner, S. Bernet, and H. Guldner, "The active NPC converter and its loss-balancing control," *IEEE Trans. Ind. Electron.*, vol. 52, no. 3, pp. 855–868, 2005.
- [14] B. Mcgrath and G. Holmes, "Natural Capacitor Voltage Balancing for a Flying Capacitor Converter Induction Motor Drive," *Power Electron. IEEE Trans.*, vol. 24, pp. 1554–1561, jul 2009.
- [15] M. Narimani, B. Wu, Z. Cheng, and N. R. Zargari, "A New Nested Neutral Point-Clamped (NNPC) Converter for Medium-Voltage (MV) Power Conversion," *IEEE Trans. Power Electron.*, vol. 29, no. 12, pp. 6375–6382, 2014.
- [16] S. Vazquez, J. I. Leon, L. G. Franquelo, J. Rodriguez, H. A. Young, A. Marquez, and P. Zanchetta, "Model Predictive Control: A Review of Its Applications in Power Electronics," *IEEE Ind. Electron. Mag.*, vol. 8, no. 1, pp. 16–31, 2014.
- [17] S. Kouro, M. A. Perez, J. Rodriguez, A. M. Llor, and H. A. Young, "Model Predictive Control: MPC's Role in the Evolution of Power Electronics," *IEEE Ind. Electron. Mag.*, vol. 9, no. 4, pp. 8–21, 2015.
- [18] P. Cortes, M. P. Kazmierkowski, R. M. Kennel, D. E. Quevedo, and J. Rodriguez, "Predictive Control in Power Electronics and Drives," *IEEE Trans. Ind. Electron.*, vol. 55, no. 12, pp. 4312–4324, 2008.
- [19] S. Vazquez, J. Rodriguez, M. Rivera, L. G. Franquelo, and M. Norambuena, "Model Predictive Control for Power Converters and Drives: Advances and Trends," *IEEE Trans. Ind. Electron.*, vol. 64, no. 2, pp. 935–947, 2017.

- [20] J. Rodriguez, M. P. Kazmierkowski, J. R. Espinoza, P. Zanchetta, H. Abu-Rub, H. A. Young, and C. A. Rojas, "State of the Art of Finite Control Set Model Predictive Control in Power Electronics," *IEEE Trans. Ind. Informatics*, vol. 9, no. 2, pp. 1003–1016, 2013.
- [21] P. Acuña, V. Agelidis, L. Morán, and M. Rivera, "Simple and robust multi-objective predictive control method for a single-phase three-level NPC converter based active power filter," in *IECON 2014 - 40th Annu. Conf. IEEE Ind. Electron. Soc.*, 2014, pp. 4708–4714.
- [22] L. Tarisciotti, P. Zanchetta, A. Watson, P. Wheeler, J. C. Clare, and S. Bifaretti, "Multiobjective Modulated Model Predictive Control for a Multilevel Solid-State Transformer," *IEEE Trans. Ind. Appl.*, vol. 51, no. 5, pp. 4051–4060, 2015.
- [23] V. Utkin, "Variable structure systems with sliding modes," *IEEE Trans. Automat. Contr.*, vol. 22, no. 2, pp. 212–222, 1977.
- [24] R. A. DeCarlo, S. H. Zak, and G. P. Matthews, "Variable structure control of nonlinear multivariable systems: a tutorial," *Proc. IEEE*, vol. 76, no. 3, pp. 212–232, 1988.
- [25] W. Gao, Y. Wang, and A. Homaifa, "Discrete-time variable structure control systems," *IEEE Trans. Ind. Electron.*, vol. 42, no. 2, pp. 117–122, 1995.
- [26] W. McMurray, "Fast response stepped-wave switching power converter circuit," 1971.
- [27] J. A. Dickerson and G. H. Ottaway, "Transformerless power supply with line to load isolation," 1971.
- [28] R. H. Baker, "High-voltage converter circuit," 1980.
- [29] —, "Bridge converter circuit," 1981.
- [30] A. Nabae, I. Takahashi, and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter," *IEEE Trans. Ind. Appl.*, vol. IA-17, no. 5, pp. 518–523, 1981.
- [31] M. Marchesoni, M. Mazzucchelli, and S. Tenconi, "A non conventional power converter for plasma stabilization," in *PESC '88 Rec. 19th Annu. IEEE Power Electron. Spec. Conf.*, 1988, pp. 122–129 vol.1.
- [32] P. W. Hammond, "A new approach to enhance power quality for medium voltage drives," in *Ind. Appl. Soc. 42nd Annu. Pet. Chem. Ind. Conf.*, 1995, pp. 231–235.
- [33] T. Meynard and H. Foch, "Dispositif électronique de conversion d'énergie électrique," 1993.
- [34] ABB. [Online]. Available: www.abb.com
- [35] SIEMENS. [Online]. Available: www.siemens.com
- [36] Ingeteam. [Online]. Available: www.ingeteam.com
- [37] Converteam. [Online]. Available: www.Converteam.com
- [38] WEG. [Online]. Available: www.weg.com
- [39] Arrowspeed. [Online]. Available: www.arrowspeed.com
- [40] Schneider-Electric. [Online]. Available: www.schneider-electric.com

- [41] TMEIC-GE. [Online]. Available: www.tmeic-ge.com
- [42] S. Rizzo and N. Zargari, "Medium voltage drives: what does the future hold?" in *4th Int. Power Electron. Motion Control Conf. 2004. IPEMC 2004.*, vol. 1, 2004, pp. 82–89 Vol.1.
- [43] R. D. Klug and N. Klaassen, "High power medium voltage drives - innovations, portfolio, trends," in *2005 Eur. Conf. Power Electron. Appl.*, 2005, pp. 10 pp.–P.10.
- [44] J. Rodriguez, B. Wu, S. Bernet, N. Zargari, J. Rebolledo, J. Pontt, and P. Steimer, "Design and Evaluation Criteria for High Power Drives," in *2008 IEEE Ind. Appl. Soc. Annu. Meet.*, 2008, pp. 1–9.
- [45] D. Krug, S. Bernet, S. S. Fazel, K. Jalili, and M. Malinowski, "Comparison of 2.3-kV Medium-Voltage Multilevel Converters for Industrial Medium-Voltage Drives," *IEEE Trans. Ind. Electron.*, vol. 54, no. 6, pp. 2979–2992, 2007.
- [46] S. S. Fazel, S. Bernet, D. Krug, and K. Jalili, "Design and Comparison of 4-kV Neutral-Point-Clamped, Flying-Capacitor, and Series-Connected H-Bridge Multilevel Converters," *IEEE Trans. Ind. Appl.*, vol. 43, no. 4, pp. 1032–1040, 2007.
- [47] J. Pou, R. Pindado, and D. Boroyevich, "Voltage-balance limits in four-level diode-clamped converters with passive front ends," *IEEE Trans. Ind. Electron.*, vol. 52, no. 1, pp. 190–196, 2005.
- [48] S. Busquets-Monge, S. Alepuz, J. Bordonau, and J. Peracaula, "Voltage Balancing Control of Diode-Clamped Multilevel Converters With Passive Front-Ends," *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 1751–1758, 2008.
- [49] R. Vargas, P. Cortes, U. Ammann, J. Rodriguez, and J. Pontt, "Predictive Control of a Three-Phase Neutral-Point-Clamped Inverter," *IEEE Trans. Ind. Electron.*, vol. 54, no. 5, pp. 2697–2705, 2007.
- [50] S. Aurtenechea, M. A. Rodriguez, E. Oyarbide, and J. R. Torrealday, "Predictive direct power control of MV-grid-connected two-level and, three-level npc converters: experimental results," in *2007 Eur. Conf. Power Electron. Appl.*, 2007, pp. 1–10.
- [51] J. D. Barros and J. F. Silva, "Optimal Predictive Control of Three-Phase NPC Multilevel Inverter: Comparison to Robust Sliding Mode Controller," in *2007 IEEE Power Electron. Spec. Conf.*, 2007, pp. 2061–2067.
- [52] —, "Optimal Predictive Control of Three-Phase NPC Multilevel Converter for Power Quality Applications," *IEEE Trans. Ind. Electron.*, vol. 55, no. 10, pp. 3670–3681, 2008.
- [53] S. Alepuz, S. Busquets-Monge, J. Bordonau, P. Cortes, and S. Kouro, "Control methods for Low Voltage Ride-Through compliance in grid-connected NPC converter based wind power systems using predictive control," in *2009 IEEE Energy Convers. Congr. Expo.*, 2009, pp. 363–369.
- [54] H. Miranda, R. Teodorescu, P. Rodriguez, and L. Helle, "Model predictive current control for high-power grid-connected converters with output LCL filter," in *2009 35th Annu. Conf. IEEE Ind. Electron.*, 2009, pp. 633–638.

- [55] E. Oyarbide, A. Martinez-Iturbe, S. Aurtenechea, M. A. Rodriguez-Vidal, and E. Laloya, "Exact Predictive Direct Power Control of three-level NPC converters for wind power applications," in *2009 13th Eur. Conf. Power Electron. Appl.*, 2009, pp. 1–9.
- [56] J. D. Barros and J. F. Silva, "Multilevel Optimal Predictive Dynamic Voltage Restorer," *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp. 2747–2760, 2010.
- [57] T. Geyer, G. Papafotiou, and M. Morari, "Model Predictive Direct Torque Control—Part I: Concept, Algorithm, and Analysis," *IEEE Trans. Ind. Electron.*, vol. 56, no. 6, pp. 1894–1905, 2009.
- [58] T. Geyer, "Generalized Model Predictive Direct Torque Control: Long prediction horizons and minimization of switching losses," in *Proc. 48th IEEE Conf. Decis. Control held jointly with 2009 28th Chinese Control Conf.*, 2009, pp. 6799–6804.
- [59] T. Geyer and G. Papafotiou, "Model Predictive Direct Torque Control of a variable speed drive with a five-level inverter," in *2009 35th Annu. Conf. IEEE Ind. Electron.*, 2009, pp. 1203–1208.
- [60] G. Papafotiou, J. Kley, K. G. Papadopoulos, P. Bohren, and M. Morari, "Model Predictive Direct Torque Control—Part II: Implementation and Experimental Evaluation," *IEEE Trans. Ind. Electron.*, vol. 56, no. 6, pp. 1906–1915, 2009.
- [61] T. Laczynski and A. Mertens, "Predictive Current Controller for Inverter Fed Medium Voltage Drives with LC Filter," in *2007 7th Int. Conf. Power Electron. Drive Syst.*, 2007, pp. 1496–1501.
- [62] D. Andler, M. Perez, J. Rodríguez, and S. Bernée, "Predictive control of three-level active NPC converter with evenly energy losses distribution," in *2010 Int. Power Electron. Conf. - ECCE ASIA* -, 2010, pp. 754–759.
- [63] P. Urrejola, M. Pérez, J. Rodríguez, and M. Trincado, "Direct torque control of an 3L-NPC inverter-fed induction machine: A model predictive approach," in *IECON 2010 - 36th Annu. Conf. IEEE Ind. Electron. Soc.*, 2010, pp. 2947–2952.
- [64] M. Chaves, E. Margato, J. Silva, S. Pinto, and J. Santana, "Fast optimum-predictive control and capacitor voltage balancing strategy for bipolar back-to-back NPC converters in high-voltage direct current transmission systems," *Gener. Transm. Distrib. IET*, vol. 5, pp. 368–375, mar 2011.
- [65] T. Geyer, "A Comparison of Control and Modulation Schemes for Medium-Voltage Drives: Emerging Predictive Control Concepts Versus PWM-Based Schemes," *IEEE Trans. Ind. Appl.*, vol. 47, no. 3, pp. 1380–1389, 2011.
- [66] F. Defay, A. M. Llor, and M. Fadel, "A Predictive Control With Flying Capacitor Balancing of a Multicell Active Power Filter," *IEEE Trans. Ind. Electron.*, vol. 55, no. 9, pp. 3212–3220, 2008.
- [67] P. Lezana, R. Aguilera, and D. E. Quevedo, "Model Predictive Control of an Asymmetric Flying Capacitor Converter," *IEEE Trans. Ind. Electron.*, vol. 56, no. 6, pp. 1839–1846, 2009.

- [68] F. Defay, A. M. Llor, and M. Fadel, "Direct Control Strategy for a Four-Level Three-Phase Flying-Capacitor Inverter," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2240–2248, 2010.
- [69] R. P. Aguilera and D. E. Quevedo, "On stability of Finite Control Set MPC strategy for Multicell Converters," in *2010 IEEE Int. Conf. Ind. Technol.*, 2010, pp. 1277–1282.
- [70] S. Thielemans, T. J. Vyncke, and J. A. A. Melkebeek, "Voltage quality analysis of a three-level flying capacitor inverter with model based predictive control," in *8th Int. Conf. Power Electron. - ECCE Asia*, 2011, pp. 124–131.
- [71] E. Oyarbide, J. Galarza, S. Aurtenechea, and M. Rodriguez-Vidal, "Second-order predictive direct control of a voltage source inverter coupled to an LC filter," *Power Electron. IET*, vol. 1, pp. 38–49, apr 2008.
- [72] M. A. Perez, P. Cortes, and J. Rodriguez, "Predictive Control Algorithm Technique for Multilevel Asymmetric Cascaded H-Bridge Inverters," *IEEE Trans. Ind. Electron.*, vol. 55, no. 12, pp. 4354–4361, 2008.
- [73] P. Cortés, A. Wilson, S. Kouro, J. Rodriguez, and H. Abu-Rub, "Model Predictive Control of Multilevel Cascaded H-Bridge Inverters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp. 2691–2699, 2010.
- [74] R. Aguilera, D. Quevedo, and P. Lezana, "Predictive control of an Asymmetric Multicell Converter with floating cells," in *2010 IEEE Int. Symp. Ind. Electron.*, 2010, pp. 3165–3170.
- [75] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. Clare, "Predictive control for universal and flexible power management," in *2010 IEEE Energy Convers. Congr. Expo.*, 2010, pp. 3847–3854.
- [76] C. D. Townsend, T. J. Summers, and R. E. Betz, "Multigoal Heuristic Model Predictive Control Technique Applied to a Cascaded H-bridge StatCom," *IEEE Trans. Power Electron.*, vol. 27, no. 3, pp. 1191–1200, 2012.
- [77] L. Tarisciotti, P. Zanchetta, A. Watson, P. Wheeler, J. C. Clare, and S. Bifaretti, "Multiobjective Modulated Model Predictive Control for a Multilevel Solid-State Transformer," *IEEE Trans. Ind. Appl.*, vol. 51, no. 5, pp. 4051–4060, 2015.
- [78] Y. Zhang, X. Wu, X. Yuan, Y. Wang, and P. Dai, "Fast Model Predictive Control for Multilevel Cascaded H-Bridge STATCOM With Polynomial Computation Time," *IEEE Trans. Ind. Electron.*, vol. 63, no. 8, pp. 5231–5243, 2016.
- [79] I. Kim, R. Chan, and S. Kwak, "Model predictive control method for CHB multi-level inverter with reduced calculation complexity and fast dynamics," *IET Electr. Power Appl.*, vol. 11, no. 5, pp. 784–792, may 2017. [Online]. Available: <https://doi.org/10.1049/iet-epa.2016.0330>
- [80] R. Baidya, R. P. Aguilera, P. Acuña, S. Vazquez, and H. d. T. Mouton, "Multistep Model Predictive Control for Cascaded H-Bridge Inverters: Formulation and Analysis," *IEEE Trans. Power Electron.*, vol. 33, no. 1, pp. 876–886, 2018.
- [81] R. Chan and S. Kwak, "Improved Finite-Control-Set Model Predictive Control for Cascaded H-Bridge Inverters," 2018.

- [82] D. Zhou, Z. Quan, Y. Li, and J. Zou, "A General Constant-Switching-Frequency Model-Predictive Control of Multilevel Converters With Quasi-PS-PWM/LS-PWM Output," *IEEE Trans. Power Electron.*, vol. 35, no. 11, pp. 12 429–12 441, 2020.
- [83] R. O. Ramírez, C. R. Baier, F. Villarroel, J. R. Espinoza, J. Pou, and J. Rodríguez, "A Hybrid FCS-MPC With Low and Fixed Switching Frequency Without Steady-State Error Applied to a Grid-Connected CHB Inverter," *IEEE Access*, vol. 8, pp. 223 637–223 651, 2020.
- [84] C. R. Baier, R. O. Ramirez, E. I. Marciel, J. C. Hernández, P. E. Melín, and E. E. Espinosa, "FCS-MPC Without Steady-State Error Applied to a Grid-Connected Cascaded H-Bridge Multilevel Inverter," *IEEE Trans. Power Electron.*, vol. 36, no. 10, pp. 11 785–11 799, 2021.
- [85] R. O. Ramírez, C. R. Baier, J. Espinoza, and F. Villarroel, "Finite Control Set MPC with Fixed Switching Frequency Applied to a Grid Connected Single-Phase Cascade H-Bridge Inverter," 2020.
- [86] R. H. Cuzmar, J. Pereda, and R. P. Aguilera, "Phase-Shifted Model Predictive Control to Achieve Power Balance of CHB Converters for Large-Scale Photovoltaic Integration," *IEEE Trans. Ind. Electron.*, vol. 68, no. 10, pp. 9619–9629, 2021.
- [87] Y. Wang, F. Liu, S. Chen, G. Shen, and Q. G. Wang, "Prediction Errors Analysis and Correction on FCS-MPC for the Cascaded H-Bridge Multilevel Inverter," *IEEE Trans. Ind. Electron.*, vol. 69, no. 8, pp. 8264–8273, 2022.
- [88] M. Easley, M. B. Shadmand, and H. Abu-Rub, "Hierarchical Model Predictive Control of Grid-Connected Cascaded Multilevel Inverter," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 9, no. 3, pp. 3137–3149, 2021.
- [89] T. He, M. Wu, D. D. C. Lu, K. Song, and J. Zhu, "Model Predictive Sliding Control for Cascaded H-Bridge Multilevel Converters With Dynamic Current Reference Tracking," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 10, no. 2, pp. 1409–1421, 2022.
- [90] D. Casini, M. Marchesoni, and L. Puglisi, "Sliding mode multilevel control for improved performances in power conditioning systems," *IEEE Trans. Power Electron.*, vol. 10, no. 4, pp. 453–463, 1995.
- [91] S. Huseinbegovic and B. Perunicic-Drazanovic, "A sliding mode based direct power control of three-phase grid-connected multilevel inverter," in *2012 13th Int. Conf. Optim. Electr. Electron. Equip.*, 2012, pp. 790–797.
- [92] S. Huseinbegović and B. Peruničić-Dražanović, "Discrete-time sliding mode direct power control for three-phase grid connected multilevel inverter," in *4th Int. Conf. Power Eng. Energy Electr. Drives*, 2013, pp. 933–938.
- [93] F. Sebaaly, H. Vahedi, H. Y. Kanaan, N. Moubayed, and K. Al-Haddad, "Design and Implementation of Space Vector Modulation-Based Sliding Mode Control for Grid-Connected 3L-NPC Inverter," *IEEE Trans. Ind. Electron.*, vol. 63, no. 12, pp. 7854–7863, 2016.
- [94] —, "Sliding Mode Fixed Frequency Current Controller Design for Grid-Connected NPC Inverter," *IEEE J. Emerg. Sel. Top. Power Electron.*, vol. 4, no. 4, pp. 1397–1405, 2016.

- [95] G. S. da Silva, R. P. Vieira, and C. Rech, "Discrete-Time Sliding-Mode Observer for Capacitor Voltage Control in Modular Multilevel Converters," *IEEE Trans. Ind. Electron.*, vol. 65, no. 1, pp. 876–886, 2018.
- [96] Q. Yang, M. Saeedifard, and M. A. Perez, "Sliding Mode Control of the Modular Multilevel Converter," *IEEE Trans. Ind. Electron.*, vol. 66, no. 2, pp. 887–897, 2019.
- [97] S. Hou, J. Fei, Y. Chu, and C. Chen, "Experimental Investigation of Adaptive Fuzzy Global Sliding Mode Control of Single-Phase Shunt Active Power Filters," *IEEE Access*, vol. 7, pp. 64 442–64 449, 2019.
- [98] G. Sandoval, H. Miranda, G. Espinosa-Perez, and V. Cárdenas, "Passivity-based control of an asymmetric nine-level inverter for harmonic current mitigation," *IET Power Electron.*, vol. 5, no. 2, pp. 237–247, 2012.
- [99] E. R. Ramos, R. Leyva, G. G. Farivar, H. D. Tafti, C. D. Townsend, and J. Pou, "Incremental Passivity Control in Multilevel Cascaded H-Bridge Converters," *IEEE Trans. Power Electron.*, vol. 35, no. 8, pp. 8766–8778, 2020.
- [100] A. Dekka, B. Wu, N. R. Zargari, and R. L. Fuentes, "Dynamic Voltage Balancing Algorithm for Modular Multilevel Converter: A Unique Solution," *IEEE Trans. Power Electron.*, vol. 31, no. 2, pp. 952–963, 2016.
- [101] R. Naderi and A. Rahmati, "Phase-Shifted Carrier PWM Technique for General Cascaded Inverters," *IEEE Trans. Power Electron.*, vol. 23, no. 3, pp. 1257–1269, 2008.
- [102] J. C. Pacher Vega, J. E. Rodas Benitez, R. I. Gregor Recalde, M. Rivera, A. Renault Lopez, and L. D. Comparatore Franco, "Efficiency analysis of a modular H-bridge based on SiC MOSFET," *Int. J. Electron. Lett.*, vol. 7, no. 1, pp. 59–67, jan 2019. [Online]. Available: <https://doi.org/10.1080/21681724.2018.1426111>

PARTE III

PUBLICACIONES

Los artículos científicos cubiertos en la presente Tesis Doctoral que han sido enviados para su publicación en congresos y revistas internacionales de renombrado prestigio son los siguientes:

Publicados

- Comparatore, L.; Renault, A.; Pacher, J.; Rodas, J.; Gregor, R., “Finite Control Set Model Predictive Control Strategies for a Three-Phase Seven-level Cascade H-Bridge DSTATCOM”, 7th International Conference on Renewable Energy Research and Applications: ICRERA 2018, París, Francia, Oct. 14-17, 2018.
- Gregor, R.; Pacher, J.; Espinoza, A.; Renault, A.; Comparatore, L.; Ayala, M. Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter. *Energies* 2021, *14*(15), 4698. <https://doi.org/10.3390/en14154698>

- Renault, A.; Pacher, J.; Comparatore, L.; Ayala, M.; Rodas, J.; Gregor, R. MPC with Space Vector Phase-Shift PWM (SV-PSPWM) Technique with Harmonic Mitigation Strategy for Shunt Active Power Filters Based on H-Bridge Multilevel Converter. *Frontiers* 2022, *10*, 779108. <https://doi.org/10.3389/fenrg.2022.779108>
- Gregor, R.; Pacher, J.; Renault, A.; Comparatore, L.; Rodas, J. Model Predictive Control of a Modular 7-level Converter Based on SiC-MOSFET Devices - An Experimental Assessment. *Energies* 2022, *15*, 5242. <https://doi.org/10.3390/en15145242>

Enviados

- Comparatore, L.; Ayala, M.; Kali, Y.; Rodas, J.; Pacher, J.; Renault, A.; Gregor, R. Discrete-time Sliding Mode Current Control for a Seven-level Cascade H-bridge Converter. (Enviado al *Energies* el 11/12/2022)

Dichos artículos se anexan en las páginas que siguen a continuación.

ARTÍCULO 1

FINITE CONTROL SET MODEL PREDICTIVE CONTROL STRATEGIES FOR A THREE-PHASE SEVEN-LEVEL CASCADE H-BRIDGE DSTATCOM

Finite Control Set Model Predictive Control Strategies for a Three-Phase Seven-level Cascade H-Bridge DSTATCOM

Leonardo Comparatore, Alfredo Renault, Julio Pacher, Jorge Rodas and Raúl Gregor

Laboratory of Power and Control Systems

Facultad de Ingeniería, Universidad Nacional de Asunción

Luque, Paraguay

{lcomparatore, arenault, jpacher, jrodas, rgregor}@ing.una.py

Abstract—Despite all advantages of model predictive control, when this control scheme is implemented in power converters, like multilevel cascade H-bridge, it generates a variable switching frequency. This variable switching frequency can deteriorate the performance of the system. This paper examines this problem and proposes two different modulation stages to the model predictive control to solve this issue. A comparative analysis of this modulation stages with conventional predictive control, in terms of total harmonic distortion, reference tracking error, output voltages waveforms, and balance voltages on the capacitors with simulations results to validate the solutions are shown.

Index Terms—Cascade H-bridge converter, fixed switching frequency, predictive control.

I. INTRODUCTION

Novel, complex and sophisticated control approaches for power electronics, are today possible to implement in standard control hardware platforms thanks to the development achieved in digital microprocessors, such digital signal processors (DSPs) and field-programmable gate array (FPGAs) [1]. This has generated a huge advance in the development of distribution static synchronous compensators (DSTATCOMs), because this sophisticated control techniques improve the capability of reducing the problems related to power quality of DSTATCOMs, even with dynamically changing loads [2]. Another major factor in the evolution of DSTATCOM technology are the multilevel converter topologies. The multilevel cascade H-bridge (CHB) converter, in particular, is considered as one of the most suitable configuration for high-power DSTATCOMs [3], this is mainly because the advantages of multilevel CHB converters include low total harmonic distortion, modularity and good scalability, resulting in a better output waveforms quality and, in terms of control strategies, more degrees of freedom [4]. The attention of the research community in control approaches for DSTATCOM and multilevel CHB converters is clearly demonstrated in the technical literature, in [5] was presented a comparison of four different current control techniques. Proportional integral (PI) controllers require the dynamic model of the system in the synchronous reference frame (SRF) also known as dq frame, thus, an extra phase-locked loop (PLL) algorithm and multiple

band-pass filters are required, hindering the design [5],[6]. Exact linearization strategy required that a large number of variables be measured [5]. Hysteresis control has the issue that a high value of the band leads to more distortion in current, while a low value increases the switching losses, furthermore it produces unpredictable harmonics, even when multi-band hysteresis strategy is used [5],[7],[8]. Popular modulation methods for CHB multilevel converters are sinusoidal pulse width modulation (SPWM) and Space Vector Modulation (SVM). SPWM, (when is used for multilevel converters, is also called multi-carrier based PWM), classified into two categories: phase-shifted modulation and level-shifted modulation, both require multiple triangular carriers [9]. SVM method is more complex when applied to more than three-level converters, due to the high number of space vectors and redundant switching states [10]. Finite control set model-based predictive control (FCS-MPC) is a well-established control technique for power converters due to its simplicity, fast dynamic response, ability to handle multivariable systems, nonlinearities and constraints [11]. When FCS-MPC strategy is implemented in multilevel CHB converters, it generates a variable switching frequency. Due to the finite number of possible switching states, the absence of a modulation stage in FCS-MPC becomes a disadvantage [12]. This generates noise as well as large voltage and current ripples deteriorating the performance of the system in terms of power quality [13],[14].

In this context, this paper examines the variable switching frequency causes by the implementation of FCS-MPC in a seven-level symmetric CHB DSTATCOM and proposes two different modulation stages to solve this issue. Also, to get better performance in terms of total harmonic distortion (THD), mean squared error (MSE), output voltages waveforms, and balance voltages on the capacitors.

This paper is organized as follows: Section II describes the three-phase seven-level CHB DSTATCOM topology. Section III expose FCS-MPC strategies with modulation stages proposed. Section IV illustrates the performance of the proposed techniques considering the simulation results. Finally, concluding remarks are presented in Section V.

II. SEVEN-LEVEL CHB DSTATCOM DESCRIPTION

Fig. 1 shows the DSTATCOM system under study. It is composed by $n_c = 3$ symmetric H-bridge cells per phase, that means that all voltages and capacitances of the capacitors have the same values, V_{dc} and C_{dc} , respectively. So, $l = 2n_c + 1 = 7$ levels of output voltage v_c^ϕ at the ac side can be obtained, where ϕ is the corresponding phase a , b or c . The addition of each cell output voltage v_i^ϕ , produces v_c^ϕ , where i is the corresponding cell 1, 2 or 3. Each v_i^ϕ depends on the states of the four switching devices that compose the cell. The states of the switching devices are represented by a binary signal s_{ij}^ϕ (0 for open and 1 for closed), where j is the corresponding switching device 1, 2, 3 or 4. Considering that switches 1 and 3 are always in opposite state with switches 2 and 4, respectively, only 2 signals (s_{i1}^ϕ and s_{i3}^ϕ) are needed to control one cell. Therefore, only the states listed below are allowed.

- $v_i^\phi = +V_{dc}$, when $s_{i1}^\phi = 1$ and $s_{i3}^\phi = 0$
- $v_i^\phi = 0$, when $s_{i1}^\phi = s_{i3}^\phi$
- $v_i^\phi = -V_{dc}$, when $s_{i1}^\phi = 0$ and $s_{i3}^\phi = 1$

Moreover, the seven-level CHB DSTATCOM of Fig. 1 has only $\varepsilon = 2^{2n_c} = 64$ possible switching states per phase. Each state (η^ϕ) can be represented by a numerical value F_s^ϕ , called switching function. Table I shows all possible switching states and their respective switching functions. The possible values of F_s^ϕ are 3, 2, 1, 0, -1, -2 and -3, which are the seven levels of the CHB DSTATCOM. It can be noted that there are switching states with the same value of the switching function, called redundant states, as shown in Table II. Then, the output voltage can be represented by the following equation:

$$v_c^\phi = F_s^\phi V_{dc} \quad (1)$$

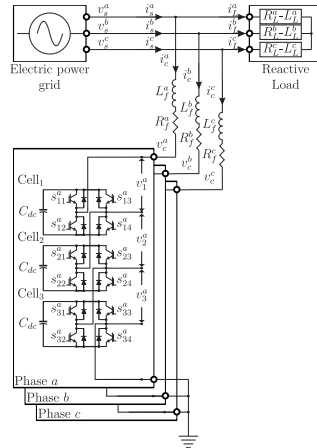


Fig. 1. Three-phase seven-level CHB DSTATCOM system.

TABLE I
SWITCHING FUNCTIONS FOR A SEVEN-LEVEL CHB DSTATCOM

s_{11}^ϕ	s_{13}^ϕ	s_{21}^ϕ	s_{23}^ϕ	s_{31}^ϕ	s_{33}^ϕ	η^ϕ	F_s^ϕ
0	0	0	0	0	0	1	0
0	0	0	0	0	1	2	-1
0	0	0	0	1	0	3	1
0	0	0	0	1	1	4	0
0	0	0	1	0	0	5	-1
0	0	0	1	0	1	6	-2
0	0	0	1	1	0	7	0
0	0	0	1	1	1	8	-1
0	0	1	0	0	0	9	1
0	0	1	0	0	1	10	0
0	0	1	0	1	0	11	2
0	0	1	0	1	1	12	1
0	0	1	1	0	0	13	0
0	0	1	1	0	1	14	-1
0	0	1	1	1	0	15	1
0	0	1	1	1	1	16	0
0	1	0	0	0	0	17	-1
0	1	0	0	0	1	18	-2
0	1	0	0	1	0	19	0
0	1	0	0	1	1	20	-1
0	1	0	1	0	0	21	-2
0	1	0	1	0	1	22	-3
0	1	0	1	1	0	23	-1
0	1	0	1	1	1	24	-2
0	1	1	0	0	0	25	0
0	1	1	0	0	1	26	-1
0	1	1	0	1	0	27	1
0	1	1	0	1	1	28	0
0	1	1	1	0	0	29	-1
0	1	1	1	0	1	30	-2
0	1	1	1	1	0	31	0
0	1	1	1	1	1	32	-1
1	0	0	0	0	0	33	1
1	0	0	0	0	1	34	0
1	0	0	0	1	0	35	2
1	0	0	0	1	1	36	1
1	0	0	1	0	0	37	0
1	0	0	1	0	1	38	-1
1	0	0	1	1	0	39	1
1	0	0	1	1	1	40	0
1	0	1	0	0	0	41	2
1	0	1	0	0	1	42	1
1	0	1	0	1	0	43	3
1	0	1	0	1	1	44	2
1	0	1	1	0	0	45	1
1	0	1	1	0	1	46	0
1	0	1	1	1	0	47	2
1	0	1	1	1	1	48	1
1	1	0	0	0	0	49	0
1	1	0	0	0	1	50	-1
1	1	0	0	1	0	51	1
1	1	0	0	1	1	52	0
1	1	0	1	0	0	53	-1
1	1	0	1	0	1	54	-2
1	1	0	1	1	0	55	0
1	1	0	1	1	1	56	-1
1	1	1	0	0	0	57	1
1	1	1	0	0	1	58	0
1	1	1	0	1	0	59	2
1	1	1	0	1	1	60	1
1	1	1	1	0	0	61	0
1	1	1	1	0	1	62	-1
1	1	1	1	1	0	63	1
1	1	1	1	1	1	64	0

TABLE II
AMOUNT OF REDUNDANT STATES FOR EACH LEVEL

Switching function	3	2	1	0	-1	-2	-3
Redundant states	1	6	15	20	15	6	1

III. PREDICTIVE CONTROL STRATEGY DESCRIPTION

Conventional FCS-MPC strategy for current control is formulated with a cost function that considers the output currents tracking error over one-step prediction horizon based on the system discrete model, called predictive model. Being the discrete model of the CHB DSTATCOM system:

$$i_{c[k+1]}^\phi = \left(1 - \frac{R_f^\phi T_s}{L_f^\phi}\right) i_{c[k]}^\phi + \frac{T_s}{L_f^\phi} \left(v_{s[k]}^\phi - v_{c[k]}^\phi\right) \quad (2)$$

where $i_{c[k+1]}^\phi$ are the predictions of the DSTATCOM phase currents made at sample k , T_s the sampling time, $i_{c[k]}^\phi$ are the currents injected by the DSTATCOM, $v_{s[k]}^\phi$ the grid voltages and k identifies the actual discrete-time sample.

The cost function is normally defined as the quadratic measure of the difference between the current reference and the predicted current as follows:

$$g_{[k+1]}^\phi = \|i_{c[k+1]}^{\phi*} - i_{c[k+1]}^\phi\|^2 \quad (3)$$

where the superscript (*) denotes the reference variables.

The switching function (that is, the switching state) that gets a minimum cost function value is selected by an optimization process. Once the optimization process time is finished, the optimal switching state (n_{opt}^ϕ , where the subscript opt denotes optimal) is applied to the CHB DSTATCOM for the rest of the sampling period until the calculation time of the next optimal switching state ends. Ideally, the calculation time is negligible.

A. Delay compensation

The optimization process is carried out through an exhaustive search in all possible switching states. During the optimization process, predictive currents [Eq. (2)] and cost function [Eq. (3)] must be computed $\varepsilon = 64$ times at each T_s to guarantee optimality. This way, the computation time can be significant compared with T_s (this obviously depends on the sampling frequency and the computation speed of the controller). As a consequence, the measured currents and voltages at the beginning of the sampling time, which are used in the optimization process, are not valid for the end of sampling time due to the computation time delay. Then it is necessary to carry out a second prediction step as follows:

$$i_{c[k+2]}^\phi = \left(1 - \frac{R_f^\phi T_s}{L_f^\phi}\right) i_{c[k+1]}^\phi + \frac{T_s}{L_f^\phi} \left(v_{s[k+1]}^\phi - v_{c[k+1]}^\phi\right) \quad (4)$$

and

$$g_{[k+2]}^\phi = \|i_{c[k+2]}^{\phi*} - i_{c[k+2]}^\phi\|^2 \quad (5)$$

where $i_{c[k+1]}^\phi$ is calculated from Eq. (2) using measured DSTATCOM currents $i_{c[k]}^\phi$ and considering the CHB DSTATCOM phase voltages $v_{c[k]}^\phi$ selected by the predictive control in the previous sampling period.

B. Modulation stage

1) Phase shift carrier pulse width modulation (PSC-PWM):

In general, CHB DSTATCOMs with n_c cells, requires n_c phase shifted triangular carrier waves per phase. For this modulation, all carriers have the same frequency and magnitude peak to peak, but the phase shift between two adjacent carriers is given by $\theta = 180^\circ/n_c$. The activation signals s_{i1}^ϕ and s_{i3}^ϕ are generated by comparing one specific carrier wave $v_{cr,i}^\phi$ with a pair of inverted modulation signals v_{cont}^ϕ and $-v_{cont}^\phi$, respectively. Fig. 2 describe how the activation signals are obtained, considering the carrier frequency (f_{cr}) equal to the sampling frequency (f_s). The modulating signals are associated with the CHB DSTATCOM phase voltages and are normalized between -1 and 1 as follows:

$$v_{cont}^\phi = \frac{v_{c,opt}^\phi}{3V_{dc}} \quad (6)$$

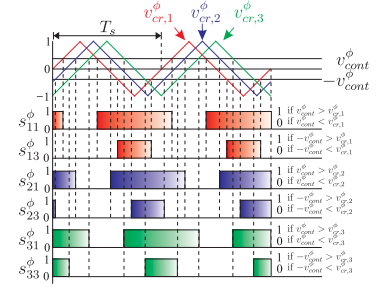


Fig. 2. PSC-PWM scheme for CHB DSTATCOM phase ϕ .

a) *Optimization process:* The optimization process for FCS-MPC with PSC-PWM is summarizing in Algorithm 1. FCS-MPC technique selects the $v_{cont,opt}^\phi$ of 7 possible levels. So, Eq. (4) and Eq. (5) must be computed only 7 times at each T_s . PSC-PWM technique is only responsible for determining the switching states and their respective duty cycles, as shown in Fig. 2.

Algorithm 1 Optimization algorithm of FCS-MPC with PSC-PWM

1. Initialize $g_{opt}^\phi := \infty, n := 0$
2. Compute the DSTATCOM reference currents $i_{c[k+2]}^{\phi*}$
3. Compute the first prediction [Eq. (2)]
4. **while** $n \leq l$ **do**
5. Compute the second prediction [Eq. (4)]
6. Compute the cost function [Eq. (5)]
7. **if** $g^\phi < g_{opt}^\phi$ **then**
8. $g_{opt}^\phi \leftarrow g^\phi, v_{c,opt}^\phi \leftarrow v_c^\phi$
9. **end if**
10. $n := n + 1$
11. **end while**
12. Compute the modulation signal [Eq. (6)]

2) *Space state modulation (SSM)*: The SSM technique has a procedure similar to the SVM. In SVM, each sector is defined by two adjacent active (not null) vectors. In the proposed SSM, the “sectors” are composed of two consecutive active switching states (states with $F_{\phi}^0 \neq 0$). “sector 1” is composed of states $\eta = 2$ and $\eta = 3$, “sector 2” is composed of states $\eta = 3$ and $\eta = 5$, and so on (refer to Table I). The optimum sector ($\eta_{1,opt}^*$ and $\eta_{2,opt}^*$) is selected by an optimization process that calculates the cost functions (g_1^{ϕ} and g_2^{ϕ}) defined by Eq. (3) separately for each prediction ($\hat{v}_{c1[k+1]}^*$ and $\hat{v}_{c2[k+1]}^*$). If the value of g_1^{ϕ} is lower than g_2^{ϕ} , the switching state $\eta_{1,opt}^*$ must be applied for a longer time than the switching state $\eta_{2,opt}^*$, and vice versa. This is simply because a lower value of the cost function means less tracking error, as a result, the reference is reached in less time. Therefore, duty cycles (r_1^{ϕ} and r_2^{ϕ}) must be inversely proportional to their respective cost functions, as follows:

$$\begin{aligned}\tau_0^\phi &= K/g_0^\phi \\ \tau_1^\phi &= K/g_1^\phi \\ \tau_2^\phi &= K/g_2^\phi \\ \tau_0^\phi + \tau_1^\phi + \tau_2^\phi &= 1\end{aligned}\tag{7}$$

where τ_0^ϕ is the duty cycle of a switching state (η_0^ϕ) with $F_s^\phi = 0$ ($\eta = 1$, arbitrarily chosen) and K is a constant of proportionality and the expressions of the duty cycles for each switching state are given solving Eq. (7) for K as:

$$\begin{aligned}\tau_0^\phi &= g_1^\phi g_2^\phi / \left(g_0^\phi g_1^\phi + g_1^\phi g_2^\phi + g_0^\phi g_2^\phi \right) \\ \tau_1^\phi &= g_0^\phi g_2^\phi / \left(g_0^\phi g_1^\phi + g_1^\phi g_2^\phi + g_0^\phi g_2^\phi \right) \\ \tau_2^\phi &= g_0^\phi g_1^\phi / \left(g_0^\phi g_1^\phi + g_1^\phi g_2^\phi + g_0^\phi g_2^\phi \right)\end{aligned}\quad (8)$$

a) *New cost function:* The new cost function is defined as the weighted sum of the cost functions g_1^ϕ and g_2^ϕ , where the weighting factors are τ_1^ϕ and τ_2^ϕ given by Eq. (8), as:

$$g_{[k+1]}^{\phi} = \tau_1^{\phi} g_{1[k+1]}^{\phi} + \tau_2^{\phi} g_{2[k+1]}^{\phi} \quad (9)$$

b) New optimization process: Since there are $\varrho = 44$ sectors (44 active switching state), Eq. (2), Eq. (3) and Eq. (8), for η_0^ϕ and η_0^ψ and Eq. (9), must be computed 44 times at each T_s . The optimization process for FCS-MPC with SSM is illustrated in Algorithm 2. It should be noted that g_0^ϕ is computed only once. It is assumed that the computational cost of FCS-MPC with SSM is higher than FCS-MPC with PSC-PWM, due to the fact that FCS-MPC with SSM needs more calculation process to obtain the optimal sector.

c) *Switching pattern*: The switching states $\eta_{1,opt}^\phi$, $\eta_{2,opt}^\phi$ and $\eta_{0,opt}^\phi$ are applied using the switching pattern procedure that is shown in Fig.3, where their respective turn-on times are given by:

$$\begin{aligned} T_0^\phi &= \tau_0^\phi T_s \\ T_1^\phi &= \tau_1^\phi T_s \\ T_2^\phi &= \tau_2^\phi T_s \end{aligned} \quad (10)$$

Algorithm 2 Optimization algorithm of FCS-MPC with SSM

1. Initialize $g_{opt}^* := \infty, n := 0$
2. Compute the DSTATCOM reference currents $i_{c[k+1]}^{\phi^*}$
3. Compute the first prediction and the cost function for η_0^{ϕ}
4. **while** $n \leq \varrho$ **do**
5. Compute the first prediction for η_1^{ϕ} and η_2^{ϕ}
6. Compute the cost function for η_1^{ϕ} and η_2^{ϕ}
7. Compute the duty cycles [Eq. (8)]
8. Compute the new cost function [Eq. (9)]
9. **if** $g^{\phi} < g_{opt}^{\phi}$ **then**
10. $g_{opt}^{\phi} \leftarrow g^{\phi}, \eta_{1,opt}^{\phi} \leftarrow \eta_1^{\phi}, \eta_{2,opt}^{\phi} \leftarrow \eta_2^{\phi}$
11. **end if**
12. $n := n + 1$
13. **end while**

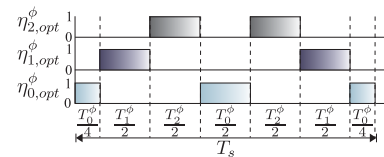


Fig. 3. Switching pattern for the optimal switching states.

IV. SIMULATION RESULTS AND DISCUSSION

Simulation results are presented to compare the performance of the proposed methods, considering the sampling and carriers frequencies of 10 kHz ($f_{cr} = f_s$). For a more fair comparison, 5 kHz is used for FSC-MPC with SSM. Matlab/Simulink environment was used for simulations, considering the electrical parameters shown in Table III. A numerical integration based on Ode4 Runge-Kutta was used for the computation of fixed-step in the time domain.

TABLE III
PARAMETERS DESCRIPTION

PARAMETER	Electric power grid		
	SYMBOL	VALUE	UNIT
Grid frequency	f_e	50	Hz
Grid voltage	v_s	310.2	V
seven-Level CHB DSTATCOM			
Filter resistance	R_f	0.09	Ω
Filter inductance	L_f	3	mH
d -link voltage	V_{dc}	114	V
d -link capacitance	C_{dc}	680	μ F
Load parameters			
Load resistance	R_L	23.2	Ω
Load inductance	L_L	55	mH
Predictive control parameters			
Sampling time	T_s	100	μ s
Simulation step	$-$	1	μ s
Ideal active power reference	P^*_c	0	W
Ideal reactive power reference	Q^*_c	$Q_L = 3\ 000$	VAR

The MSE between the reference and the measured value of the current injected by the DSTATCOM [Eq. (11)], and the THD of the CHB DSTATCOM output voltage and the grid current [Eq. (12)] have been used as quality performance indices to compare quantitatively the proposed methods.

$$\text{MSE}(\Psi) = \sqrt{\frac{1}{N} \sum_{j=1}^N \Psi_j^2} \quad (11)$$

$$\text{THD} = \sqrt{\frac{1}{x_1^2} \sum_{i=2}^N x_i^2} \quad (12)$$

being Ψ the tracking current error, N the number of elements, x_1 the amplitude of the fundamental frequency of the analyzed variable, and x_i the variable harmonics. Being the range of interest from 0.03 s to 0.07 s (two cycles) and, considering the simulation step of 1 μ s, result in 40000 samples for the calculation of the MSE and THD parameters.

The current references are calculated taking in account the ideal active a reactive power references [Table III], to obtain a unit power factor at the grid side, and assuming that the DSTATCOM does not consume active power. The MSE parameter of current tracking i_s^a for the proposed methods, can be seen in Fig. 4 (a) to (c). MSE parameter obtained with the conventional FCS-MPC technique gives a value of 0.9628 A [Fig. 4 (a)]. The FCS-MPC with PSC-PWM method reduce the MSE parameter from 0.9628 A to 0.8901 A (about 7.55 %) [Fig. 4 (b)]. The FCS-MPC with SSM method reduce the MSE parameter from 0.9628 A to 0.5987 A (about 38 %) [Fig. 4 (c)].

The THD parameter of the CHB DSTATCOM output voltage v_c^a and the THD parameter of the grid current i_s^a , for the proposed methods, can be seen in Fig. 5 (a) to (c) and Fig. 6 (a) to (c), respectively. The THD parameter of v_c^a obtained with the conventional FCS-MPC technique gives a value of 29.41 % [Fig. 5 (a)]. The FCS-MPC with PSC-PWM method slightly increase the THD parameter from 29.41 % to 29.65 % [Fig. 5 (b)]. The FCS-MPC with SSM method reduce the THD parameter from 29.41 % to 25.22 % [Fig. 5 (c)]. It can also be seen that the operation at fixed switching frequency (FCS-MPC with SSM method) produce a dominant harmonic (of 5 kHz and its multiples) which is the fixed switching frequency of the CHB DSTATCOM. Regarding the grid current i_s^a , the THD parameter obtained with the conventional FCS-MPC technique gives a value of 13.38 % [Fig. 6 (a)]. The FCS-MPC with PSC-PWM method reduce the THD parameter from 13.38 % to 12.47 % [Fig. 6 (b)]. The FCS-MPC with SSM method reduce the THD parameter from 13.38 % to 9.19 % [Fig. 6 (c)]. A more concentrated spectrum is obtained with the FCS-MPC with SSM technique.

With respect to the voltage evolution on the capacitors in phase α , all voltage remain constant until instant 0.02 s, when the CHB DSTATCOM is connected. A better performance is obtained in terms of voltage ripple and a simultaneous charge/discharge process on the capacitors using the

FCS-MPC with PSC-PWM technique, as shown in Fig. 6 (b) compared with the conventional FCS-MPC [Fig. 6 (a)] and the FCS-MPC with SSM [Fig. 6 (c)] techniques. Similar results for phases b and c , are summarized in Table IV.

V. CONCLUSION

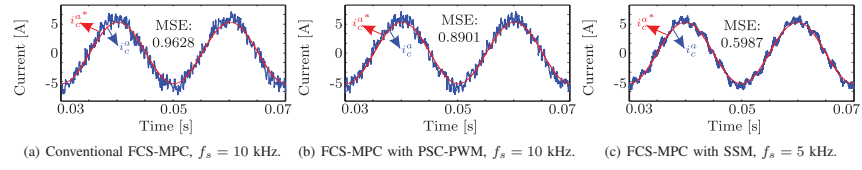
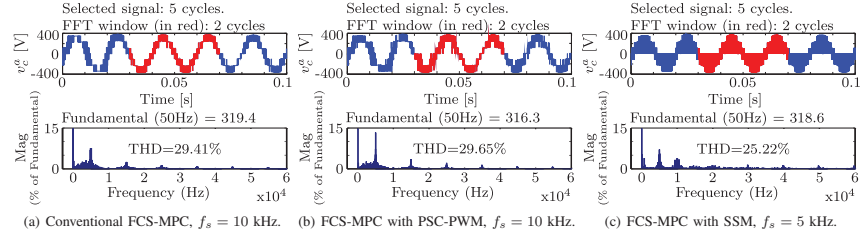
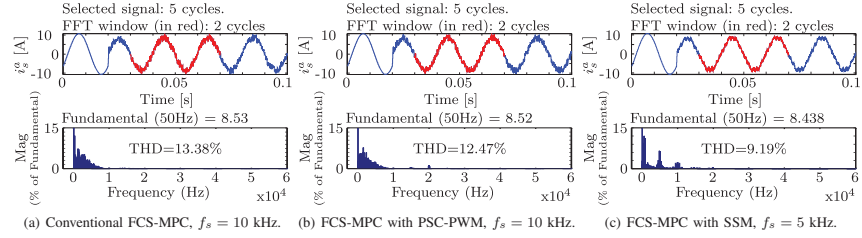
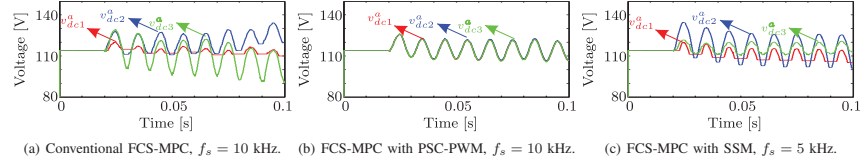
Simulation results show that it is possible to increase the performance of the conventional FCS-MPC in terms of MSE and THD parameters, thanks to the inclusion of different modulation stages. A better performance is obtained with FCS-MPC with SSM. However, FCS-MPC with PSC-PWM have a lower computational cost and, relative to balance voltages on the capacitors, presents a better performance.

ACKNOWLEDGMENT

The authors wish to thank the Paraguayan Government for the financial support they provided through the CONACYT project 14-INV-096.

REFERENCES

- [1] S. Kouro, M. A. Perez, J. Rodriguez, A. M. Llor, and H. A. Young, "Model predictive control: MPC's role in the evolution of power electronics," *IEEE Ind. Electron. Mag.*, vol. 9, no. 4, pp. 8–21, Dec 2015.
- [2] B. Singh, A. Chandra, and K. Al-Haddad, *Power quality: problems and mitigation techniques*. John Wiley & Sons, 2015.
- [3] Y. Ahmad and S. F. Pinto, "Cascade multilevel STATCOM as a solution to improve the voltage profile of a power grid," in *Proc. YEF-ECE*, May 2018, pp. 109–114.
- [4] J. Muñoz, P. Gaisse, F. Cadena, M. Rivera, C. Baier, and C. Restrepo, "Model predictive control for a 27-level asymmetric multilevel static compensator," in *Proc. SPEC*, Dec 2017, pp. 1–6.
- [5] J. Muñoz, J. Rohten, J. Espinoza, P. Melin, C. Baier, and M. Rivera, "Review of current control techniques for a cascaded H-bridge STATCOM," in *Proc. ICIT*, March 2015, pp. 3085–3090.
- [6] L. A. Innocent, D. M. Lamine, S. M. Joseph, and V. Yaramasu, "Finite control set-model predictive control for power converters multilevel symmetric cascaded H-bridge inverters-fed drive," in *Proc. EVER*, April 2018, pp. 1–7.
- [7] A. Ejlali, D. A. Khaburi, and J. Soleimani, "Application of multiband hysteresis modulation in field oriented control based IPMSM drive fed by asymmetrical multilevel cascaded H-Bridge inverter," in *Proc. PEDSTC*, Feb 2016, pp. 48–52.
- [8] T. Lahlou, S. N. Malik, and H. G. Herzog, "Simulation and analysis of control and modulation schemes for a multilevel cascaded H-bridge inverter for use in a battery energy storage system," in *Proc. EPE*, May 2017, pp. 1–6.
- [9] A. S. Kale, A. V. Tamhane, and A. A. Kalage, "Comparative study of SPWM and SVPWM cascaded H-bridge multilevel inverter," in *Proc. I2C2*, June 2017, pp. 1–6.
- [10] M. Trabelsi, L. Ben-Brahim, T. Yokoyama, A. Kawamura, R. Kurosawa, and T. Yoshino, "An improved SVPWM method for multilevel inverters," in *Proc. EPE/PEMC*, Sept 2012, pp. LS5c.1–1–LS5c.1–7.
- [11] S. Vazquez, J. Rodriguez, M. Rivera, L. G. Franquelo, and M. Norambuena, "Model predictive control for power converters and drives: Advances and trends," *IEEE Trans. Ind. Electron.*, vol. 64, no. 2, pp. 935–947, Feb 2017.
- [12] L. Tarisciotti, P. Zanchetta, A. Watson, J. C. Clare, M. Degano, and S. Bifaretti, "Modulated model predictive control for a three-phase active rectifier," *IEEE Trans. Ind. Electron.*, vol. 51, no. 2, pp. 1610–1620, March 2015.
- [13] M. Rivera, F. Morales, C. Baier, J. Muñoz, L. Tarisciotti, P. Zanchetta, and P. Wheeler, "A modulated model predictive control scheme for a two-level voltage source inverter," in *Proc. ICIT*, March Seville, 2015, pp. 2224–2229.
- [14] L. Comparatore, R. Gregor, J. Rodas, J. Pacher, A. Renault, and M. Rivera, "Model based predictive current control for a three-phase cascade H-bridge multilevel STATCOM operating at fixed switching frequency," in *Proc. IEEE PEDG*, April 2017, pp. 1–6.

Fig. 4. Mean square error for current tracking in phase a .Fig. 5. THD of the CHB DSTATCOM output voltage in phase a .Fig. 6. THD of the grid current in phase a .Fig. 7. Voltage evolution on the capacitors in phase a .TABLE IV
SIMULATION RESULTS FOR PHASES b AND c

PARAMETER	Conventional FCS-MPC ($f_s = 10$ kHz)		FCS-MPC with PSC-PWM ($f_s = 10$ kHz)		FCS-MPC with SSM ($f_s = 5$ kHz)	
	PHASE b	PHASE c	PHASE b	PHASE c	PHASE b	PHASE c
MSE for current tracking	0.9700	0.8899	0.8752	0.8997	0.6354	0.5617
THD of the output voltage	29.82%	31.03%	33.22%	44.00%	25.34%	24.96%
THD of the grid current	12.91%	12.41%	11.88%	13.09%	8.75%	8.52%

ARTÍCULO 2

HARMONICS COMPENSATION BY USING A MULTI-MODULAR H-BRIDGE-BASED MULTILEVEL CONVERTER

Article

Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter

Raul Gregor , Julio Pacher , Alejandro Espinoza, Alfredo Renault , Leonardo Comparatore 
and Magno Ayala 

Laboratory of Power and Control Systems (LSPyC), Facultad de Ingeniería, Universidad Nacional de Asunción, Luque 2060, Paraguay; jpacher@ing.una.py (J.P.); aespinoza@fiuna.edu.py (A.E.); arenault@ing.una.py (A.R.); lcomparatore@ing.una.py (L.C.); mayala@ing.una.py (M.A.)

* Correspondence: rgregor@ing.una.py; Tel.: +595-981813164

Abstract: This paper presents an active power filter based on a seven-level cascade H-bridge where the main contribution is a control strategy that combines model-based predictive control, the voltage vectors of the converter output levels, the phase shift PWM technique, and suboptimal DC-link voltage control. The proposed scheme greatly simplified the overall control system, making it well suited to compensate the current harmonics distortion at the grid side, generated by nonlinear loads connected to the point of common coupling. In addition, the proposed method achieved a balancing of the capacitor voltages of the seven-level cascade H-bridge converter by using the minimum DC-link voltage sensors. This feature significantly reduced the control system complexity and provided a low computational burden. Experimental results confirmed the feasibility and effectiveness of the proposed controller.

Keywords: harmonics compensation; multilevel converter; multimodular APF

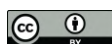


Citation: Gregor, R.; Pacher, J.; Espinoza, A.; Renault, A.; Comparatore, L.; Ayala, M. Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter. *Energies* **2021**, *14*, 4698. <https://doi.org/10.3390/en14154698>

Academic Editors: Dawid Buła and Marcin Zygmanski

Received: 16 June 2021
Accepted: 29 July 2021
Published: 3 August 2021

Publisher's Note: MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.



Copyright: © 2021 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (<https://creativecommons.org/licenses/by/4.0/>).

1. Introduction

Currently, power quality issues play an increasingly important role in AC power distribution systems due to the complex electric scenario, where different kinds of dynamic loads such as power converters, AC motor drives, and distributed energy resources (DERs) are integrated. From a practical point of view, a power quality problem can be defined as the deviation of the magnitude and frequency from the ideal sinusoidal waveform [1,2]. These power quality problems have given rise to different developments, and these problems have been addressed in the literature from complementary aspects, depending on the type of compensation. Among these mitigation techniques used for power quality issues in the distribution system, it is possible to find the custom power devices (CPDs) based on the active power filter (APF), commonly used for reactive power compensation, harmonic mitigation, and balancing of source currents [3,4]. Additional devices such as the dynamic voltage restorer (DVR) are used to compensate unbalanced voltage disturbance [5,6], and unified power quality conditioners (UPQCs) are used to compensate both voltage and current quality problems [7,8].

Moreover, in power quality applications, regardless of the implemented compensation system, the voltage source converters (VSCs) are considered a fundamental element of the compensation systems [9,10]. A conventional two-level VSC has so far been the most widely used converter in APFs; however, it creates a poor harmonic profile, leading to additional power quality and loss issues [11,12]. In recent years, the multilevel converter (more than two levels) has drawn the attention of researchers, and the literature has reported the development of APFs based on a multilevel converter injecting current at the point of common coupling (PCC) in order to achieve the desired reactive power compensation with high-quality waveforms. Regarding the multilevel converter topology, the cascade H-bridge (CHB) is currently one of the greatest topologies due to its advantages, such as

the modular converter topology (which simplifies the increase in the number of levels of the converter), and it does not require a very large number of clamping diodes or flying capacitors. Due to these advantages, the CHB APF is now considered as a very competitive topology in the new generation of reactive power compensation devices [13,14]. Commonly, the APF based on the CHB multilevel converter is designed using IGBT power electronics devices, but recently, silicon carbide (SiC) MOSFET devices have gained the focus of researchers because these devices can reach high switching frequencies, far higher than what could be achieved with a multilevel converter based on IGBTs, exhibiting higher blocking voltage, lower on-state resistance, and higher thermal conductivity, enabling better efficiency [15,16]. Nevertheless, for power quality applications using an active power filter, it is not enough to integrate fast switching devices. Rather, it is necessary to address this issue together with the control algorithm [17,18].

The control strategies implemented in the APF are the PID control techniques which need a large number of variables to be measured [19], the hysteresis control, which has a high band value, producing the greater propagation of low-order harmonic distortion and a low value [20], increasing switching losses, while model-based predictive control (MPC) is a nonlinear control technique applied to power converters [21,22], having some advantages such as fast dynamic response, the ability to handle multivariable systems [23], nonlinearities, and constraints. Some disadvantages are that it depends on the model of the system, and it uses a variable switching frequency, which causes the propagation of low-order harmonics in the output current that deteriorate the performance of the system [24]. On the other hand, the MPC applied to the APF based on seven-level cascade H-bridge converters uses the switching states, which correspond to a specific voltage level, which is normally a constant reference voltage [25], but having floating capacitors such as the DC-link, by which they are charged and discharged according to the polarity of the filter current, which generates ripples in the capacitor voltages. Therefore, there is an error propagation between the measured DC-link voltages with respect to their reference value [26,27].

The main contribution of this work is the implementation of an MPC technique that combines the selection of the optimal seven-level converter output voltage vectors (VVs) together with the phase-shifted PWM (PSPWM) approach. On the other hand, the proposed control strategy combines a suboptimal solution in order to achieve the DC-link voltage balance, simplifying the control structure and the experimental test bench.

In this regard, the proposed control method optimizes the prediction model using the estimates of the DC-link voltages in combination with the iterations of the control to obtain the sign of the output voltages of each CHB, thus avoiding using a constant reference voltage. In addition, a control is added that regulates the voltages of the DC-link capacitors to the reference values, minimizing the number of DC-link voltage controllers.

The proposed control technique was tested under different operating points, considering transient and steady-state conditions. The rest of the paper is organized as follows. The next section introduces the proposed multimodular APF topology. In the same section, the three-phase seven-level CHB converter scheme is analyzed, and the mathematical model of the APF based on the three-phase seven-level converter is extracted. Subsequently, the predictive model, the DC-link voltage controller, and the modulation strategy are presented in the same section. Section 3 describes the experimental test bench. In Section 4, the experimental results are shown, in which two figures of merit are used as a reference, the current tracking and harmonics compensation. Finally, in Section 5, the conclusions of the work are given.

2. Multimodular APF Model

Figure 1 shows the control scheme applied to the multimodular APF based on the 7-level 3-phase CHB multilevel converter. Note that each cell of the CHB has an independent DC-link and four switching devices based on the SiC-MOSFET semiconductors. The 7-level 3-phase converter topology is implemented by connecting three cells in series per phase.

Then, 36 firing signals, represented by $S_{xy}^\phi \in \{0, 1\}$, are used to control each cell, ϕ being the phase ($\phi = a, b$, or c), x the cell number in each phase ($x = 1, 2, 3$), and y the switching device in each cell ($y = 1, 2, 3$, or 4). Table 1 shows a combination of the firing signals taking phase “a” as an example in order to generate 7 voltage levels at the output of the 7-level converter. A similar analysis can be extended to other phases considering allowable combinations and avoiding short circuits in the DC-link of each cell.

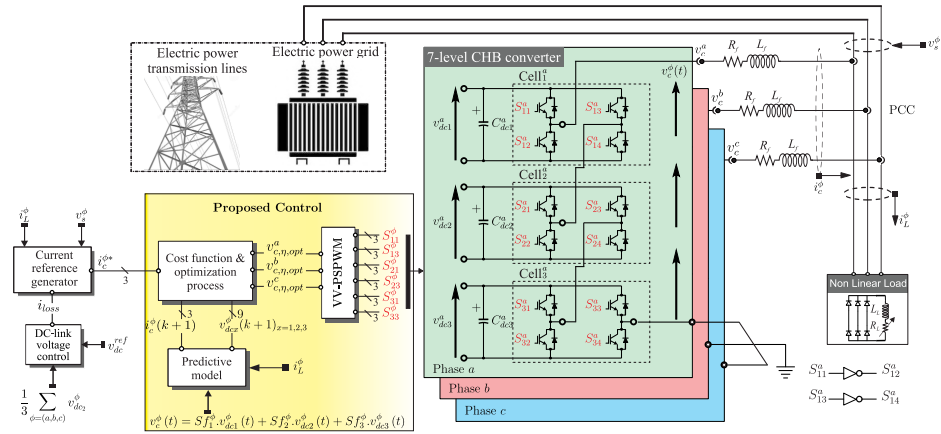


Figure 1. Proposed control scheme for the multimodal APF.

Table 1. Voltage vectors.

S_η^ϕ						η	$v_{c,\eta}^\phi$
Cell ₁ ^ϕ S_{11}^ϕ	S_{13}^ϕ	Cell ₂ ^ϕ S_{21}^ϕ	S_{23}^ϕ	Cell ₃ ^ϕ S_{31}^ϕ	S_{33}^ϕ		
0	1	0	1	0	1	1	$-3 \cdot v_{dc}^\phi$
0	1	0	1	0	0	2	$-2 \cdot v_{dc}^\phi$
0	1	0	0	0	0	3	$-1 \cdot v_{dc}^\phi$
0	0	0	0	0	0	4	$0 \cdot v_{dc}^\phi$
1	0	0	0	0	0	5	$1 \cdot v_{dc}^\phi$
1	0	1	0	0	0	6	$2 \cdot v_{dc}^\phi$
1	0	1	0	1	0	7	$3 \cdot v_{dc}^\phi$

To obtain an equation that describes the dynamics of the converter output voltage, the switching function of the CHB multilevel converters Sf_x is used. This is derived for each phase and H-bridge cell as:

$$Sf_x^\phi = S_{x1}^\phi \cdot S_{x4}^\phi - S_{x2}^\phi \cdot S_{x3}^\phi \quad (1)$$

The value of Sf_x^ϕ indicates the charging and discharging among the DC-link capacitors C_{dc1}^ϕ , C_{dc2}^ϕ , and C_{dc3}^ϕ . Supposing the current i_c^ϕ flows from the converter to the grid, then the capacitor C_{dcx}^ϕ is charging if $Sf_x^\phi = -1$, discharging if $Sf_x^\phi = 1$, and unchanged if $Sf_x^\phi = 0$. The output voltage of the multilevel converter depends on the switching function and the voltage in each of the DC-link capacitors and can be expressed as:

$$v_c^\phi(t) = Sf_1^\phi \cdot v_{dc1}^\phi(t) + Sf_2^\phi \cdot v_{dc2}^\phi(t) + Sf_3^\phi \cdot v_{dc3}^\phi(t) \quad (2)$$

The values of v_{dc1}^ϕ , v_{dc2}^ϕ , and v_{dc3}^ϕ are the estimated voltages of each DC-link previously filtered. They may not be equal to their reference voltage due to the dynamics of the system.

According to Kirchhoff's law for the DC side and considering the ideal case ($R_{dc} = \infty$, where R_{dc} is a resistor that concentrates the overall losses in the DC side), the currents flowing into the electrical grid from capacitors C_{dc1}^ϕ , C_{dc2}^ϕ , and C_{dc3}^ϕ , whose capacitance values $C_{dcx}^\phi = C_{dc}$, can be expressed as:

$$i_{C_x}^\phi(t) = C_{dc} \cdot \frac{d(v_{dcx}^\phi)}{dt} = S_{fx}^\phi \cdot i_c^\phi \quad (3)$$

On the other hand, the proposed controller is based on the explicit APF mathematical model in order to calculate the effects of control actions over the evolution of the state variables. The dynamics of the system's model can be obtained by using Kirchhoff's circuit laws. Notice that the APF based on the CHB 7-level converter is connected at the PCC. Next, by applying Kirchhoff's laws for the AC side of the APF and using (2) and (3), assuming the currents flow from the converter to the electrical grid, the following equations in the state-space representation are obtained for each phase:

$$\begin{bmatrix} \dot{i}_c^\phi(t) \\ \dot{v}_{dc1}^\phi(t) \\ \dot{v}_{dc2}^\phi(t) \\ \dot{v}_{dc3}^\phi(t) \end{bmatrix} = \mathbb{F} \cdot \begin{bmatrix} i_c^\phi(t) \\ v_{dc1}^\phi(t) \\ v_{dc2}^\phi(t) \\ v_{dc3}^\phi(t) \end{bmatrix} + \mathbb{G} \cdot \begin{bmatrix} v_s^\phi(t) \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (4)$$

where $v_s^\phi(t) \forall \phi \in \{a, b, c\}$ are the grid voltages and $i_c^\phi(t)$ and $v_c^\phi(t)$ are the APF output currents and voltages, respectively. The matrices $\mathbb{F}$ and $\mathbb{G}$ are:

$$\mathbb{F} = \begin{bmatrix} -\frac{R_f}{L_f} & \frac{S_{f1}^\phi}{L_f} & \frac{S_{f2}^\phi}{L_f} & \frac{S_{f3}^\phi}{L_f} \\ \frac{S_{f1}^\phi}{C} & 0 & 0 & 0 \\ \frac{S_{f2}^\phi}{C} & 0 & 0 & 0 \\ \frac{S_{f3}^\phi}{C} & 0 & 0 & 0 \end{bmatrix} \quad (5)$$

$$\mathbb{G} = \begin{bmatrix} -\frac{1}{L_f} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (6)$$

R_f being the parasitic (series) resistance of the inductive filter L_f connected between the output of the multilevel converter and the PCC.

3. Predictive Model

The predictive model can be obtained from (4) by using a forward-Euler discretization method. Euler's method is the most basic explicit method for numerical integration of ordinary differential equations and consequently carries a low computational burden, which benefits the experimental implementation [28–30]. The APF discrete-time model is given by:

$$\begin{bmatrix} \hat{i}_c^\phi(k+1) \\ \hat{v}_{dc1}^\phi(k+1) \\ \hat{v}_{dc2}^\phi(k+1) \\ \hat{v}_{dc3}^\phi(k+1) \end{bmatrix} = \mathbb{A} \cdot \begin{bmatrix} i_c^\phi(k) \\ v_{dc1}^\phi(k) \\ v_{dc2}^\phi(k) \\ v_{dc3}^\phi(k) \end{bmatrix} + \mathbb{B} \cdot \begin{bmatrix} v_s^\phi(k) \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (7)$$

where:

$$\mathbb{A} = \begin{bmatrix} \left(1 - \frac{R_f T_s}{L_f}\right) & \frac{T_s S f_1^\phi}{L_f} & \frac{T_s S f_2^\phi}{L_f} & \frac{T_s S f_3^\phi}{L_f} \\ \frac{T_s S f_1^\phi}{C} & 1 & 0 & 0 \\ \frac{T_s S f_2^\phi}{C} & 0 & 1 & 0 \\ \frac{T_s S f_3^\phi}{C} & 0 & 0 & 1 \end{bmatrix} \quad (8)$$

$$\mathbb{B} = \begin{bmatrix} -\frac{T_s}{L_f} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (9)$$

T_s being the sampling time.

3.1. Current Reference Generation

The proposed controller requires the calculation of the reference currents in order to evaluate the cost function in (18). Figure 2 illustrates the block diagram of the current reference calculation based on synchronous reference frame (SRF) theory. As can be seen from Figure 2, the current reference generation block diagram requires the measurement of the capacitor voltages, load currents, and source voltages. The phase currents and voltages are represented in the $d-q-0$ subspace by using Park's transformation matrix:

$$\mathbb{T}_{dq} = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos(\theta) & \cos(\theta - \frac{2\pi}{3}) & \cos(\theta + \frac{2\pi}{3}) \\ -\sin(\theta) & -\sin(\theta - \frac{2\pi}{3}) & -\sin(\theta + \frac{2\pi}{3}) \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \quad (10)$$

The use of a three-phase PLL is required to synchronize these signals with the source voltages. Due to the nonlinear loads, the components $d-q$ can be decomposed into two elements, one DC component $\tilde{i}_{LdDC}$ associated with the 50 Hz fundamental frequency power and the other one $\tilde{i}_{Ld}$ associated with the harmonic frequencies. The currents in the d and q axes can be represented as the sum of their fundamental and harmonic components as follows:

$$\begin{aligned} i_{Ld} &= \tilde{i}_{LdDC} + \tilde{i}_{Ld} \\ i_{Lq} &= \tilde{i}_{Lq} + \tilde{i}_{Lq} \end{aligned} \quad (11)$$

The DC component of the current $\tilde{i}_{LdDC}$ is separated using a digital second-order low-pass filter (LPF), as shown in the scheme of Figure 2. The reference currents in the time domain, based on the references i_{cd}^* , i_{cq}^* , and i_{c0}^* , are:

$$\begin{bmatrix} i_c^* \end{bmatrix} = [\mathbb{T}_{dq}]^{-1} \cdot \begin{bmatrix} i_{cd}^* \\ i_{cq}^* \\ i_{c0}^* \end{bmatrix} \quad (12)$$

where:

$$i_{cd}^* = i_{Ld} - \tilde{i}_{LdDC} - i_{loss} \quad (13)$$

$$i_{cq}^* = i_{Lq} \quad (14)$$

The term i_{loss} in (13) is the additional power needed to increase the average voltage across the DC-link capacitors and to balance the losses of the 7-level CHB converter associated with the switching states. This current i_{loss} is obtained by using a PI controller.

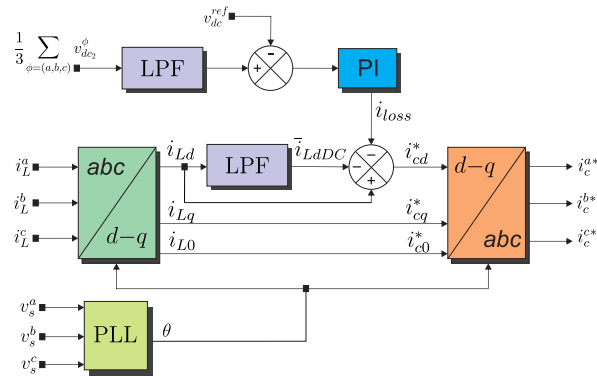


Figure 2. Current reference generation based on SRF theory including the DC-link voltage controller.

3.2. DC-Link Voltage Control

Depending on how the filter injects current into the electrical power grid, the DC-link capacitors release or absorb energy, causing a drop or increase, respectively, in the v_{dc}^ϕ voltage of the capacitors. On the other hand, semiconductor losses by switching and conduction also cause a reduction of the capacitor voltages. That is why a regulation system is needed that maintains the voltage levels at a certain average reference value. To regulate the average capacitor voltages to reference values in the CHB 7-level converter, a common methodology is based on the measurement of each capacitor voltage in order to evaluate the error to implement a PI controller in discrete-time [31,32]. This procedure represents an optimal solution to the capacitor voltage regulation process; however, it increases the complexity of the overall system, especially when considering the multilevel converter. A different approach is based on the modification of the cost function of predictive control, including a term that seeks to achieve the capacitor voltages' balance by applying an optimal switching function at each sampling period [33,34].

In this work, a suboptimal solution was proposed combining both approaches. The implemented DC-link voltage controller is shown in Figure 3. As can be seen from Figure 3, the voltage measurements performed made only in the middle cell. These capacitor voltages are used in the predictive model block to predict their voltage level, and an average of these measurements is used to calculate the voltage error applied to the PI control block, through an LPF. According to [35], an approximation to the proportional (k_p) and integral (k_i) gain values can be written as:

$$e_k^\phi = v_{dc}^{ref} - v_{dc2}^\phi$$

$$i_{loss}^\phi = i_{loss(k-1)} + k_p \cdot (e_k^\phi - e_{k-1}^\phi) + T m_{pi} \cdot k_i \cdot e_k^\phi \quad (15)$$

$$i_{loss} = \frac{1}{3} \sum_{\phi=a,b,c} i_{loss}^\phi \quad (16)$$

$$k_p = \frac{C_{dc}}{2 \cdot T_c}$$

$$k_i = \frac{k_p}{2} \quad (17)$$

where e_k^ϕ represents the error between the reference and the previously filtered measured voltages v_{dc2}^ϕ , then the loss current i_{loss} is calculated, $i_{loss(k-1)}$ being the loss current estimated in the previous instant, $e_{(k-1)}^\phi$ the voltage error calculated in the previous instant,

T_{mpi} the PI controller actuation time, and finally, i_{loss} , which represents the sum of the loss currents of each phase with respect to the middle cell.

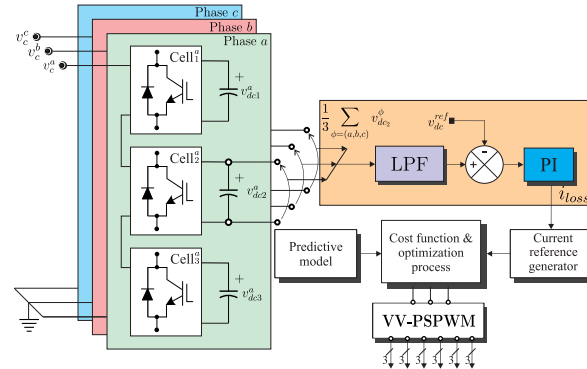


Figure 3. Block diagram of the DC-link voltage control scheme.

3.3. Cost Function and Optimization Process

The proposed controller was based on model-based predictive control to follow the current references and simultaneously achieve a balance in the capacitor voltages. The MPC was based on the optimization process in which a cost function is minimized. This cost function is defined as the difference between the reference values and the estimates obtained through the prediction model. In the three-phase control scheme, a general cost function is defined for each phase, which includes the reference current tracking error and the voltage tracking error for the capacitors, which are independently evaluated using the following equation:

$$g^\phi = \|i_c^\phi - \hat{i}_c^\phi(k+1)\|^2 + \lambda \|v_{dc}^{ref} - \hat{v}_{dc}^\phi(k+1)\|^2 \quad (18)$$

where λ is a weight factor in the optimization process.

Next, the optimization algorithm selects the optimum vector $S_{\eta,opt}^\phi$ for each firing signal of each cell by the evaluation and minimization of the predefined multi-objective cost function represented by (18). Algorithm 1 summarizes the optimization process.

3.4. Voltage Vectors' Phase-Shifted PWM Strategy

After selecting the optimal vector $S_{\eta,opt}^\phi$, which corresponds to an optimal voltage $v_{c,\eta,opt}^\phi$ given by (2), the classic solution is to apply this output voltage during one sampling period. However, the proposed method uses a modulation stage based on the phase-shifted pulse width modulation (PSPWM) approach. Three phase-shifted triangular carrier waves (with the same frequency and magnitude peak-to-peak) are needed to obtain the turn-on times of the firing signals of each cell. The phase-shift between the two adjacent carriers is $180^\circ/3$. By comparing one specific carrier wave $v_{cr,x}^\phi$ with a pair of inverted modulation signals v_{cont}^ϕ and $-v_{cont}^\phi$, we obtain the firing signals of s_{x1}^ϕ and s_{x3}^ϕ as shown in Figure 4. Note that the carrier frequency is equal to the sampling frequency, and the modulation signals are normalized between -1 and 1 . The modulated signals are associated with the optimal voltages as:

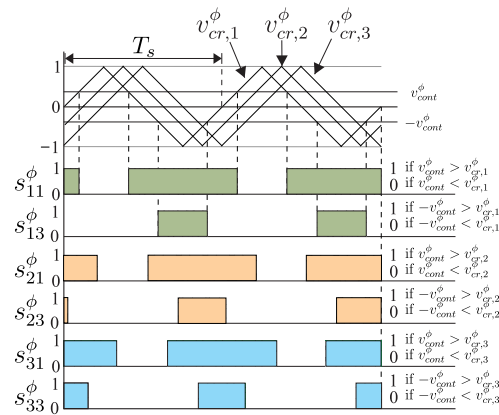
$$v_{cont}^\phi = \frac{v_{c,\eta,opt}^\phi}{3v_{dc}^{ref}}. \quad (19)$$

Algorithm 1 Optimization algorithm.

```

1 Initialize  $g_{opt}^a := \infty, g_{opt}^b := \infty, g_{opt}^c := \infty, \eta := 0$ 
2 Compute the APF current references (12).
3 while  $\eta \leq 7$  do
4    $S_{\eta}^{\phi} \leftarrow S_{xy}^{\phi}, \forall x \& y = 1, 2, 3$ 
5   Compute the output voltage of the multilevel converter (2).
6   Calculate the APF prediction currents and voltage (4).
7   Compute the cost function (18).
8   if  $g^a < g_{opt}^a$  then
9      $g_{opt}^a \leftarrow g^a, S_{\eta,opt}^a \leftarrow S_{\eta}^a$ 
10  end if
11  if  $g^b < g_{opt}^b$  then
12     $g_{opt}^b \leftarrow g^b, S_{\eta,opt}^b \leftarrow S_{\eta}^b$ 
13  end if
14  if  $g^c < g_{opt}^c$  then
15     $g_{opt}^c \leftarrow g^c, S_{\eta,opt}^c \leftarrow S_{\eta}^c$ 
16  end if
17   $\eta := \eta + 1$ 
18 end while
19 Compute the modulation signals (19).
20 Obtain the turn-on times of the firing signals according to Figure 4.
21 Apply the firing signals.

```

**Figure 4.** PSPWM waveform generation.**4. Experimental Test Bench**

The multimodular APF built for experimental validation is shown in Figure 5. The test bench integrated three individual CHB cells per phase, interconnected in series. Control signals were conditioned in independent driver boards and were transmitted from the control board to the drivers by using fiber optics in order to avoid electromagnetic noises from the switching devices in the control signals. The control board was based on the dSPACE MicroLabBox multipurpose control system. The power semiconductor devices used were SiC-MOSFETs from Cree, CAS120M12BM2, with 120 A and 1200 V maximum drain–source current and drain–source voltage, respectively.

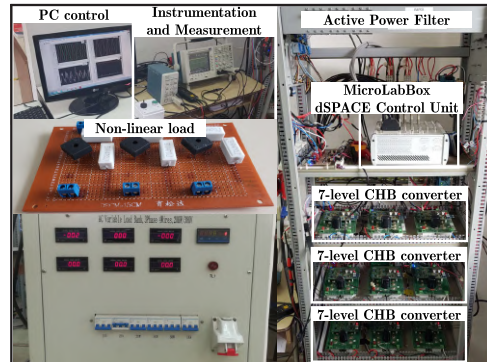


Figure 5. Experimental test bench.

In order to apply the proposed controller, analog phase voltages and currents were measured using a multimodular PCB. The analog signals were digitized by using the dSPACE MicroLabBox analog-to-digital converter (ADC) modules with 16 bit resolution. Figure 5 shows the current and voltage measurement boards designed to obtain the electrical variables necessary for the implementation of the control algorithms. The sampling frequency was 18 kHz, which was the same as the equivalent switching frequency, and the carrier frequency for PWM modulation was 1 kHz.

5. Experimental Validation

In order to verify the performance of the proposed APF, this section shows the experimental results considering $v_s^\phi = 120$ Vrms, $v_{dc}^{ref} = 75$ V, $L_f = 10$ mH. The nonlinear load was a three-phase rectifier. The DC side of the bridge rectifier was connected to an RL load with $R_L = 100 \Omega$, 50Ω , 25Ω , and $L_L = 114$ mH, respectively. The capacitance of the DC-link in all DC cells (C_{dc}) was $20,000 \mu\text{F}$. The defined cost function in (18) with $\lambda = 0.02$ was selected to evaluate the performance of the proposed controller, prioritizing the current tracking as the first control objective and the DC-link tracking voltage as the second objective.

5.1. Verification of the Harmonics Compensation

The harmonics compensation performance was tested by using a nonlinear load under different grid current conditions. The experimental results of the total harmonic distortion (THD) were obtained by using the data captured with the control desk software of the dSPACE MicroLabBox. Load currents (i_L), APF output currents (i_c), grid currents (i_s), as well as source voltages (v_s) and DC-link (V_{dc}) voltages were captured and analyzed. Figure 6 shows the THD level in the grid side before compensation considering three operating points $R_L = 100 \Omega$, 50Ω , and 25Ω , respectively. Under these operating conditions, the THD of the currents at the grid side was 29.36%, 27.37%, and 28.33%, respectively. Once the APF was connected, the compensation process started. The output APF currents (i_c) were injected at the PCC in order to compensate the harmonics distortion at the grid side. According to the grid currents' evolution shown in Figure 6, after connecting the APF, currents at the grid side (i_s) quickly became sinusoidal. The THD level in the grid currents decreased to the values of 4.75%, 5.25%, and 6.6%, respectively, for each load impedance value. A significant improvement in terms of harmonic compensation was observed.

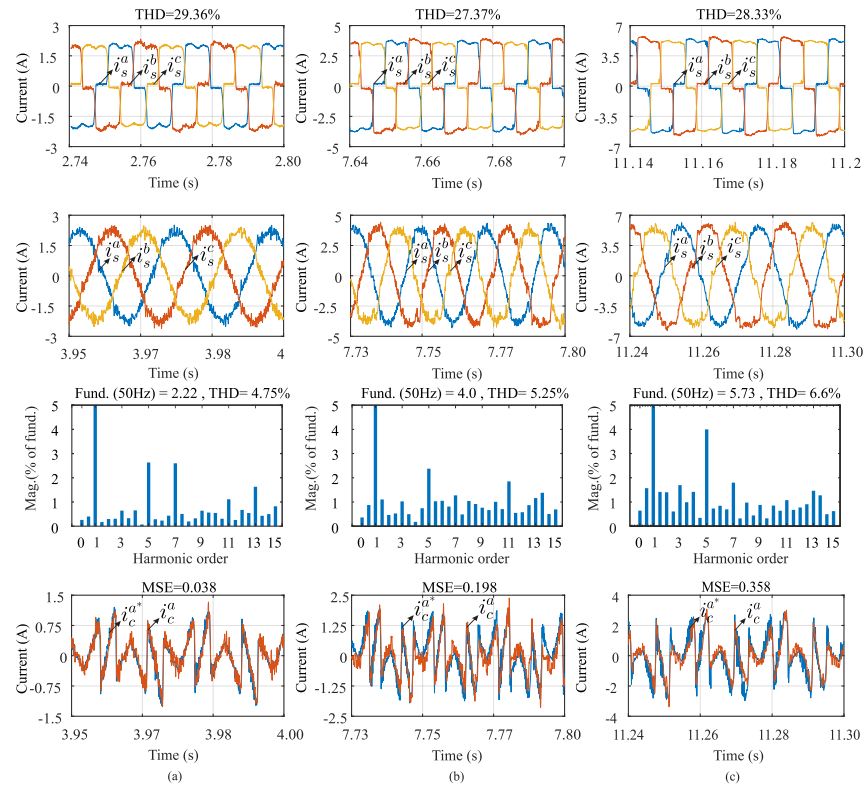


Figure 6. Experimental results of source current harmonics compensation at the grid side considering a nonlinear load and three operating points: (a) $R_L = 100 \, \Omega$, (b) $R_L = 50 \, \Omega$, and (c) $R_L = 25 \, \Omega$.

To quantify the performance of the proposed MPC based on the PSPWM algorithm, the mean-squared error (MSE) between the reference currents calculated by (12) and the measured current captured by the ADC of the dSPACE MicroLabBox were used as the figure of merit. According to the results shown in Figure 6, the MSE increased as the load power increased, being able to quantify in 0.038A, 0.198A, and 0.358A, respectively. On the other hand, Figure 7a shows the source current evolution (i_s^a) at the grid side. It shows the distortions due to the high level of THD existing in the electrical grid due to the nonlinear load connected at the PCC. Once the APF was enabled, the current injection (i_c^a) at the PCC was produced by the APF in order to compensate the harmonics distortion of the source current, as shown in Figure 7b, where the CHB seven-level converter output voltage (v_c^a) is also shown. From Figure 7c, once the harmonics compensation process starts, a significant decrease can be observed in the THD level existing in the source current at the grid side (i_s^a).

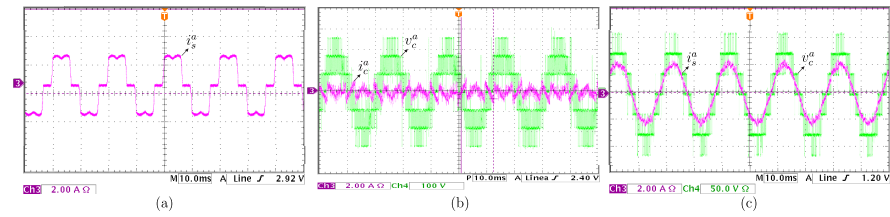


Figure 7. Steady operation of the APF (a) uncompensated source current, (b) compensated source current and filter output voltage, and (c) voltage and current APF output.

In order to analyze the APF behavior under dynamic conditions, a load resistance (R_L) variation from $150\ \Omega$ to $50\ \Omega$ was applied. Figure 8a presents the dynamic behavior of the APF current injection (i_c^a) at the PCC in order to produce the harmonics compensation at the grid side (i_s^a) where the measured grid current rapidly rose to the nominal value without oscillations that may affect the stability of the system. On the other hand, Figure 8b shows the dynamic behavior of the APF output voltage (v_c^a) produced by the load resistance variation. It can be seen how from the transient condition, the duty cycle of the APF output voltage was modified in order to generate a current compensation (i_c^a) with greater amplitude injected at the PCC, resulting in a compensated current at the grid side (i_s^a) with a low harmonic content, even instantaneously after the transient condition.

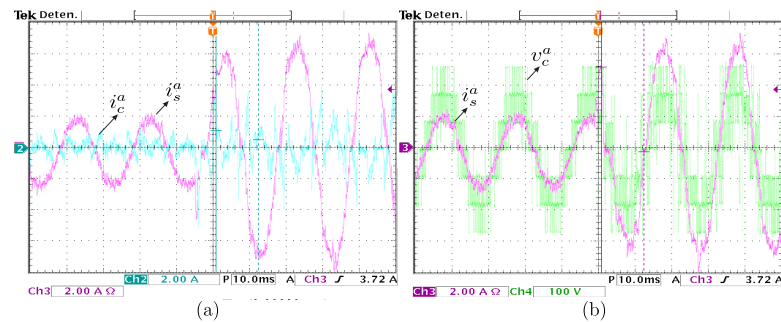


Figure 8. Transient behavior of the APF (a) current i_c^a and i_s^a for increased load and (b) current i_s^a and voltage v_c^a for instantaneous load resistance changes.

5.2. Verification of the DC-Link Voltage Control

In order to verify the effects of the DC-link voltage control under the transient condition, the APFs were intentionally disabled during the steady-state. After three seconds, the APF was suddenly connected, causing a transient in the DC-link voltages. Figure 9a shows the experimental waveforms of capacitor voltages under transient conditions. According to the experimental results, the PI control implemented on three cells was enough to achieve the stable behavior of the DC-link voltages. Once the APF was enabled, the capacitor voltages converged to their reference value. Figure 9b shows the harmonics compensation in the source current at the grid side when the APF was connected at the PCC. The experimental results demonstrated in Figures 6–9 confirmed the feasibility and effectiveness of the proposed controller.

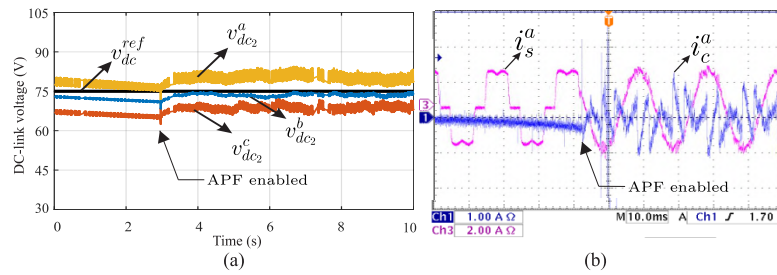


Figure 9. Transient behavior of the APF (a) DC-link voltage control performance and (b) source current harmonics compensation.

5.3. Verification of the Compensation for Unbalanced Voltages

Main currents may be unbalanced if nonlinear loads or AC source voltages are unbalanced. Figure 10a shows the measured phase voltage waveforms for the unbalanced grid voltages and nonlinear load conditions. The voltage amplitude unbalance was 20% for the experiment. Under these operating conditions, the active power filter operated properly, reducing the harmonic distortions at the grid side, as shown in Figure 10b.

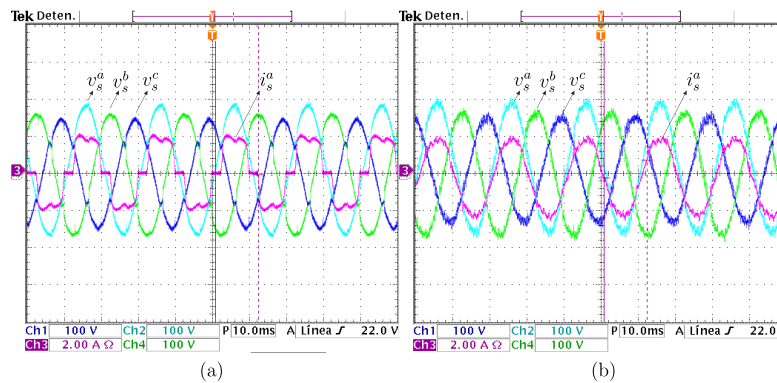


Figure 10. Unbalanced voltages (a) uncompensated by the source current and (b) compensated by the source current.

6. Conclusions

This paper presented the implementation of a multimodular H-bridge SiC-MOSFET-based APF using a simple and novel controller combining the concepts of model-based predictive control, voltage vector PSPWM, and suboptimal DC-link voltage control. The feasibility and effectiveness of the overall system was investigated and validated through experimental results. In this regard, the proposed system proved to be viable to compensate the current harmonics distortion at the grid side generated by nonlinear loads. The fifth and seventh harmonics originally present in the grid currents, with 27.30% of the THD value, were compensated after the interconnection of the APF at the PCC. The reduction of the THD of the grid currents from 27.30% to 4.75% proved the quality of the power system would be enhanced. This characteristic was evaluated under different operating points. The controller was found to be effective, and its validity was demonstrated based on the experimental results through the analysis of the MSE in the tracking reference currents obtained by the SRF theory, under both steady-state and dynamic conditions. From the

point of view of the harmonics compensation of the current at the grid side, the proposed algorithm showed a good dynamic response even under transient operating regimes and unbalanced voltages.

Author Contributions: Conceptualization, R.G., J.P., A.E., A.R. and L.C.; methodology, R.G., J.P. and A.E.; software, A.E., A.R. and L.C.; validation, R.G., J.P., A.E. and A.R.; formal analysis, R.G., J.P., A.E., A.R. and L.C.; investigation, R.G., J.P., A.E., A.R. and L.C.; resources, R.G., J.P., A.E., A.R., L.C. and M.A.; data curation, R.G., J.P., A.E., A.R. and L.C.; writing, original draft preparation, R.G., J.P., A.E. and M.A.; writing, review and editing, R.G. and M.A.; visualization, R.G., J.P., A.E. and M.A.; project administration, R.G. and M.A.; funding acquisition, R.G. All authors read and agreed to the published version of the manuscript.

Funding: This research was funded through the Consejo Nacional de Ciencia y Tecnología (CONACYT)-Paraguay, Grant Number POSG16-05 and Grant 14-INV-096.

Institutional Review Board Statement: Not applicable.

Informed Consent Statement: Not applicable.

Data Availability Statement: Not applicable.

Conflicts of Interest: The authors declare no conflict of interest.

Abbreviations

The following abbreviations were employed in this work:

AC	Alternating current
ADC	Analog-to-digital converter
APF	Active power filter
CHB	Cascade H-bridge
CPDs	Custom power devices
DC	Direct current
DERs	Distributed energy resources
DVR	Dynamic voltage restorer
IGBT	Isolated gate bipolar transistors
LPF	Low-pass filter
MOSFET	Metal-oxide-semiconductor field-effect transistor
MPC	Model predictive control
MSE	Mean-squared error
PCB	Printed circuit board
PCC	Predictive current control
PI	Proportional-integral
PLL	Phase-locked loop
PSPWM	Phase-shifted PWM
PWM	Pulse width modulation
SiC	Silicon carbide
SRF	Synchronous reference frame
THD	Total harmonic distortion
UPQC	Unified power quality conditioners
VSCs	Voltage source converters
VV	Voltage vectors

Nomenclature

ϕ	Phase of power grid a , b , and c
S_{xy}^{ϕ}	Firing signals
x	Corresponding cell number
y	Switching device in each cell

C	Capacitor
v_{dc}^{ϕ}	Voltages measured in the DC-link
v_c^{ϕ}	Converter voltage output
$i_{C_s}^{\phi}$	Current estimation in the capacitor
i_c^{ϕ}	APF measured current
i_l^{ϕ}	Load measured current
i_s^{ϕ}	Power grid measured current
v_s^{ϕ}	Voltage measurement in the power grid
R_f	Filter resistance
L_f	Filter inductance
$i_c^{\phi}(k+1)$	APF current prediction
$v_{cx}^{\phi}(k+1)$	APF voltage prediction
T_s	Sample time
v_{dc}^{ref}	DC-link voltage reference
i_{Ld}	Active power load in synchronous frame
i_{Lq}	Reactive power load in synchronous frame
$\bar{i}_{LdDC}$	continuous component of i_{Ld}
$\bar{i}_{Ld}$	alternating component of i_{Ld}
i_{cd*}	Active power reference in synchronous frame
i_{cq*}	Reactive power reference in synchronous frame
θ	Phase angle calculated by the PLL
i_{loss}	Estimation of the current required to charge the capacitors
T_{dq}	Transformation matrix a, b, c to $d - q$
T_{dq}^{-1}	Inverse transformation matrix $d - q$ to a, b, c
i_c^{dq}	Reference current of phases a, b, and c.
e_c^{ϕ}	Error between the reference and measured voltages
e_{k-1}^{ϕ}	Voltage error calculated in the previous instant
i_{a+b+c}^{ϕ}	Sums of the loss currents of each phase
i_{loss}^{ϕ}	Loss current calculated in the previous instant
$i_{loss(k-1)}^{\phi}$	Loss current calculated in the previous instant
Tm_{pi}	PI controller actuation time
k_p	PI proportional constant
k_i	PI integral constant
$S_{\eta, opt}^{\phi}$	Optimum vector
$v_{c\eta, opt}^{\phi}$	Optimal voltage
$v_{cr, x}^{\phi}$	Carrier wave
v_{cont}^{ϕ}	Modulation signals

References

1. Dash, S.K.; Ray, P.K. Power quality improvement utilizing PV fed unified power quality conditioner based on UV-PI and PR-R controller. *CPSS Trans. Power Electron. Appl.* **2018**, *3*, 243–253. [\[CrossRef\]](#)
2. Zaidi, A.H.; Sunderland, K.; Conlon, M. Role of reactive power (STATCOM) in the planning of distribution network with higher EV charging level. *IET Gener. Transm. Distrib.* **2019**, *13*, 951–959. [\[CrossRef\]](#)
3. Elmetwaly, A.H.; Eldesouky, A.A.; Sallam, A.A. An Adaptive D-FACTS for Power Quality Enhancement in an Isolated Microgrid. *IEEE Access* **2020**, *8*, 951–959. [\[CrossRef\]](#)
4. Badoni, M.; Singh, A.; Singh, B.; Saxena, H. Real-time implementation of active shunt compensator with adaptive SRLMMN control technique for power quality improvement in the distribution system. *IET Gener. Transm. Distrib.* **2020**, *14*, 1598–1606. [\[CrossRef\]](#)
5. Gregor, R.; Pacher, J.; Renault, A.; Comparatore, L.; Rodas, J. Experimental Validation of the DSTATCOM Based on SiC-MOSFET Multilevel Converter for Reactive Power Compensation. *J. Syst. Cybern. Inform.* **2020**, *18*, 57–61.
6. Pradhan, M.; Mishra, M.K. Dual P-Q Theory Based Energy-Optimized Dynamic Voltage Restorer for Power Quality Improvement in a Distribution System. *IEEE Trans. Ind. Electron.* **2018**, *66*, 2946–2955. [\[CrossRef\]](#)
7. Lakshmi, S.; Ganguly, S. An On-Line Operational Optimization Approach for Open Unified Power Quality Conditioner for Energy Loss Minimization of Distribution Networks. *IEEE Trans. Power Syst.* **2019**, *34*, 4784–4795. [\[CrossRef\]](#)
8. Choudhury, S.R.; Das, A.; Anand, S.; Tungare, S.; Sonawane, Y. Adaptive shunt filtering control of UPQC for increased nonlinear loads. *IET Power Electron.* **2019**, *12*, 330–336. [\[CrossRef\]](#)

9. Wang, J.; Xing, Y.; Wu, H.; Yang, T. Dual-DC-Port Dynamic Voltage Restorer With Reduced-Rating Integrated DC-DC Converter for Wide-Range Voltage Sag Compensation. *IEEE Trans. Power Electron.* **2018**, *34*, 7437–7449. [\[CrossRef\]](#)
10. Li, P.; Xie, L.; Han, J.; Pang, S.; Li, P. A new voltage compensation philosophy for dynamic voltage restorer to mitigate voltage sags using three-phase voltage ellipse parameters. *IEEE Trans. Power Electron.* **2017**, *33*, 1154–1166. [\[CrossRef\]](#)
11. Myneni, H.; Kumar, G.S. Simple algorithm for current and voltage control of LCL DSTATCOM for power quality improvement. *IET Gener. Transm. Distrib.* **2019**, *13*, 423–434. [\[CrossRef\]](#)
12. Dheepanchakkravarthy, A.; Jawahar, M.R.; Venkatraman, K.; Selvan, M.P.; Moorthi, S. Performance evaluation of FPGA-based predictive current controller for FL-DSTATCOM in electric distribution system. *IET Gener. Transm. Distrib.* **2019**, *13*, 4400–4409. [\[CrossRef\]](#)
13. Busarello, T.D.C.; Mortezaei, A.; Paredes, H.K.M.; Al-Durra, A.; Pomilio, J.A.; Simoes, M.G. Simplified small-signal model for output voltage control of asymmetric cascaded H-bridge multilevel inverter. *IEEE Trans. Power Electron.* **2018**, *33*, 3509–3519. [\[CrossRef\]](#)
14. Ghat, M.B.; Shukla, A. A new H-bridge hybrid modular converter (HBHMC) for HVDC application: Operating modes, control, and voltage balancing. *IEEE Trans. Power Electron.* **2018**, *33*, 6537–6554. [\[CrossRef\]](#)
15. Zhang, L.; Yuan, X.; Wu, X.; Shi, C.; Zhang, J.; Zhang, Y. Performance evaluation of high-power SiC MOSFET modules in comparison to Si IGBT modules. *IEEE Trans. Power Electron.* **2019**, *34*, 1181–1196. [\[CrossRef\]](#)
16. Fuentes, C.D.; Kouro, S.; Bernet, S. Comparison of 1700-V SiC-MOSFET and Si-IGBT Modules Under Identical Test Setup Conditions. *IEEE Trans. Ind. Appl.* **2019**, *55*, 7765–7775. [\[CrossRef\]](#)
17. Mortezaei, A.; Simões, M.G.; Busarello, T.D.C.; Marafão, F.P.; Al-Durra, A. Grid-connected symmetrical cascaded multilevel converter for power quality improvement. *IEEE Trans. Ind. Appl.* **2018**, *54*, 2792–2805. [\[CrossRef\]](#)
18. Tanaka, T.; Ma, K.; Wang, H.; Blaabjerg, F. Asymmetrical Reactive Power Capability of Modular Multilevel Cascade Converter Based STATCOMs for Offshore Wind Farm. *IEEE Trans. Power Electron.* **2018**, *34*, 5147–5164. [\[CrossRef\]](#)
19. Ye, S.; Zhang, Y.; Xie, L.; Lu, H. Shunt active power filter based on proportional integral and multi vector resonant controllers for compensating nonlinear loads. *J. Electr. Comput. Eng.* **2018**, *2018*, 1312064. [\[CrossRef\]](#)
20. Kasmieh, T.A.; Omran, H.S. Active power filter dimensioning using a hysteresis current controller. *Resonance* **2009**, *1*, 2.
21. Najjar, M.; Shahparasti, M.; Heydari, R.; Nyman, M. Model Predictive Controllers With Capacitor Voltage Balancing for a Single-Phase Five-Level SiC/Si Based ANPC Inverter. *IEEE Open J. Power Electron.* **2021**, *2*, 202–211. [\[CrossRef\]](#)
22. Renault, A.; Ayala, M.; Pacher, J.; Comparatore, L.; Gregor, R.; Toledo, S. Current control based on space vector modulation applied to three-phase H-Bridge STATCOM. In Proceedings of the 2020 IEEE International Conference on Industrial Technology (ICIT), Buenos Aires, Argentina, 26–28 February 2020; pp. 1066–1070.
23. Renault, A.; Ayala, M.; Pacher, J.; Comparatore, L.; Gregor, R.; Rivera, M. Analysis of H-Bridge STATCOM with Fault Phase Controlled by Modulated Predictive Current Control. In Proceedings of the 2019 IEEE CHILEAN Conference on Electrical, Electronics Engineering, Information and Communication Technologies (CHILECON), Valparaíso, Chile, 13–27 November 2019; pp. 1–5.
24. Renault, A.; Rodas, J.; Comparatore, L.; Pacher, J.; Gregor, R. Modulated predictive current control technique for a three-phase four-wire active power filter based on H-bridge two-level converter. In Proceedings of the 2018 53rd International Universities Power Engineering Conference (UPEC), Glasgow, UK, 4–7 September 2018; pp. 1–6.
25. Comparatore, L.; Renault, A.; Pacher, J.; Rodas, J.; Gregor, R. Finite control set model predictive control strategies for a three-phase seven-level cascade H-bridge DSTATCOM. In Proceedings of the 2018 7th International Conference on Renewable Energy Research and Applications (ICRERA), Paris, France, 14–17 October 2018; pp. 779–784.
26. Gao, H.; Zhang, P.; Liu, X.; Feng, S.; Ma, J.; Li, R. Seven-Level Active Power Filter Based on a Novel H-Bridge Power Topology Structure. *Energies* **2019**, *12*, 2997. [\[CrossRef\]](#)
27. Wang, Y.; Wang, Y.; Chen, S.Z.; Zhang, G.; Zhang, Y. A Simplified Minimum DC-Link Voltage Control Strategy for Shunt Active Power Filters. *Energies* **2018**, *11*, 2407. [\[CrossRef\]](#)
28. Ayala, M.; Doval-Gandoy, J.; Rodas, J.; Gonzalez, O.; Gregor, R.; Rivera, M. A Novel Modulated Model Predictive Control Applied to Six-Phase Induction Motor Drives. *IEEE Trans. Ind. Electron.* **2020**, *68*, 3672–3682. [\[CrossRef\]](#)
29. Ayala, M.; Doval-Gandoy, J.; Rodas, J.; Gonzalez, O.; Gregor, R. Current control designed with model based predictive control for six-phase motor drives. *ISA Trans.* **2020**, *98*, 496–504. [\[CrossRef\]](#)
30. Toledo, S.; Maqueda, E.; Rivera, M.; Gregor, R.; Wheeler, P.; Romero, C. Improved Predictive Control in Multi-Modular Matrix Converter for Six-Phase Generation Systems. *Energies* **2020**, *13*, 2660. [\[CrossRef\]](#)
31. Panda, A.; Patnaik, S. Analysis of cascaded multilevel inverters for active harmonic filtering in distribution networks. *Int. J. Electr. Power Energy Syst.* **2014**, *66*, 216–226. [\[CrossRef\]](#)
32. Vazquez, S.; Leon, J.; Carrasco, J.; Franquelo, L.; Galvan, E.; Reyes, M.; Sanchez, J.; Dominguez, E. Analysis of the Power Balance in the Cells of a Multilevel Cascaded H-Bridge Converter. *IEEE Trans. Ind. Electron.* **2010**, *57*, 2287–2296. [\[CrossRef\]](#)
33. Zhang, Y.; Wu, X.; Yuan, X.; Wang, Y.; Dai, P. Fast Model Predictive Control for Multilevel Cascaded H-Bridge STATCOM with Polynomial Computation Time. *IEEE Trans. Ind. Electron.* **2016**, *63*, 5231–5243. [\[CrossRef\]](#)

-
34. Gregor, R.; Comparatore, L.; Renault, A.; Rodas, J.; Pacher, J.; Toledo, S.; Rivera, M. A novel predictive-fixed switching frequency technique for a cascade H-bridge multilevel STATCOM. In Proceedings of the IECON 2016—42nd Annual Conference of the IEEE Industrial Electronics Society, Florence, Italy, 23–26 October 2016; pp. 3672–3677. [\[CrossRef\]](#)
 35. Mishra, M.K.; Karthikeyan, K. A fast-acting DC-link voltage controller for three-phase DSTATCOM to compensate AC and DC loads. *IEEE Trans. Power Deliv.* **2009**, *24*, 2291–2299. [\[CrossRef\]](#)

ARTÍCULO 3

MPC WITH SPACE VECTOR PHASE-SHIFT PWM (SV-PSPWM) TECHNIQUE WITH HARMONIC MITIGATION STRATEGY FOR SHUNT ACTIVE POWER FILTERS BASED ON H-BRIDGE MULTILEVEL CONVERTER



MPC with Space Vector Phase-Shift PWM (SV-PSPWM) Technique with Harmonic Mitigation Strategy for Shunt Active Power Filters Based on H-Bridge Multilevel Converter

Alfredo Renault*, Julio Pacher, Leonardo Comparatore, Magno Ayala, Jorge Rodas and Raul Gregor

Laboratory of Power and Control Systems (LSPyC), Facultad de Ingeniería, Universidad Nacional de Asunción, Luque, Paraguay

OPEN ACCESS

Edited by:

Yuvaraja Teekaraman,
Vrije University Brussel, Belgium

Reviewed by:

Aravind C. K.,
Mepco Schlenk Engineering College,
India
Hamed Bizhani,
University of Zanjan, Iran

*Correspondence:

Alfredo Renault
arenault@ing.una.py

Specialty section:

This article was submitted to
Smart Grids,
a section of the journal
Frontiers in Energy Research

Received: 17 September 2021

Accepted: 03 January 2022

Published: 24 January 2022

Citation:

Renault A, Pacher J, Comparatore L,
Ayala M, Rodas J and Gregor R (2022)
MPC with Space Vector Phase-Shift
PWM (SV-PSPWM) Technique with
Harmonic Mitigation Strategy for Shunt
Active Power Filters Based on H-
Bridge Multilevel Converter.
Front. Energy Res. 10:779108.
doi: 10.3389/fenrg.2022.779108

This article presents a model predictive current control of a shunt active power filter based on 7-level cascaded H-bridge converters. By using the spacial vector modulation approach into the model predictive control, a considerable reduction of the computational burden is achieved and makes possible the real-time implementation in a custom experimental setup. Then, the current harmonics on the grid side, caused by non-linear loads connected to the point of common coupling, are compensated. The experimental results confirmed the feasibility and efficacy of the proposed controller.

Keywords: model predictive control, harmonics compensation, multilevel power converter, shunt active power filter, space vector modulation

INTRODUCTION

Nowadays, electrical distribution systems present a complex electrical scenario, where different dynamic load devices such as switching power supplies, rectifiers and AC motors are integrated (Habibullin et al., 2014; Mishra et al., 2020). This increasing number of connected devices causes problems such as increased reactive power and the harmonic distortion of the electrical current power grid. Consequently, other issues appear in the distribution grid, for instance, overheating of the conductors, current surges, high current consumption, which leads to resizing connections and possible damage to devices connected to the power grid (Motta and Faúndes, 2016; Das et al., 2020). Consequently, various types of equipment have been proposed to solve these power quality problems, namely.

- Shunt Active Power Filters (SAPF), to mitigate current harmonics (Jia et al., 2020).
- Static Distribution Compensators (DSTATCOM), to mitigate reactive power.
- Dynamic Voltage (DVR) to mitigate voltage unbalance disturbances (Ferreira et al., 2017).
- Unified Power Quality Conditioners (UPQC) to compensate for voltage and current quality problems (Irannezhad et al., 2012; Yang et al., 2021).

Within the SAPF literature, it has been studied extensively, from the different topologies of converters such as those based on Voltage Source Inverters (VSI), Neutral Point Clamped (NPC) and Cascade H-Bridge (CHB) converters (Jin et al., 2020; Po-Ngam, 2014). Depending on the configuration, they can consist of two levels or multilevel. CHB multilevel converters are increasingly seen as a promising solution due to their advantages, such as their high conversion

efficiency (Marzo et al., 2021), modular structure (Hekmati et al., 2021), scalability to extend to more levels (Ramos et al., 2020), and higher number of redundant switching states (Comparatore et al., 2017). Note that this system needs a DC-link that can be provided by using a power supply or capacitors. The power supply would increase the costs of the implementation since nine power supplies are required (Wang J. et al., 2020; Wong et al., 2020). For this reason, capacitors with a large capacitance are typically used to emulate a power supply (Qamar et al., 2020). However, the capacitors absorb and deliver energy at the Point of Common Coupling (PCC) point, and between the converters of the same phase, this causes fluctuations in the DC-link voltages and makes variations compared to the reference (Bosch et al., 2017; Tareen and Mekhief, 2017).

From the control's point of view, the Proportional-Integral-Derivative (PID) and the Hysteresis control are the most applied techniques for power electronic converters. However, non-linear techniques such as the sliding mode control and the Model-based Predictive Control (MPC) have attracted attention in recent years. MPC has some advantages over the conventional linear current controller, such as important flexibility, including constraints and a suitable dynamic response (Rodas et al., 2021). However, MPC has one of its main disadvantages its high computational burden that makes it difficult to implement in complex systems. Also, MPC has a variable switching frequency that causes more significant stress on the switching devices and introduces non-linearities that propagate in the injected current. To solve MPC's variable switching behaviour, some modulation techniques such as Pulse-Width Modulator (PWM), Space Vector Modulation (SVM) (Li and Zhao, 2020; Ronanki and Williamson, 2018), and Modulated MPC have been included in the control scheme. Though, most of them are applied to two-level SAPF. On the other hand, for multilevel SAPF based on CHB, the most usual modulator are Phase-Shift PWM (PSPWM) and Level-Shift PWM (LSPWM). PSPWM has some advantages such as easy compression and that it performs a natural balancing of the capacitor voltages (Rao et al., 2020; Ferreira et al., 2017).

In what follows, some recent works carried out regarding the control and modulation techniques used in this work are presented. In (Tarisciotti et al., 2016), an MPC for a SAPF with the fixed switching frequency is proposed and named M2PC. The modulation is included in the MPC structure and then applied to the SAPF based on a two-level VSI to reduce THD currents. A fast multilevel SVPWM method based on the imaginary coordinate with direct control of redundant vectors or zero sequence components is proposed in (Yuan et al., 2020). This latter presents a modification of the SVPWM technique based on the imaginary coordinate system, which is applied to different topologies of multilevel converters. In (Li et al., 2021), a sliding mode SVPWM method for an HTS SAPF is studied. This non-linear controller is combined with the SVPWM technique to be applied to the two-level SAPF. A simplified 3-D NLM-Based SVPWM technique with voltage-balancing capability for three-level NPC cascaded multilevel converter is proposed in (Lin et al., 2019) that presents a modification of the SVPWM modulation technique based on the closest level modulation, applied to the multilevel NPC converter.

The previous works show different applications of both the control and the modulation technique, where the proposal of this article is the MPC control technique in combination with the SVPWM modulation technique applied to a SAPF based on cascaded H-bridge converters of 7 levels. Then, in this paper, a method of reducing the switching states using the space voltage vectors consists of obtaining the switching states for the three-level configuration. Once the vectors are selected, they are projected for the 7 levels' configuration or more. The main advantage of this technique is the reduction of the computational burden by reducing the voltage vectors that allow the possibility of real-time implementation.

The main contribution of this research is the combination of the MPC with the SV-PSPWM technique applied to the 7-level CHB converter. In addition, a PI control is implemented to balance the DC-link voltages in the experimental platform. The proposed control scheme optimizes the prediction with voltage estimates in combination with the input and output signs of each CHB per phase, avoiding using a constant reference. The proposed MPC controller has been implemented in dSPACE-MicroLabBox platform. Also, tests of the control scheme have been carried out on the experimental bench using different operating points.

The article is organized as follows. In the following section, the mathematical model of SAPF applied in a three-phase system based on 7-level CHB SAPF topology is first presented. Subsequently, the current reference generator, the DC-link control, the predictive model, and the PSPWM modulation are presented. In **Section 3** the experimental results are shown and finally in **Section 4** the conclusions of the work are presented.

FUNDAMENTAL CONCEPTS, ISSUES, AND PROBLEMS

Three-phase SAPF Based on Multimodular CHB Converter Model

The right side of **Figure 1A** shows the general connection scheme of the multimodular SAPF based on 7-level CHB converters to a three-phase distribution power grid at the PCC point. Each CHB module is made up of a DC-link C_{dcx}^ϕ with a voltage v_{dcx}^ϕ and four SiC-MOSFET switching devices, connected 3 CHBs in series per phase. Each CHB cell consists of four trigger signals $S_{xy}^\phi = [0, 1]$, where S represents the trigger signals, $x = [1, 2, 3]$ the number of CHB corresponding per phase, $y = S_{11}, S_{12}, S_{31}$ and S_{32} represents the matrix of switching states according to Table 1, shown in **Figure 1C**, for phase a , performing the same analysis for the other phases and finally $\phi = [a, b, c]$ corresponds to the phases of the three-phase electrical power grid.

The mathematical model of the SAPF based on 7-level CHB converters is obtained by applying Kirchhoff's laws from the DC-link in the outgoing direction of the converter to the AC side of the electrical grid. The dynamics of the system is obtained:

$$\frac{di_c^\phi(t)}{dt} = \frac{v_s^\phi(t)}{L_f} - \frac{v_c^\phi(t)}{L_f} - \frac{R_f i_c^\phi(t)}{L_f} \quad (1)$$

where i_c^ϕ represents the current injected by the filter at the PCC point in each phase, v_s^ϕ the voltages of the electrical power grid, L_f

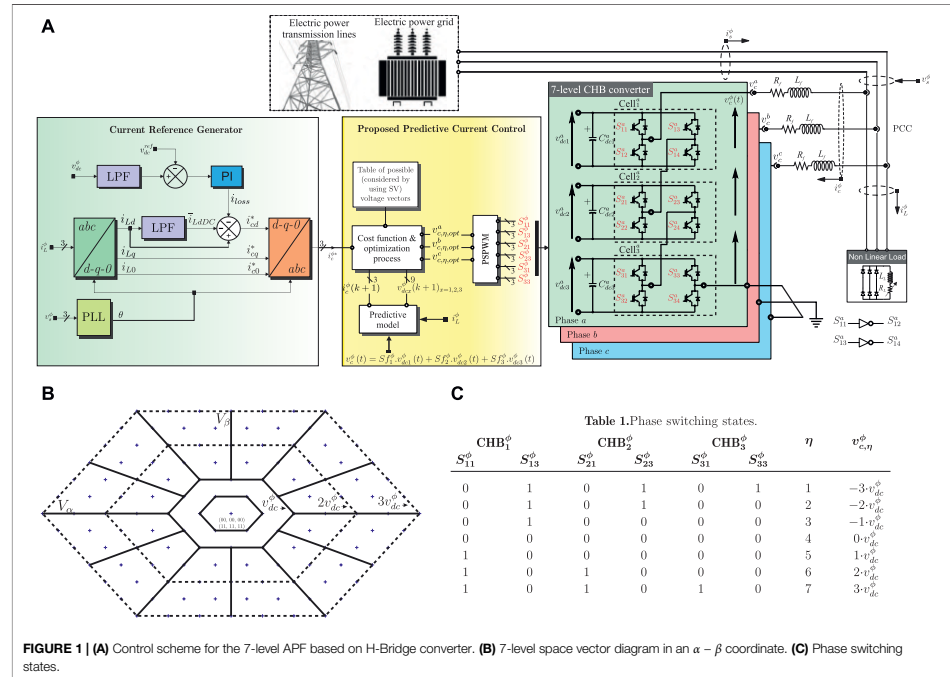


FIGURE 1 | (A) Control scheme for the 7-level APF based on H-Bridge converter. **(B)** 7-level space vector diagram in an $\alpha - \beta$ coordinate. **(C)** Phase switching states.

the output inductance of the filter, v_c^ϕ the output voltage of the converter and R_f the parasitic resistance of the inductance. Due to the CHB topology that uses independent DC-link using capacitors in combination with the activation signals, the model of the converter voltages is obtained:

$$v_c^\phi(t) = (Sf_{11}^\phi - Sf_{12}^\phi) v_{dc1}^\phi(t) + (Sf_{21}^\phi - Sf_{22}^\phi) v_{dc2}^\phi(t) + (Sf_{31}^\phi - Sf_{32}^\phi) v_{dc3}^\phi(t) \quad (2)$$

From this, the control model is obtained, avoiding using a fixed reference voltage. Instead, the measured voltages of each converter with its corresponding sign are used to get the real voltage outputs of the converter.

Current Reference Generation

The calculation of the reference currents $i_c^{\phi*}$ is based on the Synchronous Reference Frame (SRF). **Figure 1A** (left part) shows the detail procedure. First, the angle θ of the electrical power grid is obtained through a Phase Locked Loop (PLL). This angle is used to transform from $a-b-c$ plane to the $d-q-0$ plane, and viceversa. Then, a Low-Pass Filter (LPF) is used to eliminate the AC component of the load measurement current i_{Ld} (d -component).

Before the operation of the SAPF, all capacitors need to be charged to the reference voltage v_{dc}^{ref} . The SAPF during its operation can absorb or inject current into the electrical grid. This latter produces the charge and discharge of the C_{dcx}^ϕ capacitors of each CHB. Consequently, it causes the unbalance of the DC-link voltages (Li et al., 2017). To solve this issue, a Proportional-Integral (PI) controller is used that provides the loss current i_{loss} of the capacitors which is absorbed from the electrical grid (Sohagh et al., 2020). Therefore, the loss current represents the consumption currents in each phase of the C_{dcx}^ϕ capacitors, and the PI control is using to compensate this loss in such a way as to balance the voltage of the DC-link v_{dcx}^ϕ (Ray et al., 2017). The equations corresponding to the PI control in discrete time are shown below (Pandurangan et al., 2020; Zhou et al., 2020):

$$e^\phi(k) = v_{dc}^{ref} - v_{dc1}^\phi \quad (3)$$

$$i_{loss}^\phi = i_{loss}^\phi(k-1) + kp(e^\phi(k) - e^\phi(k-1)) + T_{PI} ki e^\phi(k) \quad (4)$$

$$i_{loss}^\phi = \frac{1}{3} \sum_{\phi=a,b,c} i_{loss}^\phi \quad (5)$$

where $e^\phi(k)$ represents the error between the reference and the previously filtered measured voltages v_{dc1}^ϕ . Then, the loss current i_{loss}^ϕ is calculated, $i_{loss}^\phi(k-1)$ being the loss current estimated in

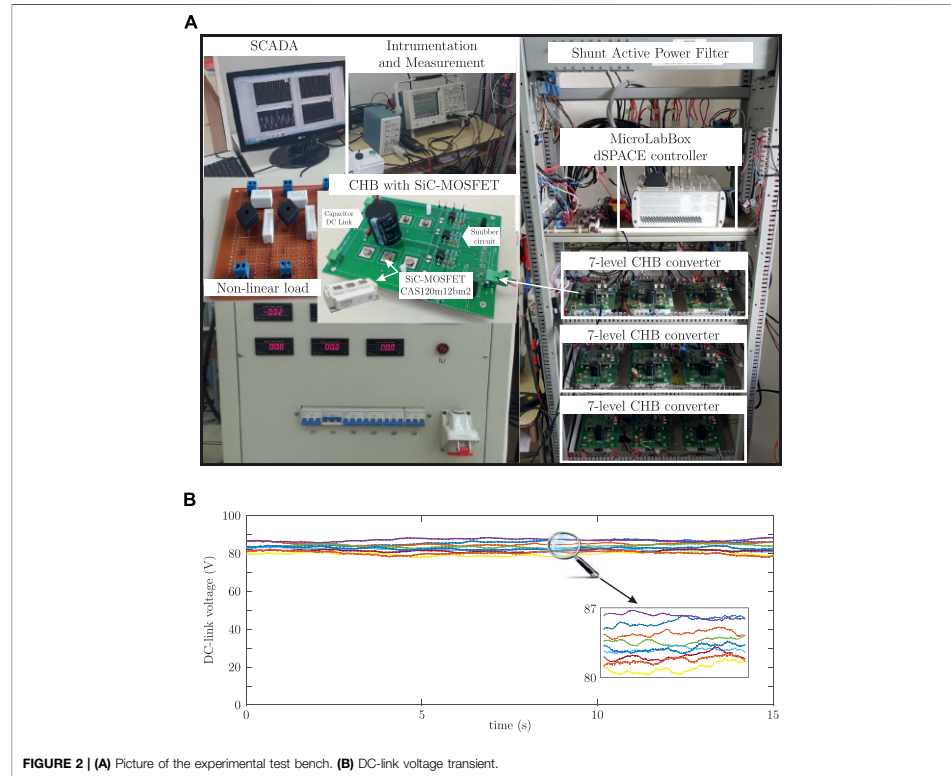


FIGURE 2 | (A) Picture of the experimental test bench. **(B)** DC-link voltage transient.

the previous instant, $e(k-1)$ the voltage error calculated during the last instant, T_{PI} represents the PI controller actuation time and finally i_{loss} which represents the average of the loss currents of each phase. Then, since the reference in d component of the current reference is obtained, the inverse Park transformation is applied to find the reference currents $i_c^{\phi*}$ to be used by the proposed model predictive current controller.

Predictive Model

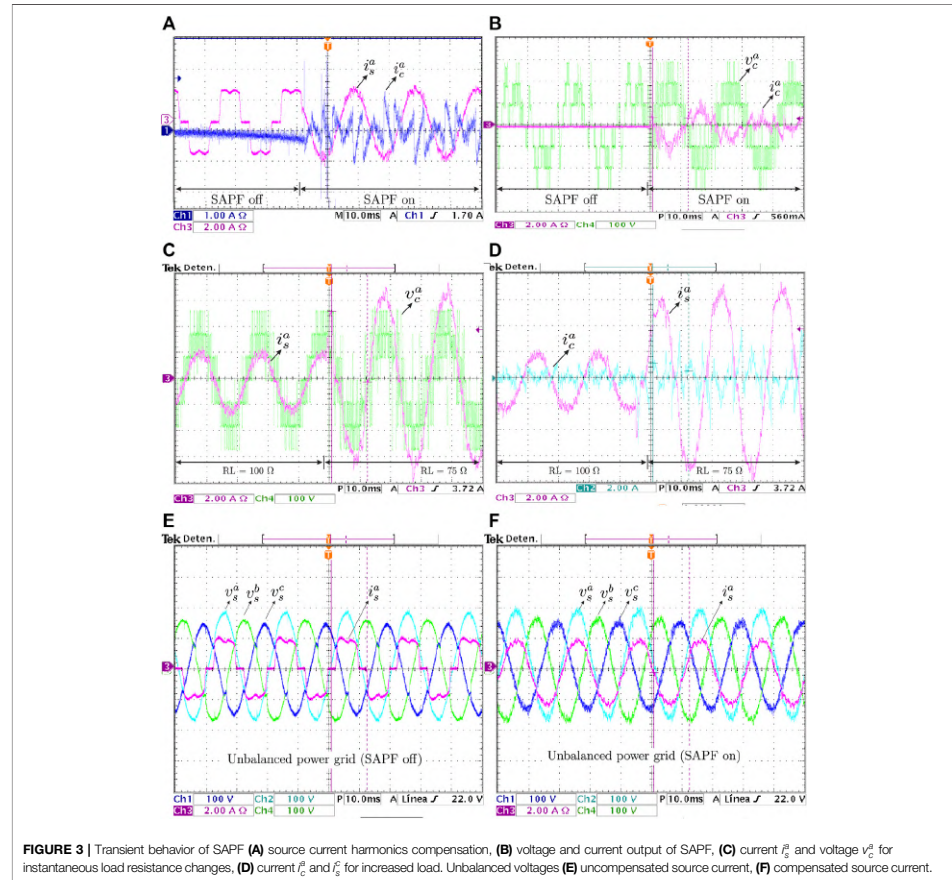
The predictive model can be obtained from Eq. 1 by using a forward-Euler discretization method (Boukezata et al., 2017). Euler's method is the most basic explicit method for numerical integration of ordinary differential equations and consequently carries a low computational burden, which benefits the experimental implementation (Jia et al., 2020). The SAPF discrete-time model is given by:

$$i_c^{\phi}(k+1) = \left(1 - \frac{R_f T_s}{L_f}\right) i_c^{\phi}(k) + \frac{T_s}{L_f} (v_c^{\phi}(k) - v_s^{\phi}(k)) \quad (6)$$

where k identifies the actual discrete-time sample, T_s is the sampling time, and $i_c^{\phi}(k+1)$ is a prediction of the SAPF phase currents made at sample k . Also, in Eq. 6, $i_c^{\phi}(k)$ corresponds to the measured current at the output filter in the current sampling time k . While $v_s^{\phi}(k)$ corresponds to the measured phase voltage in the electrical grid at the same sampling time k . Then, these measured values are used by the predictive. Last, $v_c^{\phi}(k)$ is computed at each sampling instant using the discrete-time version of Eq. 2, and uses the measured DC-link capacitor voltages $v_{dc1}^{\phi}(k)$.

Cost Function and Optimization Process

In MPC technique, a cost function is calculated for different switching state conditions of a system under study to find the most suitable voltage vector. In other words, for all feasible switching state conditions, the cost function is computed, and then, the one that minimizes a pre-defined cost function is selected and applied during the next sampling time to the system. In this paper, the cost function is defined as the error between the prediction and the reference. In the three-phase



control scheme, the cost functions are evaluated independently from the following equations:

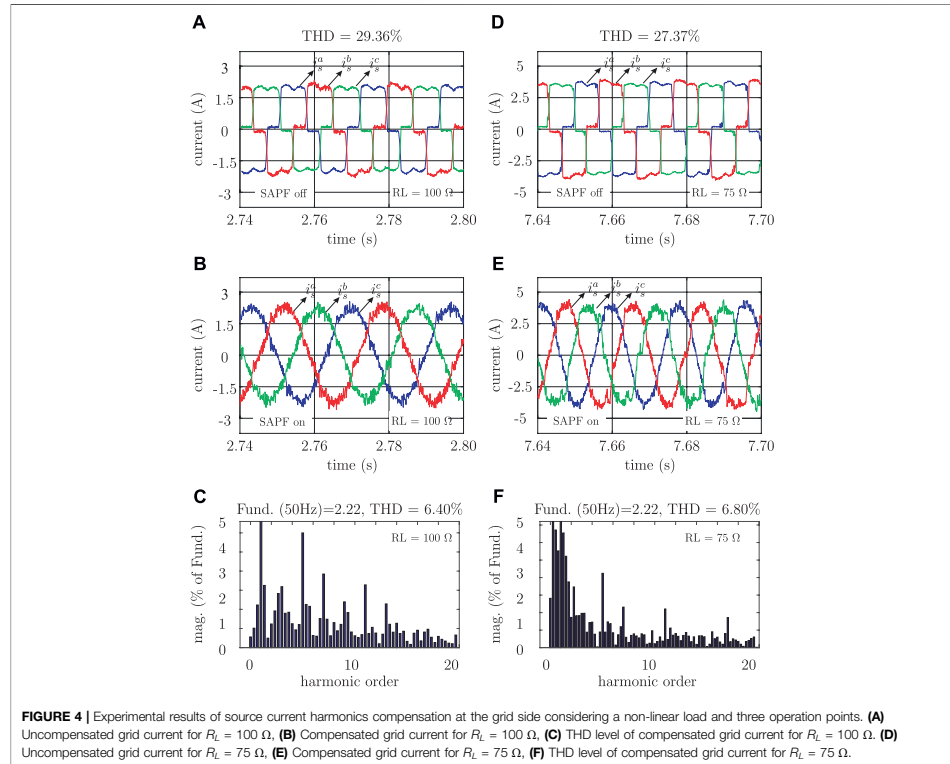
$$\begin{aligned} g^a &= \|i_c^{a*} - i_c^a(k+1)\|^2 \\ g^b &= \|i_c^{b*} - i_c^b(k+1)\|^2 \\ g^c &= \|i_c^{c*} - i_c^c(k+1)\|^2. \end{aligned} \quad (7)$$

Next, the optimization algorithm selects the optimal vector $S_{\eta opt}^{\phi}$ which corresponds to the voltage that minimizes the cost function, to then be sent to the modulator stage.

Space Vector Phase-Shift PWM Technique

As mentioned in the previous section, the optimization algorithm evaluates all feasible switching states. SAPF based on 7-level CHB

converters, consists of $2^{\psi_{S\psi}}$ which is equivalent to 264 144 voltage vectors, where $S_{\psi} = 6$ corresponds to the six control signals and $\psi = 3$ represents the three CHBs per phase. This latter leads to a high computational burden that makes it impossible to be implemented in digital signal processors available today. Therefore, in this paper, a modulation structure that consists of a combination of the vector space with phase shift modulation is proposed. The aim of this approach is to reduce the computational cost by reducing the number of vectors using as a base of 3-level CHB topology corresponding to one CHB per phase, where the vectors are represented as the first and second hexagons delineated as shown in **Figure 1B**, the third and fourth hexagon represent the second level by adding a CHB, the fifth and sixth hexagon define the third level by adding a third CHB (He et al., 2020). To



reduce the number of vectors, the first-level vectors extrapolate to the second and third levels. For instance, if the optimal switching states correspond to the first level are (1 0 1) to select the optimal voltage vectors corresponding to the second level is (2 0 2), the same analysis is carried out for the voltage vectors corresponding to the third level. This proposal significantly reduces the interactions from 264 144 to 54 corresponding to the number of points in the diagram in vector space and thus reducing the computational cost and making possible the real-time implementation (Wang C. et al., 2020; Yuan et al., 2020).

Once the optimal voltage level has been selected, the PSPWM is carried out, which consists of three triangular carriers $\frac{180^\circ}{3}$ out of phase with each other with the same amplitude and the same frequency to obtain the activation times of the trigger signals (Gregor et al., 2021).

$$v_{ct}^\phi = \frac{v_{c,\eta,opt}^\phi}{3} \quad (8)$$

where v_{ct}^ϕ is a normalized modulator between -1 and 1, and $v_{c,\eta,opt}^\phi$ are the optimal voltage levels selected in the vector space. To make the thing clearer, Algorithm 1 summarizes the optimization process.

Algorithm 1. Optimization algorithm of the proposed modulated MPC current controller.

1. Initialize $g_{opt}^\phi := \infty$, $g_{opt}^\phi := \infty$, $g_{opt}^\phi := \infty$, $\eta := 0$
2. Compute the current references
3. while $\eta \leq \epsilon$ do
4. $S_{opt}^\phi \leftarrow S_{opt}^\phi \forall x \text{ and } y = 1, 2, 3$
5. Calculate the prediction currents
6. Compute the cost function
7. if $g^\phi < g_{opt}^\phi$ then
8. $g_{opt}^\phi \leftarrow g^\phi$, $S_{opt}^\phi \leftarrow S_{opt}^\phi$
9. end if
10. if $g^\phi < g_{opt}^\phi$ then
11. $g_{opt}^\phi \leftarrow g^\phi$, $S_{opt}^\phi \leftarrow S_{opt}^\phi$
12. end if
13. if $g^\phi < g_{opt}^\phi$ then
14. $g_{opt}^\phi \leftarrow g^\phi$, $S_{opt}^\phi \leftarrow S_{opt}^\phi$
15. end if
16. $\eta := \eta + 1$
17. end while
18. Compute the modulation signals
19. Get the turn-on times of the firing signals
20. Apply the firing signals.

EXPERIMENTAL ASSESSMENT

The DSPACE MicroLabBOX was used as controller in an experimental bench of SAPF based on 7-level CHB connected to a balanced power grid with a non-linear load. Each converter uses a SiC-MOSFET switching devices and a DC-link as shown in **Figure 2**. Then, to verify the performance of the proposed MPC technique, several experimental tests have been carried out using the following parameters: $v_s^\phi = 120$ Vrms, $v_{dc}^{ref} = 85$ V, $C_{dcx} = 23\,420$ μ F, $L_f = 10$ mH, carrier frequency $f_c = 1$ kHz for the PSPWM.

First, the DC-link voltage regulation is analyzed. The PI control parameters are $kp = 0.587$ and $ki = 0.293$ 5. So, to verify the PI control that acts on the load and balance of the DC-link voltages, the dynamic response of the voltages v_{dc}^ϕ is shown in **Figure 2B**. Taking into account a reference voltage $v_{dc}^{ref} = 85$ V, a balance of the voltages can be observed with an error of ± 5 V which represents an error of approximately 5%.

Then, a dynamic analysis of the SAPF is performed. **Figures 3A,B** show the measured current i_c^ϕ at the converter output before and after activating the SAPF. It can be notice, in **Figure 3A**, how the grid current i_c^ϕ is compensated with a sinusoidal waveform. **Figure 3B** includes the voltage v_c^ϕ of 7 levels at the converter output. In **Figure 3C** the dynamic response of the converter output voltage v_c^ϕ and the electrical power grid current i_s^ϕ are presented when a load change occurs $R_L = 75\ \Omega$ to $R_L = 50\ \Omega$. A good dynamic response can be observed with a low current injection of about 2 A peak-to-peak to 6 A peak-to-peak. In **Figure 3D** the current injected by the filter i_c^ϕ is shown against the variation of the load and the current of the electrical power grid i_s^ϕ when the load varies. Next, in **Figure 3E** a test of the proposed control algorithm is shown against a variation of 10% of the voltages of the electrical power grid v_s^ϕ and the load current i_L^ϕ when the SAPF is off, which leads to an distorted source current. However, when the SAPF is activated, under the 10% of variation of the voltages of the electrical grid, the current of the electrical power grid i_s^ϕ compensated, as show in **Figure 3E**.

Last, the analysis of the Total Harmonic Distortion (THD) of the electrical grid current under two non-linear load conditions has been carried out. **Figure 4A** shows the uncompensated (SAPF off) electrical power grid currents i_s^ϕ . **Figure 4B** shows the i_s^ϕ when en SAPF is on, where it can be appreciated the sinusoidal waveform. The same analysis has been performed $R_L = 75\ \Omega$ as depicted in

Figure 4D,E. In both cases, a considerable reduction of the THD has been obtained, that corresponds to 29.9–6.4%, and 27.37 to 6.8%, for a $R_L = 100\ \Omega$ and $R_L = 75\ \Omega$, respectively.

CONCLUSION

This paper presented the real-time implementation of a model predictive current controller equipped with a modulation stage of a SAPF based on 7-level CHB converters, using SiC-MOSFET switching devices. The novel control scheme combines the concepts of model predictive control with the SV-PSPWM technique with the aim to reduce the computational burden. In addition, PI control is added to balance the DC-link voltages of the capacitors. The proposed control scheme has been validated experimentally. It has been shown that the proposed control can reduce 80% of THD caused by non-linear loads. Moreover, the robustness and effectiveness have been demonstrated under different operating points in both, in steady and transient conditions. Future works may include a comparative study of the proposed control schemes against classic control methods.

DATA AVAILABILITY STATEMENT

The original contributions presented in the study are included in the article/Supplementary Material, further inquiries can be directed to the corresponding author.

AUTHOR CONTRIBUTIONS

AR conceived the idea for this paper. AR, JP and JR were responsible for the primary writing of the manuscript, while LC, MA and RG were responsible for revising the manuscript. All authors contributed to the article and approved the submitted version.

FUNDING

The Paraguayan Government supported this work through the CONACYT grant POSG16-05 and the PRONII program.

REFERENCES

- Bosch, S., Staiger, J., and Steinhart, H. (2017). Predictive Current Control for an Active Power Filter with LCL-Filter. *IEEE Trans. Ind. Electron.* 65, 4943–4952.
- Boukezata, B., Chaoui, A., Gaubert, J.-P., and Hachemi, M. (2017). "Implementation of Predictive Current Control for Shunt Active Power Filter," in 2017 6th International Conference on Systems and Control (ICSC), 133–138. doi:10.1109/icosc.2017.7958726
- Comparatore, L., Gregor, R., Rodas, J., Pacher, J., Renault, A., and Rivera, M. (2017). "Model Based Predictive Current Control for a Three-phase cascade H-Bridge Multilevel Statcom Operating at Fixed Switching Frequency," in 2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG) (Florianopolis, Brazil: IEEE), 1–6. doi:10.1109/pedg.2017.7972540
- Das, S. R., Ray, P. K., Sahoo, A. K., Balasubramanian, K., and Reddy, G. S. (2020). Improvement of Power Quality in a Three-phase System Using an Adaline-Based Multilevel Inverter. *Front. Energ. Res.* 8, 23. doi:10.3389/fenrg.2020.00023
- Ferreira, S. C., Gonzatti, R. B., Pereira, R. R., da Silva, C. H., da Silva, L. B., and Lambert-Torres, G. (2017). Finite Control Set Model Predictive Control for Dynamic Reactive Power Compensation with Hybrid Active Power Filters. *IEEE Trans. Ind. Electron.* 65, 2608–2617.
- Gregor, R., Pacher, J., Espinoza, A., Renault, A., Comparatore, L., and Ayala, M. (2021). Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter. *Energies* 14, 4698. doi:10.3390/en14154698

- Habibullin, M., Pikalov, V., Mescheryakov, V., and Valtchev, S. (2014). "Active Power Filter with Common Dc Link for Compensation of Harmonic Distortion in Power Grids," in 2014 16th International Power Electronics and Motion Control Conference and Exposition, 1345–1349. doi:10.1109/EPEPEMC.2014.6980700
- He, Y., Liu, Y., Lei, C., and Liu, J. (2020). Equivalent Space Vector Output of Diode Clamped Multilevel Inverters through Modulation Wave Decomposition under Carrier-Based PWM Strategy. *IEEE Access* 8, 104918–104932. doi:10.1109/access.2020.2999879
- Hekmati, P., Brown, I., and Shen, Z. (2021). Open Circuit Switch Fault Detection in Flying Capacitor and Cascaded H-Bridge Multilevel Converters. *IEEE Trans. Power Electron.* 36, 12332–12341. doi:10.1109/tpe.2021.3078158
- Irannezhad, F., Hosseini, S. H., Abedi, M., and Vahidi, B. (2012). "Using the Instantaneous Power Theory in Order to Control the Current in the Parallel Active Filter to Compensate Reactive Power and Reduction of Harmonics," in 2012 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES), 1–5. doi:10.1109/PEDES.2012.6484390
- Jia, G., Chen, M., Tang, S., Zhang, C., and Zhao, B. (2020). A Modular Multilevel Converter with Active Power Filter for Submodule Capacitor Voltage Ripples and Power Losses Reduction. *IEEE Trans. Power Electron.* 35, 11401–11417. doi:10.1109/tpe.2020.2982440
- Jin, Q., Yao, Z., and Guo, M. (2020). "A Control Method of Shunt Active Power Filter for System-wide Harmonic Suppression Based on Complex-Valued Neural Network," in 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia), 1543–1548. doi:10.1109/IPEMC-ECCEAsia48364.2020.9368080
- Li, W., Hu, J., Hu, S., Yang, H., Yang, H., and He, X. (2017). Capacitor Voltage Balance Control of Five-Level Modular Compositied Converter with Hybrid Space Vector Modulation. *IEEE Trans. Power Electron.* 33, 5629–5640.
- Li, Y., and Zhao, Y. (2020). A Virtual Space Vector Model Predictive Control for a Seven-Level Hybrid Multilevel Converter. *IEEE Trans. Power Electron.* 36, 3396–3407.
- Li, Y., Zhou, Q., Mu, S., Zhang, T., Li, H., and Wang, J. (2021). A Sliding Mode Svpwm Method for a Hts Shunt Active Power Filter. *IEEE Trans. Appl. Supercond.* 31, 1–2. doi:10.1109/tasc.2021.3117746
- Lin, H., Shu, Z., Yao, J., Yan, H., Zhu, L., Luo, D., et al. (2019). A Simplified 3-d Nlm-Based Svpwm Technique with Voltage-Balancing Capability for 3lnpc Cascaded Multilevel Converter. *IEEE Trans. Power Electron.* 35, 3506–3518.
- Marzo, I., Sanchez-Ruiz, A., Barrena, J. A., Abad, G., and Murguza, I. (2021). Power Balancing in Cascaded H-Bridge and Modular Multilevel Converters under Unbalanced Operation: A Review. *IEEE Access*. doi:10.1109/access.2021.3103337
- Mishra, A. K., Das, S. R., Ray, P. K., Mallick, R. K., Mohanty, A., and Mishra, D. K. (2020). PSO-GWO Optimized Fractional Order PID Based Hybrid Shunt Active Power Filter for Power Quality Improvements. *IEEE Access* 8, 74497–74512. doi:10.1109/access.2020.2988611
- Motta, L., and Faundes, N. (2016). "Active/Passive Harmonic Filters: Applications, Challenges & Trends," in 2016 17th International Conference on Harmonics and Quality of Power (ICHQP), 657–662. doi:10.1109/ICHQP.2016.7783319
- Pandurangan, R., Kaliannan, P., and Shanmugam, P. (2020). Effects of Current Distortion on Dc Link Inductor and Capacitor Lifetime in Variable Frequency Drive Connected to Grid with Active Harmonic Filter. *IEEE Trans. Industry Appl.* 57, 492–505.
- Po-Ngam, S. (2014). "The Simplified Control of Three-phase Four-Leg Shunt Active Power Filter for Harmonics Mitigation, Load Balancing and Reactive Power Compensation," in 2014 11th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON), 1–6. doi:10.1109/ECTICon.2014.6839832
- Qamar, M. A., Wang, K., Zheng, Z., Wang, S., and Li, Y. (2020). A Simplified Virtual Vector PWM Algorithm to Balance the Capacitor Voltages of Four-Level Diode-Clamped Converter. *IEEE Access* 8, 180896–180908. doi:10.1109/access.2020.3028444
- Ramos, E. R., Leyva, R., G. Farivar, G., Tafti, H. D., Townsend, C. D., and Pou, J. (2020). Incremental Passivity Control in Multilevel Cascaded H-Bridge Converters. *IEEE Trans. Power Electron.* 35, 8766–8778. doi:10.1109/tpe.2020.2965164
- Rao, B. N., Suresh, Y., Panda, A. K., Naik, B. S., and Jammala, V. (2020). Development of Cascaded Multilevel Inverter Based Active Power Filter with Reduced Transformers. *Cpss Tpea* 5, 147–157. doi:10.24295/cpsstpea.2020.00013
- Ray, S., Gupta, N., and Gupta, R. A. (2017). "Advanced PWM for Balancing DC-link Voltages in Seven-Level Chb Inverter Based Active Filter," in 2017 Recent Developments in Control, Automation Power Engineering (RDCAPE), 291–296. doi:10.1109/RDCAPE.2017.8358284
- Rodas, J., Gonzalez-Prieto, I., Kali, Y., Saad, M., and Doval-Gandoy, J. (2021). Recent Advances in Model Predictive and Sliding Mode Current Control Techniques of Multiphase Induction Machines. *Front. Energ. Res.* 9, 445. doi:10.3389/fenrg.2021.729034
- Ronanki, D., and Williamson, S. S. (2018). A Simplified Space Vector Pulse Width Modulation Implementation in Modular Multilevel Converters for Electric Ship Propulsion Systems. *IEEE Trans. Transportation Electrification* 5, 335–342.
- Sohagh, K. S., Wang, L., Han, X., Qin, W., Zhang, D., and Meng, R. (2020). "Analysis of Id-Iq Strategy for Active Power Filter," in 2020 15th IEEE Conference on Industrial Electronics and Applications (ICIEA), 722–725. doi:10.1109/iciea48937.2020.9248335
- Tareen, W. U. K., and Mekhief, S. (2017). Three-phase Transformerless Shunt Active Power Filter with Reduced Switch Count for Harmonic Compensation in Grid-Connected Applications. *IEEE Trans. Power Electron.* 33, 4868–4881.
- Tarisciotti, L., Formentini, A., Gaeta, A., Degano, M., Zanchetta, P., Rabbeni, R., et al. (2016). Model Predictive Control for Shunt Active Filters with Fixed Switching Frequency. *IEEE Trans. Industry Appl.* 53, 296–304.
- Wang, C., Zhong, Q.-C., Zhu, N., Chen, S.-Z., and Yang, X. (2020a). Space Vector Modulation in the 45° coordinates $\alpha\beta$ for Multilevel Converters. *IEEE Trans. Power Electron.* 36, 6525–6536.
- Wang, J., Jin, J., Abu-Siada, A., and Zheng, L. (2020b). "Sliding Mode SVPWM Current Control for Shunt Active Power Filter," in 2020 IEEE International Conference on Applied Superconductivity and Electromagnetic Devices (ASEMD) (Tianjin, China: IEEE), 1–2. doi:10.1109/asemd49065.2020.9276260
- Wong, M.-C., Pang, Y., Xiang, Z., Wang, L., and Lam, C.-S. (2020). Assessment of Active and Hybrid Power Filters under Space Vector Modulation. *IEEE Trans. Power Electron.* 36, 2947–2963.
- Yang, J., Liu, Y., and Yan, R. (2021). A Comparison of Finite Control Set and Continuous Control Set Model Predictive Control Schemes for Model Parameter Mismatch in Three-phase Apf. *Front. Energ. Res.* 9, 404. doi:10.3389/fenrg.2021.727364
- Yuan, X., Gao, Y., and Li, Y. (2020). A Fast Multilevel Svpwm Method Based on the Imaginary Coordinate with Direct Control of Redundant Vectors or Zero Sequence Components. *IEEE Open J. Ind. Electron. Soc.* 1, 355–366. doi:10.1109/ojes.2020.3044705
- Zhou, J., Yuan, Y., and Dong, H. (2020). Adaptive DC-link Voltage Control for Shunt Active Power Filters Based on Model Predictive Control. *IEEE Access* 8, 208348–208357. doi:10.1109/access.2020.3038459

Conflict of Interest: The authors declare that the research was conducted in the absence of any commercial or financial relationships that could be construed as a potential conflict of interest.

Publisher's Note: All claims expressed in this article are solely those of the authors and do not necessarily represent those of their affiliated organizations, or those of the publisher, the editors and the reviewers. Any product that may be evaluated in this article, or claim that may be made by its manufacturer, is not guaranteed or endorsed by the publisher.

Copyright © 2022 Renault, Pacher, Comparatore, Ayala, Rodas and Gregor. This is an open-access article distributed under the terms of the Creative Commons Attribution License (CC BY). The use, distribution or reproduction in other forums is permitted, provided the original author(s) and the copyright owner(s) are credited and that the original publication in this journal is cited, in accordance with accepted academic practice. No use, distribution or reproduction is permitted which does not comply with these terms.

ARTÍCULO 4

MODEL PREDICTIVE CONTROL OF MODULAR 7-LEVEL CONVERTER BASED ON SIC-MOSFET DEVICES - AN EXPERIMENTAL ASSESSMENT

Article

Model Predictive Control of a Modular 7-Level Converter Based on SiC-MOSFET Devices—An Experimental Assessment[†]

Raúl Gregor , Julio Pacher , Alfredo Renault , Leonardo Comparatore  and Jorge Rodas * 

Laboratory of Power and Control Systems (LSPyC), Facultad de Ingeniería, Universidad Nacional de Asunción, Luque 2060, Paraguay; rgregor@ing.una.py (R.G.); jpacher@ing.una.py (J.P.); arenauld@ing.una.py (A.R.); lcomparatore@ing.una.py (L.C.)

* Correspondence: jrodas@ing.una.py

[†] This paper is an extended version of our paper published in the World Multiconference on Systemics, Cybernetics and Informatics, vol. 18, no. 5, pp. 57–61, 2020.

Abstract: Power converter technology has expanded into a wide range of low, medium, and high power applications due to the ability to manage electrical energy efficiently. In this regard, the modular multilevel converter has become a viable alternative to ensure an optimal harmonic profile with a sinusoidal voltage at the load side. Model predictive control (MPC) is a state-of-the-art technique that has been successfully used to control power electronic converters due to its ability to handle multiple control objectives. Nevertheless, in the classical MPC approach, the optimal vector is applied during the whole sampling period producing an output voltage. This solution causes an unbalanced switching frequency of the power semiconductor, which then causes unbalanced stress on the power devices. Modulation strategies have been combined with MPC to overcome these shortcomings. This paper introduces the experimental assessment of a 7-level converter combining a simple phase shift multicarrier pulse-width modulation approach with the MPC technique. A custom test-bed based on SiC-MOSFETs switches is used to validate the proposal.

Keywords: model predictive control; phase shift multicarrier pulse-width modulation; modular converter; multilevel converter



Citation: Gregor, R.; Pacher, J.; Renault, A.; Comparatore, L.; Rodas, J. Model Predictive Control of a Modular 7-Level Converter Based on SiC-MOSFET Devices—An Experimental Assessment. *Energies* **2022**, *15*, 5242. <https://doi.org/10.3390/en15145242>

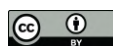
Academic Editor: Alon Kuperman

Received: 30 May 2022

Accepted: 4 July 2022

Published: 20 July 2022

Publisher's Note: MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.



Copyright: © 2022 by the authors. Licensee MDPI, Basel, Switzerland. This article is an open access article distributed under the terms and conditions of the Creative Commons Attribution (CC BY) license (<https://creativecommons.org/licenses/by/4.0/>).

1. Introduction

Power converter technologies play an increasingly important role in many applications mainly due to their ability to efficiently manage electrical energy [1]. In this regard, the high penetration of power electronic converters has been justified primarily because of the growth of the electricity generated by renewable energies such as solar and wind [2]. Since all power converters connected to the grid must fulfill the grid codes, power quality has recently become one of the main issues to solve [3,4]. A power quality problem can be seen as the divergence of magnitude and frequency from the ideal sinusoidal waveform [5,6]. This divergence typically impacts currents and voltage at the grid side; the load side has been proposed in several papers to address the power quality issues at the load side [7,8]. The dizzying advance of power converters has been enhanced by developing high-performance microprocessors capable of implementing complex nonlinear digital controllers. The field of power electronic semiconductors has recently developed new high-speed switching devices with tremendous low on-state loss. One of the most promising power electronic semiconductors is the SiC-MOSFET used in this paper. As a result, new power electronic converters can be smaller than the classical ones [9].

Conventional two-level voltage source converters (2L-VSCs) are still one of the most used converters for many applications, and, as all VSCs, they are considered the fundamental component in the conversion energy system. However, the reduced number of levels of 2L-VSCs cause loss problems and poor power quality due to their bad harmonic profile [10,11]. To solve this issue, the modular multilevel converter (MMC) has drawn the

attention of both industry and academic sectors due to its capability to generate sinusoidal voltages and currents with a low content of harmonic distortions at the load side. Among these MMC topologies, the cascade H-Bridge (CHB) is a popular choice because of its modularity, which simplifies the extension for a higher number of levels of the MMC. Moreover, the MMC does not demand a vast number of flying capacitors or clamping diodes [12]. Consequently, the CHB-based MMC is currently a competitive choice in the new era of VSCs [13].

Commonly the CHB-based MMC uses IGBT as switching. Nevertheless, the SiC-MOSFET has been used as an alternative mainly because it can reach higher switching frequencies than IGBT devices [14,15]. Yet, it is not enough to incorporate faster switching to the MMC to improve the power quality [16,17]. Instead, it is essential to manage this problem with a suitable controller. In this regard, model predictive control (MPC) has been successfully used to control VSCs due to its ability to handle multiple control goals and constraints, straightforward implementation, and quick transient response [18,19]. However, the MPC scheme operates with variable frequency leading to a spread switching spectrum [20]. To eliminate the variable switching frequency behavior of the classical MPC, this article introduces a fixed switching frequency MPC (FSF-MPC) based on a phase shift multicarrier pulse-width modulation (PSM-PWM) approach [21,22] and the experimental assessment of the CHB-based MMC [23].

This article is divided as follows. Section 2 introduces the mathematical model of the CHB-based MMC topology. Then, in Section 3, the MMC's predictive model is derived, and the proposed MPC strategy is presented. In Section 4, some figures of merits are used as a reference to analyze the obtained experimental results. Finally, the main conclusions of this work are given in the last section.

2. Proposed 7-Level MMC Topology

Figure 1 shows the proposed MMC scheme. Each MMC has four SiC-MOSFETs and is fed by an independent dc-link. To obtain the 7-level MMC, connecting in a series of three cells is necessary for each phase. S_{xy}^{ϕ} represent the firing signals, with being ϕ the phase a , b , or c , while x is the cell number in each phase and y the switching device in each cell ($y = 1, 2, 3$, or 4). Some firing signal combinations are shown in Table 1 for phase “a”. The firing signals for phases b and c can be obtained likewise, taking into account the permitted combinations and avoiding short circuits [24,25].

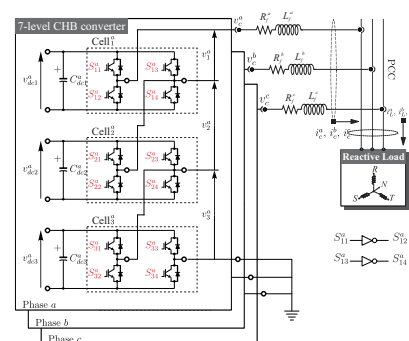


Figure 1. Modular multilevel converter based on cascade H-Bridge.

Table 1. Possible combinations of firing signals.

S_η^a						η	$v_{c,\eta}^a$
Cell $_1^a$		Cell $_2^a$		Cell $_3^a$			
S_{11}^a	S_{13}^a	S_{21}^a	S_{23}^a	S_{31}^a	S_{33}^a		
0	0	0	0	0	0	1	$0 \cdot v_{dc}^a$
0	0	0	0	0	1	2	$-1 \cdot v_{dc}^a$
0	0	0	0	1	0	3	$1 \cdot v_{dc}^a$
.	.	.	.	.	.	.	.
0	1	0	1	0	0	21	$-2 \cdot v_{dc}^a$
0	1	0	1	0	1	22	$-3 \cdot v_{dc}^a$
.	.	.	.	.	.	.	.
1	0	1	0	1	0	43	$3 \cdot v_{dc}^a$
.	.	.	.	.	.	.	.
1	0	1	0	1	1	44	$2 \cdot v_{dc}^a$
.	.	.	.	.	.	.	.

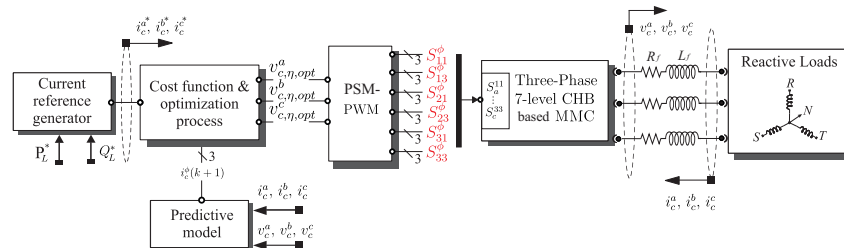
Figure 2 depicts the proposed FSF-MPC control that uses the explicit MMC's mathematical model to compute the predictive behavior of the control actions for every switching state. It is essential to highlight that the 7-level CHB-based MMC is tied to the load through an RL filter. Kirchhoff's circuit laws can be used to obtain the system's dynamic. The following equation is the state-space representation obtained using Kirchhoff's rules on the AC side.

$$\begin{bmatrix} i_c^a(t) \\ i_c^b(t) \\ i_c^c(t) \end{bmatrix} = \mathbb{F} \begin{bmatrix} i_c^a(t) \\ i_c^b(t) \\ i_c^c(t) \end{bmatrix} + \mathbb{G} \begin{bmatrix} -v_c^a(t) \\ -v_c^b(t) \\ -v_c^c(t) \end{bmatrix}, \quad (1)$$

where

$$\mathbb{F} = \begin{bmatrix} -\frac{R_f}{L_f} & 0 & 0 \\ 0 & -\frac{R_f}{L_f} & 0 \\ 0 & 0 & -\frac{R_f}{L_f} \end{bmatrix}, \quad \mathbb{G} = \begin{bmatrix} \frac{1}{L_f} & 0 & 0 \\ 0 & \frac{1}{L_f} & 0 \\ 0 & 0 & \frac{1}{L_f} \end{bmatrix}. \quad (2)$$

L_f represents the inductive filter, which has a parasitic resistance (R_f) that is connected between the point of common coupling (PCC) and the MMC's output.

**Figure 2.** Proposed FSF-MPC control scheme applied to the 7-level MMC.

3. MMC Predictive Model

A forward-Euler discretization procedure has been used to reduce the computational burden of the FSF-MPC. Then, the predictive model can be obtained from (1), with the following equation as the MMC discrete-time model [26,27].

$$\begin{bmatrix} \hat{i}_c^a(k+1) \\ \hat{i}_c^b(k+1) \\ \hat{i}_c^c(k+1) \end{bmatrix} = \mathbb{A} \begin{bmatrix} i_c^a(k) \\ i_c^b(k) \\ i_c^c(k) \end{bmatrix} + \mathbb{B} \begin{bmatrix} -v_c^a(k) \\ -v_c^b(k) \\ -v_c^c(k) \end{bmatrix}, \quad (3)$$

where

$$\mathbb{A} = \begin{bmatrix} a_1 & 0 & 0 \\ 0 & a_1 & 0 \\ 0 & 0 & a_1 \end{bmatrix}, \mathbb{B} = \begin{bmatrix} \frac{T_s}{L_f} & 0 & 0 \\ 0 & \frac{T_s}{L_f} & 0 \\ 0 & 0 & \frac{T_s}{L_f} \end{bmatrix}, \quad (4)$$

with $a_1 = \left(1 - \frac{R_f T_s}{L_f}\right)$ and T_s as the sampling time.

3.1. Current Reference Generation

The FSF-MPC technique requires the previous calculation of the reference currents to calculate the cost function in (8). Therefore, firstly, we must select the active and reactive power reference P_L^* and Q_L^* to be applied to the load side, considering that the voltage references v_{sc}^ϕ are the maximum voltages of the fundamental frequency at the output of the multilevel converter. Using the Clarke transformation matrix ($\mathbf{T}$), the currents and voltages can be represented in static reference frame $\alpha - \beta$ as:

$$\begin{bmatrix} v_{sc}^\alpha \\ v_{sc}^\beta \\ v_{sc}^c \end{bmatrix} = \underbrace{\sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix}}_{\mathbf{T}} \begin{bmatrix} v_{sc}^a \\ v_{sc}^b \\ v_{sc}^c \end{bmatrix}. \quad (5)$$

Then, the relationship between the active and reactive power, as a function of the current references in $\alpha - \beta$ subspace can be represented by:

$$\begin{bmatrix} i_c^{\alpha*} \\ i_c^{\beta*} \\ i_c^c \end{bmatrix} = \frac{1}{(v_{sc}^\alpha)^2 + (v_{sc}^\beta)^2} \begin{bmatrix} v_{sc}^\alpha & v_{sc}^\beta \\ v_{sc}^\beta & -v_{sc}^\alpha \end{bmatrix} \begin{bmatrix} P_L^* \\ Q_L^* \end{bmatrix}. \quad (6)$$

The phase current references used in the optimization process are:

$$\begin{bmatrix} i_c^{a*} \\ i_c^{b*} \\ i_c^{c*} \end{bmatrix} = \underbrace{\sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix}}_{\mathbf{T}^{-1}} \begin{bmatrix} i_c^{\alpha*} \\ i_c^{\beta*} \\ 0 \end{bmatrix}. \quad (7)$$

3.2. Cost Function and Optimization Process

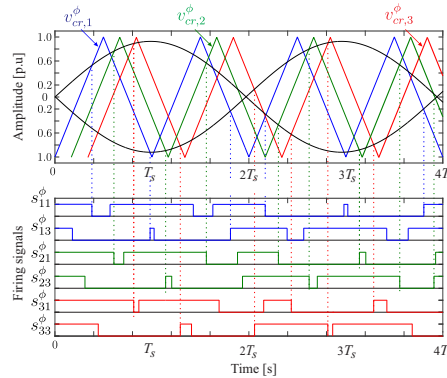
The proposed fixed switching frequency controller is based on the MPC approach and makes explicit use of an optimization process to minimize a definite cost function, represented by (8). The cost function evaluates the current tracking error in each sampling period using the prediction model and considers all possible firing signal combinations.

$$\begin{aligned} g^a &= \| i_c^{a*} - \hat{i}_c^a(k+1) \|^2, \\ g^b &= \| i_c^{b*} - \hat{i}_c^b(k+1) \|^2, \\ g^c &= \| i_c^{c*} - \hat{i}_c^c(k+1) \|^2. \end{aligned} \quad (8)$$

Considering $n_c = 3$ cells per phase connected in cascade, we need $2n_c = 6$ firing signals to control the output voltages (v_c^ϕ). This produces sixty-four ($\epsilon = 2^{2n_c} = 64$) firing signals to be evaluated in the optimization process. After evaluating the cost function for all possible combinations of firing signals, the optimization algorithm selects the optimum vector S_{opt}^ϕ for each firing signal of each cell and applies the optimal vector during a sampling period. The optimization process can be summarized in the pseudocode represented in Algorithm 1.

Algorithm 1 Pseudocode of the optimization process applied to the FSF-MPC current controller

1. Initialize $g_{opt}^a := \infty, g_{opt}^b := \infty, g_{opt}^c := \infty, \eta := 0$
2. Compute the current references (7).
3. **while** $\eta \leq \varepsilon$ **do**
4. $S_{\eta}^{\phi} \leftarrow S_{xy}^{\phi} \forall x \ \& \ y = 1, 2, 3$
5. Calculate the prediction currents (3).
6. Compute the cost function, (8).
7. **if** $g^a < g_{opt}^a$ **then**
8. $g_{opt}^a \leftarrow g^a, S_{opt}^a \leftarrow S_{\eta}^a$
9. **end if**
10. **if** $g^b < g_{opt}^b$ **then**
11. $g_{opt}^b \leftarrow g^b, S_{opt}^b \leftarrow S_{\eta}^b$
12. **end if**
13. **if** $g^c < g_{opt}^c$ **then**
14. $g_{opt}^c \leftarrow g^c, S_{opt}^c \leftarrow S_{\eta}^c$
15. **end if**
16. $\eta := \eta + 1$
17. **end while**
18. Compute the modulation signals (9).
19. Get the turn-on times of the firing signals according to Figure 3.
20. Apply the firing signals.

**Figure 3.** The PSM-PWM scheme for the CHB-based MMC phase ϕ .**3.3. Proposed PSM-PWM Strategy**

The classical model-based predictive control, after selecting the optimal vector $S_{\eta,opt}^{\phi}$, is applied during the whole sampling period producing an output voltage $v_{c,\eta,opt}^{\phi}$. This solution produces an unbalanced switching frequency, causing, in turn, unbalanced stress on the power devices.

The proposed controller uses a modulation stage based on a phase shift multicarrier pulse-width modulation approach. A triangular three phase-shifted carrier signal with the same frequency and magnitude are needed to obtain the turn-on times of the firing signals of each cell using the proposed PSM-PWM strategy. The two adjacent carrier signals are shifted by $180^\circ/3$. By comparing one specific carrier signal $v_{cr,i}^{\phi}$ with a pair of inverted sinusoidal modulation signals, we obtain the firing signals of s_{x1}^{ϕ} and s_{x3}^{ϕ} , as shown in

Figure 3. Note that the carrier frequency and the sampling frequency are the same, and the modulation signals are associated with the optimal phase voltages and are normalized between -1 and 1 , that is:

$$v_{cont}^{\phi} = \frac{v_{cM,opt}^{\phi}}{3v_{dc}}. \quad (9)$$

3.4. Theoretical Results

A parametric analysis was performed to evaluate the performance of the proposed controller. For that purpose, different sampling frequencies (from 15 kHz to 35 kHz in 1 kHz steps) and current amplitude references (from 1 A to 6 A in 0.5 A steps) were considered. The performance of the proposed controller was analyzed in steady-state operation, considering the mean square error phase current i_c^d tracking as a figure of merit. Figure 4a shows the parametric MSE evolution, where it is observed that at low reference current amplitudes, the mean square error levels remained practically invariant as a function of the sampling frequency variation (from 0.071 A for 15 kHz to 0.068 A for 35 kHz). However, as the reference current became higher, the efficiency of the controller in terms of the lower root mean square error improved. For the particular case of $i_c^d = 6$ A, the MSE was reduced from 1.107 A (for 15 kHz) to 0.085 A (for 35 kHz of sampling frequency). Figure 4b summarizes in a level curve the different MSE values obtained in the parametric analysis.

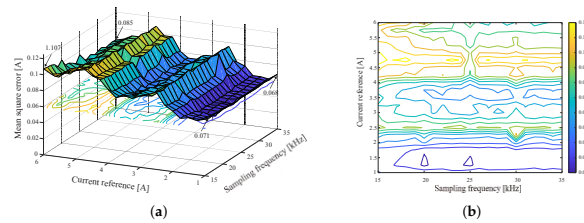


Figure 4. Phase current (i_c^d) tracking analysis after the change in reference amplitude from 1 A to 6 A and sampling frequency from 15 kHz to 35 kHz. (a) Parametric i_c^d mean square error evolution. (b) Level curves of the parametric MSE analysis.

4. Experimental Assessment

The proposed 7-level CHB-based MMC was validated through experimental results obtained by using a custom test bench, as shown in Figure 5. This converter was implemented using three cells per phase arranged in a cascade scheme. Each cell integrated four SiC-MOSFET semiconductor devices and was fed with an independent dc-link voltage. The dc-link voltages were implemented using independent linear dc sources, which ensured the balance in the dc-link level voltages of the multilevel converter. The 7-level converter was controlled by a real-time platform based on dSPACE MicroLabBox programmed using a MATLAB/Simulink environment considering a $T_s = 25 \mu s$ sampling time. The frequency at the grid side was 50 Hz, and the voltage was set to 310.2 V. The rest of the electrical parameters used for the controller were $v_{dc} = 33$ V, $R_f = 0.09 \Omega$, $L_f = 3$ mH, $R_L = 23.2 \Omega$, and $L_L = 55$ mH. The active power and current tracking measurements were performed with analogue meters and were used as a figure of merit to validate the proposed control strategy.

Initially, the 7-level CHB-based MMC was analyzed in an open-loop configuration. Figure 6 shows the 7 levels of the output voltage (v_c^d) and the load current (i_L^d) evolution at the output of the multilevel converter. Then, the FSF-MPC controller was evaluated in a closed-loop to analyze the current control's performance at the load side under transient conditions. Figure 7a shows the current tracking evolution when a reference amplitude changed from 0.5 A to 1 A. The result showed excellent and fast-tracking of its reference.

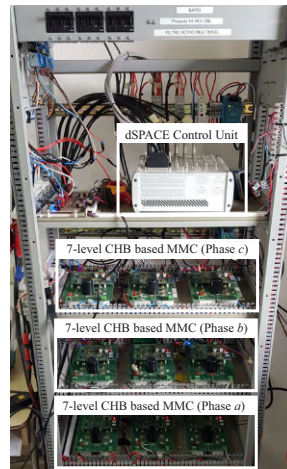


Figure 5. The 7-level CHB-based MMC experimental test bench including the dSPACE platform and the protection devices.

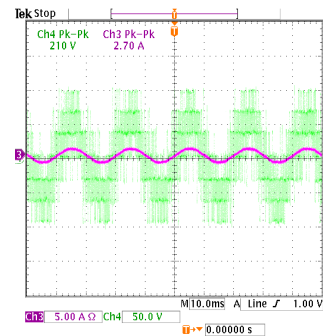


Figure 6. Voltage at the output of the 7-level CHB-based MMC (before the filter) and load current (i_L^a).

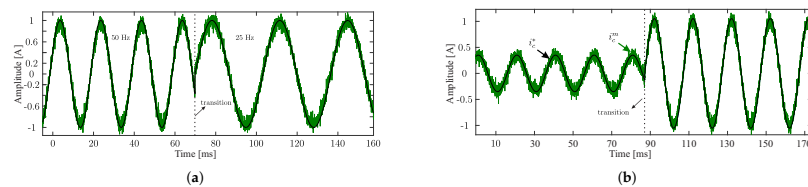


Figure 7. Phase current (i_c^a) tracking analysis under transient conditions. (a) Phase current (i_c^a) tracking analysis after the change in reference amplitude from 0.5 A to 1 A. (b) Phase current (i_c^a) tracking analysis after the change in reference frequency from 50 Hz to 25 Hz.

Then, the system's dynamic response was verified by measuring the output response when having a variation in the frequency of reference current from 50 Hz to 25 Hz. It can

be verified from Figure 7b that the current had the amplitude and frequency specified by the reference current, which shows the proper operation of the 7-level CHB-based MMC and the implemented current control. The mean square error (MSE) was around 0.08 A in both cases. Similar results were observed for phases *b* and *c* and are not been included for conciseness. On the other hand, the 7-level CHB-based MMC was evaluated from the point of view of active power control at the load side. In this test, a multi-step active power reference (P_L^*) was defined considering $Q_L^* = 0$ VAr. Figure 8 shows the results of the reactive power tracking. As shown, the active power applied to the load followed its reference. Finally, Figure 9a shows the simulation results of the load current total harmonic distortion (THD) profile. As observed from the results, the proposed controller provided low ripples as well as a good harmonics profile at the load current side (around 2.16%). The theoretical results are consistent with the harmonic profile obtained experimentally. According to Figure 9b, the experimental load side current THD was around 3.76 %. Note that an analytical comparison of the proposed control technique against other state-of-the-art methods will be not discussed in this paper and is beyond the scope of the article.

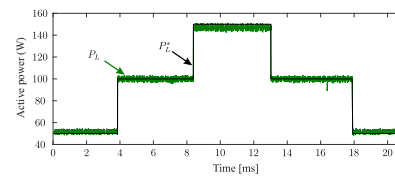


Figure 8. Multistep active power reference tracking analysis.

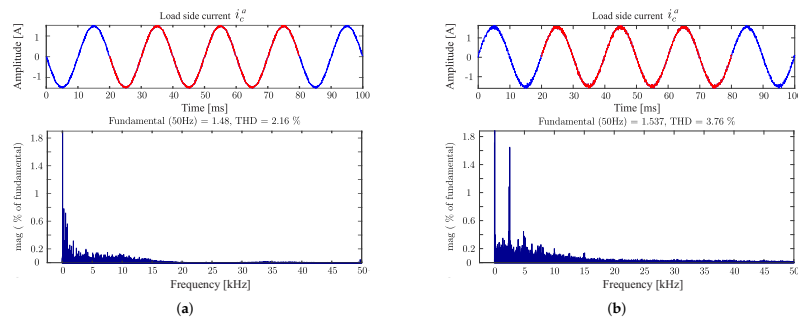


Figure 9. Load side phase current (i_c^a) THD analysis. (a) Simulation results. Load side current (upper) and THD measurements (lower). (b) Experimental results. Load side current (upper) and THD measurements (lower).

5. Conclusions

The paper described the implementation of a 7-level CHB-based MMC and implemented a model-based predictive control strategy. The feasibility and effectiveness of the overall system were investigated and validated through experimental results under steady-state and transient conditions. The controller used a phase shift multicarrier pulse-width modulation strategy. Among the advantages of the proposed FSF-MPC control strategy are: (a) the better harmonic profile of the load phase currents minimizing the total harmonic distortions at the load side; (b) good dynamics performance in terms of the MSE in the tracking reference currents. It can be noted that due to the simple nature of the implemented controller, it could be performed in any industrial application of a wide range of power.

Author Contributions: Conceptualization, R.G., J.P., A.R., L.C. and J.R.; methodology, R.G. and J.P.; software, A.R. and L.C.; validation, R.G., J.P. and A.R.; formal analysis, R.G., J.P., A.R., L.C. and J.R.; investigation, R.G., J.P., A.R., L.C. and J.R.; resources, R.G., J.P., A.R., L.C., and J.R.; data curation, R.G., J.P., A.R., L.C. and J.R.; writing—original draft preparation, R.G. and J.P.; writing—review and editing, R.G., A.R. and J.R.; visualization, R.G. and J.P.; project administration, R.G. and J.R.; funding acquisition, R.G. and J.R. All authors have read and agreed to the published version of the manuscript.

Funding: This research was funded through the Consejo Nacional de Ciencia y Tecnología (CONACYT)-Paraguay, Grant Number POSG16-05 and Grant 14-INV-096.

Conflicts of Interest: The authors declare no conflict of interest.

Abbreviations

The following abbreviations have been employed in this work:

AC	Alternating current
CHB	Cascade H-Bridge
FSF	Fixed switching frequency
IGBT	Isolated Gate Bipolar Transistors
MMC	Modular multilevel converter
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
MPC	Model-based predictive control
PCC	Point of common coupling
PSM-PWM	Phase shift multicarrier PWM
PWM	Pulse-width modulation
SiC	Silicon Carbide
THD	Total harmonic distortion
VSCs	Voltage source converters

Nomenclature

C_{dc}	dc-link capacitor
g_a, g_b, g_c	FSF-MPC cost functions
i_L^a, i_L^b, i_L^c	Load phase currents
i_c^a, i_c^b, i_c^c	Converter phase currents
$\hat{i}_c^a(k+1), \hat{i}_c^b(k+1), \hat{i}_c^c(k+1)$	Converter phase current predictions
i_{ca}, i_{cb}	MMC currents in the $\alpha - \beta$ subspace
$i_c^{a*}, i_c^{b*}, i_c^{c*}$	Converter phase current references
v_c^a, v_c^b, v_c^c	Converter phase voltages
n_c	Number of cells
P_c^*	Instantaneous active power reference
Q_c^*	Instantaneous reactive power reference
Q_L	Instantaneous reactive load power
T	Clarke's transformation matrix
x	Corresponding cell number
y	Switching device in each cell
T_s	Sampling time
v_{dc}	dc-link voltage
R_f	Filter resistance
L_f	Filter inductance
$S_{\eta, opt}^\phi$	Optimum vector
$v_{c, \eta, opt}^\phi$	Optimal voltage
$v_{cr, x}^\phi$	Carrier wave
v_{cont}^ϕ	Modulation signals

References

- Murillo-Yarce, D.; Rivera, M.; Restrepo, C.; Rodríguez, R.; Wheeler, P.W.; Zanchetta, P.; Mirzaeva, G. Sequential Predictive Current Control of a VSI with Common-Mode Voltage Reduction. In Proceedings of the 10th International Conference on Power Electronics, Machines and Drives (PEMD), Virtual/Online, 15–17 December 2020.
- Milev, K.; Yaramasu, V.; Dekka, A.; Kouro, S. Predictive control of multichannel boost converter and VSI-based six-phase PMSG wind energy systems with fixed switching frequency. In Proceedings of the 11th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC), Tehran, Iran, 4–6 February 2020; pp. 1–6.
- Abdelaziz, F.; Azzouz, Z.e.; Omari, A. Common mode voltage mitigation using a new modified model predictive control (mmpc) in a three phase voltage source inverter. In Proceedings of the 6th IEEE International Energy Conference (ENERGYCon), Tunis, Tunisia, 28 September–1 October 2020; pp. 93–97.
- Gil-González, W.; Escobar-Mejía, A.; Montoya-Giraldo, O. Model Predictive Direct Power Control Applied to Grid-Connected Voltage Source Inverters. In Proceedings of the 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), Kiel, Germany, 26–29 June 2020; pp. 610–614.
- Xu, J.; Soeiro, T.B.; Gao, F.; Chen, L.; Tang, H.; Bauer, P.; Dragičević, T. Carrier-based modulated model predictive control strategy for three-phase two-level VSIs. *Trans. Energy Convers.* **2021**, *36*, 1673–1687. [\[CrossRef\]](#)
- Rojas, D.; Rivera, M.; Toledo, S.; Wheeler, P. Predictive control techniques applied to a 2L-VSI. In Proceedings of the IEEE CHILEAN Conference on Electrical, Electronics Engineering, Information and Communication Technologies (CHILECON), Virtual, 6–9 December 2021; pp. 1–6.
- Rojas, D.; Rivera, M.; Muñoz, J.; Wheeler, P. Cascaded predictive control for a three-phase VSI with different cost functions. In Proceedings of the IEEE CHILEAN Conference on Electrical, Electronics Engineering, Information and Communication Technologies (CHILECON), Virtual, 6–9 December 2021; pp. 1–6.
- Xu, J.; Gao, F.; Soeiro, T.B.; Chen, L.; Tarisciotti, L.; Tang, H.; Bauer, P. Model Predictive Control for the Reduction of DC-link Current Ripple in Two-level Three-phase Voltage Source Inverters. In Proceedings of the 22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe), Virtual, 7–11 September 2020; p. P-1.
- Dabkara, M.; Gupta, Y.; Sharma, N.; Sharma, A. A Solar PV Standalone System with Predictive Current Controlled Voltage Source Inverter. In Proceedings of the 3rd International Conference on Emerging Technologies in Computer Engineering: Machine Learning and Internet of Things (ICETCE), Jaipur, India, 7–8 February 2020; pp. 1–6.
- Comparatore, L.; Renault, A.; Pacher, J.; Rodas, J.; Gregor, R. Finite Control Set Model Predictive Control Strategies for a Three-Phase Seven-level Cascade H-Bridge DSTATCOM. In Proceedings of the 7th International Conference on Renewable Energy Research and Applications (ICRERA), Istanbul, Turkey, 18–21 September 2018; pp. 779–784.
- Xu, Z.; Liu, Y.; Cao, B.; Liu, B.; Li, S. Research and Application of Compensation Characteristics of DSTATCOM under Unbalanced Load. In Proceedings of the 3rd Advanced Information Technology, Electronic and Automation Control Conference (IAEAC), Chongqing, China, 12–14 October 2018; pp. 806–810.
- Renault, A.; Rodas, J.; Comparatore, L.; Pacher, J.; Gregor, R. Modulated Predictive Current Control Technique for a Three-Phase Four-Wire Active Power Filter based on H-bridge Two-Level Converter. In Proceedings of the 53rd International Universities Power Engineering Conference (UPEC), Glasgow, UK, 4–7 September 2018; pp. 1–6.
- Kehl, Z.; Glasberger, T.; Peroutka, Z. Finite Control Set Model Predictive Control of Static Compensator. In Proceedings of the 28th International Symposium on Industrial Electronics (ISIE), Vancouver, BC, Canada, 12–14 June 2019; pp. 858–863.
- Renault, A.; Ayala, M.; Comparatore, L.; Pacher, J.; Gregor, R. Comparative Study of Predictive-Fixed Switching Techniques for a Cascaded H-Bridge Two level STATCOM. In Proceedings of the 53rd International Universities Power Engineering Conference (UPEC), Glasgow, UK, 4–7 September 2018; pp. 1–6.
- Pacher, J.; Rodas, J.; Gregor, R.; Rivera, M.; Renault, A.; Comparatore, L. Efficiency analysis of a modular H-bridge based on SiC MOSFET. *Taylor Francis Trans.* **2019**, *7*, 59–67. [\[CrossRef\]](#)
- Ipoum-Ngome, P.G.; Mon-Nzongo, D.L.; Flesch, R.C.C.; Song-Manguelle, J.; Wang, M.; Jin, T. Model-free predictive current control for multilevel voltage source inverters. *Trans. Ind. Electron.* **2020**, *68*, 9984–9997. [\[CrossRef\]](#)
- Vu, H.C.; Lee, H.H. Model-Predictive Current Control Scheme for Seven-Phase Voltage-Source Inverter With Reduced Common-Mode Voltage and Current Harmonics. *IEEE J. Emerg. Sel. Top. Power Electron.* **2020**, *9*, 3610–3621. [\[CrossRef\]](#)
- Rodríguez, J.; García, C.; Mora, A.; Flores-Bahamonde, F.; Acuna, P.; Novak, M.; Zhang, Y.; Tarisciotti, L.; Davari, S.A.; Zhang, Z.; et al. Latest Advances of Model Predictive Control in Electrical Drives—Part I: Basic Concepts and Advanced Strategies. *IEEE Trans. Power Electron.* **2022**, *37*, 3927–3942. [\[CrossRef\]](#)
- Rodríguez, J.; García, C.; Mora, A.; Davari, S.A.; Rodas, J.; Valencia, D.F.; Elmorshedy, M.; Wang, F.; Zuo, K.; Tarisciotti, L.; et al. Latest Advances of Model Predictive Control in Electrical Drives—Part II: Applications and Benchmarking With Classical Control Methods. *IEEE Trans. Power Electron.* **2022**, *37*, 5047–5061. [\[CrossRef\]](#)
- Milev, K.; Yaramasu, V.; Dekka, A.; Kouro, S.; Dragicevic, T.; Rodriguez, J. Modulated Model Predictive Torque and Power Control of Gearless PMSG Wind Turbines. In Proceedings of the 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), Dubrovnik, Croatia, 28 September–1 October 2020; pp. 352–357. [\[CrossRef\]](#)
- Gregor, R.; Renault, A.; Comparatore, L.; Pacher, J.; Rodas, J.; Gregor, D. Finite-states model predictive control with increased prediction horizon for a 7-level cascade h-bridge multilevel STATCOM. In Proceedings of the World Multi-Conference on Systemics, Cybernetics and Informatics, Orlando, Florida, USA, 5–8 July 2016; pp. 1–6.

22. Comparatore, L.; Renault, A.; Pacher, J.; Gregor, R.; Rodas, J.; Rivera, M. Model based predictive control with switcher of redundant vectors for a cascade h-bridge multilevel statcom. In Proceedings of the IEEE ANDESCON, Arequipa, Peru, 19–21 October 2016; pp. 1–4.
23. Guo, L.; Jin, N.; Gan, C.; Luo, K. Hybrid voltage vector preselection-based model predictive control for two-level voltage source inverters to reduce the common-mode voltage. *IEEE Trans. Ind. Electron.* **2019**, *67*, 4680–4691. [[CrossRef](#)]
24. Renault, A.; Pacher, J.; Comparatore, L.; Ayala, M.; Rodas, J.; Gregor, R. MPC with Space Vector Phase-Shift PWM (SV-PSPWM) Technique with Harmonic Mitigation Strategy for Shunt Active Power Filters Based on H-Bridge Multilevel Converter. *Front. Energy Res.* **2022**, *10*, 779108. [[CrossRef](#)]
25. Gregor, R.; Pacher, J.; Espinoza, A.; Renault, A.; Comparatore, L.; Ayala, M. Harmonics Compensation by Using a Multi-Modular H-Bridge-Based Multilevel Converter. *Energies* **2021**, *14*, 4698. [[CrossRef](#)]
26. Renault, A.; Ayala, M.; Pacher, J.; Comparatore, L.; Gregor, R.; Toledo, S. Current control based on space vector modulation applied to three-phase H-Bridge STATCOM. In Proceedings of the IEEE International Conference on Industrial Technology (ICIT), Buenos Aires, Argentina, 26–28 February 2020; pp. 1066–1070.
27. Gregor, R.; Pacher, J.; Renault, A.; Comparatore, L.; RODAS, J. Experimental Validation of the DSTATCOM Based on SiC-MOSFET Multilevel Converter for Reactive Power Compensation. *J. Syst. Cybern. Inform.* **2020**, *18*, 57–61.

ARTÍCULO 5

DISCRETE-TIME SLIDING MODE CONTROL FOR A SEVEN-LEVEL CASCADE H-BRIDGE CONVERTER

Discrete-Time Sliding Mode Current Control for a Seven-Level Cascade H-Bridge Converter

Leonardo Comparatore ^{1,*}, Magno Ayala ¹, Yassine Kali ², Jorge Rodas ¹, Julio Pacher ¹, Alfredo Renault ¹, Raúl Gregor ¹

¹ Laboratory of Power and Control Systems, Facultad de Ingeniería, Universidad Nacional de Asunción, Luque, 2060, Paraguay; lcomparatore@ing.una.py, mayala@ing.una.py, jrodas@ing.una.py, jpacher@ing.una.py, arenault@ing.una.py, rgregor@ing.una.py

² GRÉPCI Laboratory, École de Technologie Supérieure, Montreal, QC H3C 1K3, Canada; y.kali88@gmail.com

* Correspondence: lcomparatore@ing.una.py

Abstract: This paper deals with the implementation and performance analysis of discrete-time sliding mode (DTSM) current control applied to a seven-level cascade h-bridge converter to track three-phase reference currents for a reactive load. The converter output voltages are synthesised using a modulation scheme based on phase-shifted carrier modulation. Simulation and experimental tests have been added to demonstrate the performance of the proposed controller. At the same time, the effectiveness of the DTSM is verified under transient and steady-state conditions, respectively, by measuring the total harmonic distortion and the mean square error.

Keywords: Cascade H-bridge; Current control; Multilevel converter; Nonlinear control; Sliding mode control.

1. Introduction

Multilevel converters are very attractive for high-power motor drives and uninterruptible power system applications [1,2]. The main reason is that they offer low harmonic content [3], higher efficiency [4] and increased device utilisation at low modulation indices [5], among other features. Well-established topologies in the industrial and research area are Neutral-Point Clamped (NPC) [6,7], Flying Capacitor (FC) [8,9] and cascade H-bridge (CHB) [10,11]. The CHB converter, in particular, has the attractive feature of modularity and power scalability [12,13], voltage-level redundancies (or extra degrees of freedom) [14,15].

Considering the different applications of multilevel converters, the photovoltaic voltage (PV) generation system is one of the most applied [16]. In this particular manner and according to the different characteristics of CHB, it has become quite attractive to such applications [17–19]. At the same time, CHB topology can also regulate each *dc*-link voltage and, thus, calibrate the maximum power point tracking (MPPT) for each PV module. Therefore, the CHB converter is considered one of the best for PV generation systems [16,20].

From the point of view of applied controllers to CHB inverters, some are already presented in the literature. One of the most popular controllers are different variants of model predictive controllers [15,21–23]. On the other hand, sliding mode control (SMC) is a non-linear controller currently being applied to different systems and is mainly being studied in power electronics [24–26]. However, there is no work about SMC applied to CHB, especially the seven-level version.

The paper's primary focus is the implementation of the discrete-time sliding mode (DTSM) control applied to a seven-level CHB Converter, which could present many advantages in comparison to already published controllers. Therefore, simulation and experimental tests have been added to demonstrate the performance of this particular controller.

Citation: Discrete-time Sliding Mode Control for a Seven-level Cascade H-bridge Converter. *Energies* 2022, 1, 0. <https://doi.org/>

Received:

Accepted:

Published:

Publisher's Note: MDPI stays neutral with regard to jurisdictional claims in published maps and institutional affiliations.

Copyright: © 2022 by the authors. Submitted to *Energies* for possible open access publication under the terms and conditions of the Creative Commons Attribution (CC BY) license (<https://creativecommons.org/licenses/by/4.0/>).

At the same time, the effectiveness of the DTSM is verified under steady-state and transient conditions, respectively, by measuring mean square error (MSE) and total harmonic distortion (THD).

The manuscript is organised as follows: the topology description and mathematical model of the seven-level CHB are presented in Section 2. In Section 3, the DTSM controller is described. Section 4 shows the simulation and experimental results in steady-state and transient conditions for performance analysis of the DTSM. Finally, Section 5 summarises the conclusion.

2. Topology description and mathematical model

The three-phase seven-level CHB converter is shown in Figure 1. Each leg is composed of 3 identical H-bridge cells, which means that all dc -links voltages have the same values V_{dc} . The output voltage $v_{i\phi}$ of each cell depends on the states $s_{\phi ij}$ (0 $\rightarrow$ open and 1 $\rightarrow$ closed) of the four switching devices, as described by:

$$v_{i\phi} = (s_{\phi i1}s_{\phi i2} - s_{\phi i3}s_{\phi i4})V_{dc} \quad (1)$$

where i is the corresponding cell 1, 2 or 3, j the corresponding switching device 1, 2, 3 or 4 and ϕ the corresponding phase a , b or c . However, only switches 1 and 3 are used to control one cell since they are always complementary with switches 2 and 4, respectively, to prevent short-circuit on dc -links. In this way, $v_{i\phi}$ has only three possible values, as shown in Table 1.

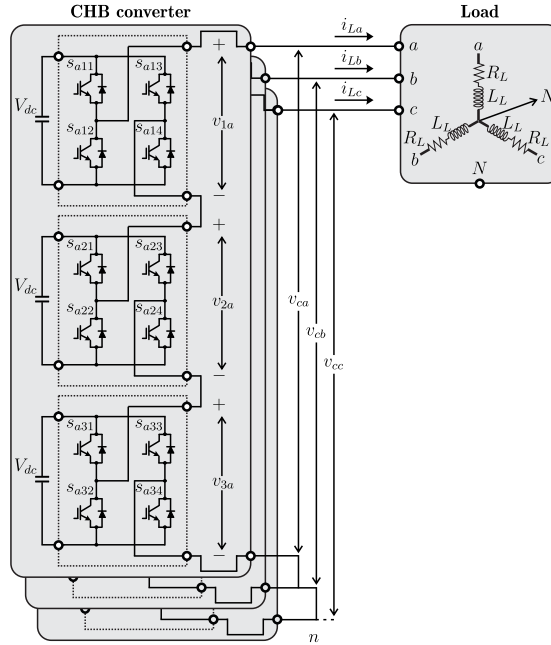


Figure 1. Three-phase reactive load (R_L - L_L) fed by a three-phase seven-level CHB.

Table 1. Possible voltages values for $v_{i\phi}$.

$s_{\phi i1}$	$s_{\phi i3}$	$s_{\phi i2} (= \bar{s}_{\phi i1})$	$s_{\phi i4} (= \bar{s}_{\phi i3})$	$v_{i\phi}$
0	0	1	1	0
0	1	1	0	$-V_{dc}$
1	0	0	1	$+V_{dc}$
1	1	0	0	0

The output voltage of the converter $v_{c\phi}$ can be obtained as the sum of the $v_{i\phi}$ voltages as follows:

$$v_{c\phi} = \sum_{i=1}^3 v_{i\phi} \quad (2)$$

and referring to Table 1 the seven possible values for $v_{c\phi}$ are: $-3V_{dc}$, $-2V_{dc}$, $-V_{dc}$, 0 , V_{dc} , $2V_{dc}$ and $3V_{dc}$

Considering the R_L - L_L load fed by the CHB converter as shown in Figure 1, the continuous model (for each phase) of the system is:

$$v_{c\phi} = R_L i_{L\phi} + L_L \frac{di_{L\phi}}{dt} \quad (3)$$

where the load currents are defined by $i_{L\phi}$ considering that ϕ includes the corresponding phase a , b or c .

From Equation (3), using forward Euler discretization:

$$i_{L\phi[k+1]} = \left(1 - \frac{R_L T_s}{L_L}\right) i_{L\phi[k]} + \frac{T_s}{L_L} v_{c\phi[k]} \quad (4)$$

where T_s is the sampling time and k identifies the actual discrete-time sample.

If state variables are defined by:

$$\begin{pmatrix} x_{1[k]} & x_{2[k]} & x_{3[k]} \end{pmatrix}^T = \begin{pmatrix} i_{La[k]} & i_{Lb[k]} & i_{Lc[k]} \end{pmatrix}^T \quad (5)$$

and the input and output variables by

$$\begin{pmatrix} u_{1[k]} & u_{2[k]} & u_{3[k]} \end{pmatrix}^T = \begin{pmatrix} v_{ca[k]} & v_{cb[k]} & v_{cc[k]} \end{pmatrix}^T \quad (6)$$

$$\begin{pmatrix} y_{1[k]} & y_{2[k]} & y_{3[k]} \end{pmatrix}^T = \begin{pmatrix} x_{1[k]} & x_{2[k]} & x_{3[k]} \end{pmatrix}^T \quad (7)$$

the state-space representation is obtained

$$\begin{pmatrix} x_{1[k+1]} \\ x_{2[k+1]} \\ x_{3[k+1]} \end{pmatrix} = \begin{pmatrix} a_1 & 0 & 0 \\ 0 & a_1 & 0 \\ 0 & 0 & a_1 \end{pmatrix} \begin{pmatrix} x_{1[k]} \\ x_{2[k]} \\ x_{3[k]} \end{pmatrix} + \begin{pmatrix} b_1 & 0 & 0 \\ 0 & b_1 & 0 \\ 0 & 0 & b_1 \end{pmatrix} \begin{pmatrix} u_{1[k]} \\ u_{2[k]} \\ u_{3[k]} \end{pmatrix} \quad (8)$$

$$\begin{pmatrix} y_{1[k]} \\ y_{2[k]} \\ y_{3[k]} \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} x_{1[k]} \\ x_{2[k]} \\ x_{3[k]} \end{pmatrix} \quad (9)$$

where the coefficients a_1 and b_1 of Equation (8) are defined according to the following equations:

$$a_1 = \left(1 - \frac{R_L T_s}{L_L}\right) \quad (10a)$$

$$b_1 = \frac{T_s}{L_L} \quad (10b)$$

3. Discrete-time sliding mode current control

In this section, the proposed controller, named DTSM, is presented. First, the design procedure is described, and then a stability analysis is proposed. Last, the convergence time for the system is estimated.

3.1. Design procedure

The synthesis control procedure consists of the following steps:

- Define the sliding surface.
- Satisfy the sliding condition by selecting the reaching law.

For the current tracking problem, the conventional discrete-time sliding surfaces are defined, for $i = 1, 2, 3$; as follows:

$$S_{i[k]} = e_{i[k]} = x_{i[k]}^* - x_{i[k]} \quad (11)$$

where $e_{i[k]}$ are the current tracking errors with $x_{i[k]}^*$ as the desired load currents (reference variables are represented through the superscript $*$).

To satisfy the sliding conditions:

$$S_{i[k]} = S_{i[k+1]} = 0 \quad (12)$$

the reaching law is chosen as:

$$S_{i[k+1]} = \Lambda S_{i[k]} - LT_s \text{sign}(S_{i[k]}) \quad (13)$$

where Λ is chosen between 0 and 1, while $L > 0$ and the sign is defined by:

$$\text{sign}(S_{i[k]}) = \begin{cases} 1, & \text{if } S_{i[k]} > 0 \\ 0, & \text{if } S_{i[k]} = 0 \\ -1, & \text{if } S_{i[k]} < 0 \end{cases} \quad (14)$$

Then, from Equations (11) and (13) we have:

$$e_{i[k+1]} = x_{i[k+1]}^* - x_{i[k+1]} = \Lambda e_{i[k]} - LT_s \text{sign}(e_{i[k]}) \quad (15)$$

Considering Equations (8) and (15) results in:

$$x_{i[k+1]}^* - a_1 x_{i[k]} - b_1 u_{i[k]} = \Lambda e_{i[k]} - LT_s \text{sign}(e_{i[k]}) \quad (16)$$

Then, resolving Equation (16) gives the control law for the load currents as follows:

$$u_{i[k]} = \frac{x_{i[k+1]}^* - a_1 x_{i[k]} - \Lambda e_{i[k]} + LT_s \text{sign}(e_{i[k]})}{b_1} \quad (17)$$

Figure 2 shows the DTSM control scheme for the CHB converter, where the control actions represented by Equation (17) are normalised between -1 and 1 and sent to a modulator to synthesise the output voltage of the CHB converter. The modulation stage consists of phase-shift carrier pulse width modulation (PSC-PWM) technique, considering the carrier signal amplitude equal to 1 and the carrier frequency (f_{cr}) equal to the sampling frequency.

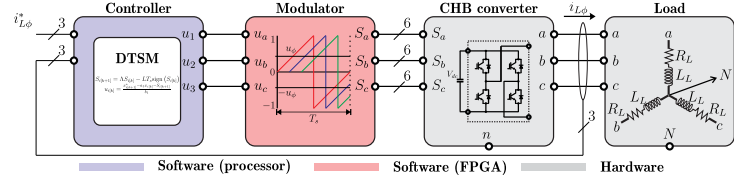


Figure 2. Block diagram of the DTSM current control method.

3.2. Stability Analysis

The existence of a quasi-sliding mode should be discussed to prove the stability of the closed-loop system. In other words, the system is stable if the following conditions hold for $i = 1, 2, 3$:

$$\begin{aligned} e_{i[k]} > \varepsilon &\Rightarrow -\varepsilon \leq e_{i[k+1]} < e_{i[k]} \\ e_{i[k]} < -\varepsilon &\Rightarrow e_{i[k]} < e_{i[k+1]} \leq \varepsilon \\ |e_{i[k]}| \leq \varepsilon &\Rightarrow |e_{i[k+1]}| \leq \varepsilon \end{aligned} \quad (18)$$

where $\varepsilon > 0$ depicts the bandwidth of the quasi-sliding mode. In this paper, we choose $\varepsilon = LT_s$. A simplified version of Equation (15) gives for $i = 1, 2, 3$:

$$e_{i[k+1]} = \Lambda e_{i[k]} - LT_s \text{sign}(e_{i[k]}) \quad (19)$$

1. Assuming that $e_{i[k]} > LT_s$ means that $e_{i[k]} > 0$, $\text{sign}(e_{i[k]}) = 1$ and:

$$\begin{aligned} e_{i[k+1]} &= \Lambda e_{i[k]} - LT_s \\ e_{i[k+1]} - e_{i[k]} &= (\Lambda - 1) e_{i[k]} - LT_s. \end{aligned} \quad (20)$$

since $(\Lambda - 1) < 0$, then $e_{i[k+1]} - e_{i[k]} < 0 \Rightarrow e_{i[k+1]} < e_{i[k]}$.
Furthermore, $-LT_s \leq e_{i[k+1]}$ can be written as:

$$\Lambda e_{i[k]} - LT_s \geq -LT_s. \quad (21)$$

Hence:

$$e_{i[k]} \geq 0. \quad (22)$$

which is true with the assumption made.

2. Now, assuming that $e_{i[k]} < -LT_s$ means that $e_{i[k]} < 0$ and $\text{sign}(e_{i[k]}) = -1$. Then, $e_{i[k]} < e_{i[k+1]}$ is similar to:

$$\begin{aligned} e_{i[k]} &< \Lambda e_{i[k]} + LT_s \\ (1 - \Lambda) e_{i[k]} &< LT_s \end{aligned} \quad (23)$$

which is always true for any positive value of L . In addition, we can rewrite $e_{i[k+1]} < LT_s$ as:

$$\Lambda e_{i[k]} + LT_s < LT_s. \quad (24)$$

which is true since $e_{i[k]} < 0$. Finally, the second condition of Equation (18) holds.

3. Now, let us assume that $|e_{i[k]}| \leq LT_s$, then:

- a. if $e_{i[k]} > 0$, then $|e_{i[k]}| \leq LT_s$ becomes:

$$0 < e_{i[k]} < LT_s. \quad (25)$$

Multiplying Equation (25) by Λ and adding $-LT_s$ to all the parts leads to:

$$\begin{aligned} -LT_s < e_{i[k+1]} < (\Lambda - 1)LT_s < LT_s \\ |e_{i[k+1]}| &\leq LT_s \end{aligned} \quad (26)$$

b. if $e_{i[k]} < 0$, then $|e_{i[k]}| \leq LT_s$ becomes: 107

$$-LT_s < e_{i[k]} < 0. \quad (27)$$

Again, by multiplying Equation (27) with Λ and adding LT_s to all the parts gives: 108

$$\begin{aligned} -LT_s < (\Lambda - 1)LT_s < e_{i[k+1]} < LT_s \\ |e_{i[k+1]}| &\leq \varepsilon \end{aligned} \quad (28)$$

Hence: 109

$$|e_{i[k+1]}| < \varepsilon = LT_s. \quad (29)$$

This implies that the third condition of Equation (18) is always true. 110

As a result, the conditions in Equation (18) are met, which proves the occurrence of a convergent quasi-sliding mode. Thus, the proposed DTSM is stable. 111
112

3.3. Convergence time 113

Let us suppose that $e_{i[0]} \neq 0$ and $\text{sign}(e_{i[0]}) = \text{sign}(e_{i[1]}) = \dots = \text{sign}(e_{i[k'_i+1]})$. 114

1. Firstly, assuming that $e_{i[0]} > 0$ and $e_{i[m]} > 0$ for all $m \leq (k'_i + 1)$ leads to: 115

$$\begin{aligned} e_{i[1]} &= \Lambda e_{i[0]} - LT_s \leq e_{i[0]} - LT_s \\ e_{i[2]} &\leq e_{i[1]} - LT_s \leq e_{i[0]} - 2LT_s \\ &\vdots \\ e_{i[m]} &\leq e_{i[m-1]} - LT_s \leq e_{i[0]} - mLT_s \\ &\leq |e_{i[0]}| - mLT_s. \end{aligned} \quad (30)$$

Hence, it is obvious that there exists a step $k'_i = \frac{|e_{i[0]}|}{LT_s}$ that ensures: 116

$$|e_{i[0]}| - k'_i LT_s = 0. \quad (31)$$

It follows that: 117

$$\begin{aligned} e_{i[k'_i+1]} &\leq |e_{i[0]}| - (k'_i + 1)LT_s \\ &< |e_{i[0]}| - k'_i LT_s = 0 \end{aligned} \quad (32)$$

which is contradictory to the fact that $e_{i[m]} > 0, \forall m \leq (k'_i + 1)$. 118

2. Firstly, assuming that $e_{i[0]} < 0$ and $e_{i[m]} < 0$ for all $m \leq (k'_i + 1)$ leads to: 119

$$\begin{aligned} e_{i[1]} &= \Lambda e_{i[0]} + LT_s \geq e_{i[0]} + LT_s \\ e_{i[2]} &\geq e_{i[1]} + LT_s \geq e_{i[0]} + 2LT_s \\ &\vdots \\ e_{i[m]} &\geq e_{i[m-1]} + LT_s \geq e_{i[0]} + mLT_s \\ &\geq -|e_{i[0]}| + mLT_s \end{aligned} \quad (33)$$

Thus, it is obvious that $k'_i = \frac{|e_{i[0]}|}{LT_s}$ verifies: 120

$$-|e_{i[0]}| + k'_i LT_s = 0. \quad (34)$$

It follows that:

$$\begin{aligned} e_{i[k'_i+1]} &\geq -|e_{i[0]}| + (k'_i + 1)LT_s \\ &> -|e_{i[0]}| + k'_i LT_s = 0 \end{aligned} \quad (35)$$

which is contradictory to the fact that $e_{i[m]} < 0, \forall m \leq (k'_i + 1)$.

This concludes that each current will reach its desired reference within at most $k'_i + 1$ steps, where for $i = 1, 2, 3$:

$$k'_i = \frac{|e_{i[0]}|}{LT_s} \quad (36)$$

4. Simulation and Experimental Results

The performance of the DTSM controller is analysed in steady-state and transient conditions. For steady-state condition, the DTSM technique behaviour is studied using a reference amplitude $i_{L\phi}^* = 1$ A and a reference frequency $f^* = 50$ Hz. For transient conditions, the analysis is performed as follows. On the one hand, after a change in the reference amplitude from 0.5 A to 1 A (with a constant reference frequency equal to 50 Hz). And, on the other, after a change in the reference frequency, from 50 Hz to 100 Hz (with constant reference amplitude and equal to 1 A). Simulation and experimental results are analysed in terms of MSE obtained between reference and measured load currents and THD of the CHB output voltages and load currents. MSE is obtained as follows:

$$MSE(i_{L\phi}) = \sqrt{\frac{1}{N} \sum_{j=1}^N (i_{L\phi}^* - i_{L\phi})^2} \quad (37)$$

where N is the number of samples. While THD is obtained as follows:

$$THD(\Psi_\phi) = \sqrt{\frac{1}{\Psi_{\phi 1}^2} \sum_{i=2}^N \Psi_{\phi i}^2} \quad (38)$$

where $\Psi_{\phi 1}$ corresponds to the fundamental variable (voltage or current) whereas $\Psi_{\phi i}$ is the harmonic variable (multiple of the fundamental variable).

4.1. Simulation results

Numerical integration based on first-order Euler's algorithm has been computed to the progress of the proposed controller. MATLAB/Simulink R2018b simulations have been performed in order to verify the feasibility of the DTSM control law given by Equation (17), considering the simulation parameters listed in Table 2.

Table 2. Simulation parameters description.

Parameter	Symbol	Value	Unit
dc-link voltage	V_{dc}	30	V
Load resistance	R_L	72.2	Ω
Load inductance	L_L	10	mH
Sampling frequency	f_s	9.76	kHz
Simulation step	—	5.12	μs
Gain	λ	0.001	—
Gain	L	10	—

Figure 3 shows simulation results for phase a in steady-state condition. Figure 3(a) shows the time-evolution of the load current i_{La} and current reference i_{La}^* . Figure 3(b) presents the control action $u_1 = v_{ca}^*$ and CHB output voltage v_{ca} . Figures 3(c) and 3(d) denote a portion of samples (two cycles) used for the computation of the MSE and THD parameters. Hence, $N = 5860$ in Equations (37) and (38). Figure 3(c) also illustrates the dynamic behaviour of the current tracking error with an MSE value of 0.03829 A. Figure 3(e) presents the fast Fourier transform analysis of the load current i_{La} with a THD value of 3.52 %. At the same time, Figure 3(f) presents the fast Fourier transform analysis of the CHB output voltage v_{ca} with a THD value of 35.80 %. Similar simulation results in steady-state condition were obtained for phases b and c , and Table 3 summarises the values obtained for THD and MSE parameters.

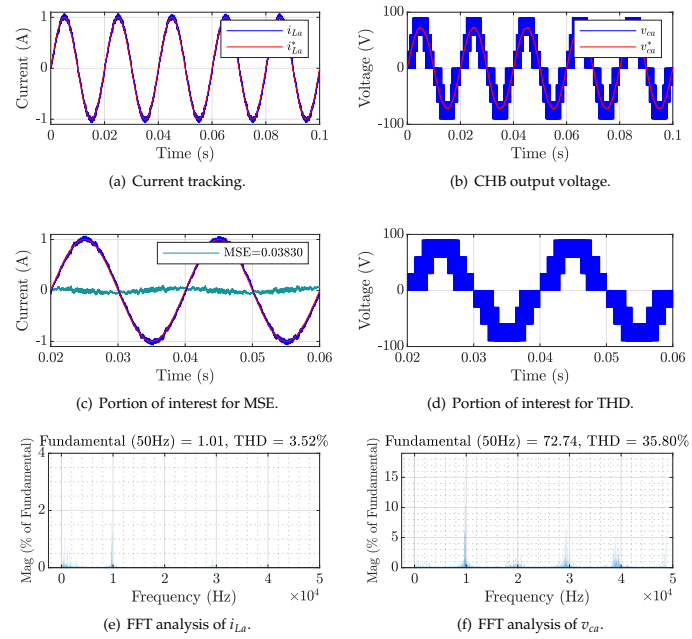


Figure 3. Simulation results for phase a in steady-state condition.

Table 3. Simulation results for in steady-state condition.

Parameter	Phase a	Phase b	Phase c
MSE ($i_{L\phi}$)	0.03829 A	0.03864 A	0.03819 A
THD ($i_{L\phi}$)	3.52 %	3.52 %	3.57 %
THD ($v_{c\phi}$)	35.80 %	35.77 %	36.02 %

Figure 4 shows simulation results for phase a in transient conditions. Figure 4(a) shows the transient response of the load current i_{La} when a sudden change in the amplitude reference from 0.5 A to 1 A at $t = 0.03$ s is applied. Figure 4(c) demonstrates the control action $u_1 = v_{ca}^*$ value and CHB output voltage v_{ca} variation when the reference amplitude current changes. Figure 4(b) also presents the transient response of the load current i_{La} , for the case of a sudden change in the reference frequency, from 50 Hz to 100 Hz at $t = 0.03$ s.

Figure 4(d) demonstrates the control action $u_1 = v_{ca}^*$ value and the CHB output voltage v_{ca} variation when the reference frequency changes. Figures 4(e) and 4(f) denote a portion of samples (two cycles) used for the computation of the MSE parameter. Hence, $N = 5860$ in Equation (37). The current tracking error behaviour for both cases is illustrated in Figures 4(e) (MSE value of 0.03713 A) and 4(f) (MSE value of 0.06109 A). Similar simulation results in transient conditions were obtained for phases b and c , showing a fast dynamic response during the transient.

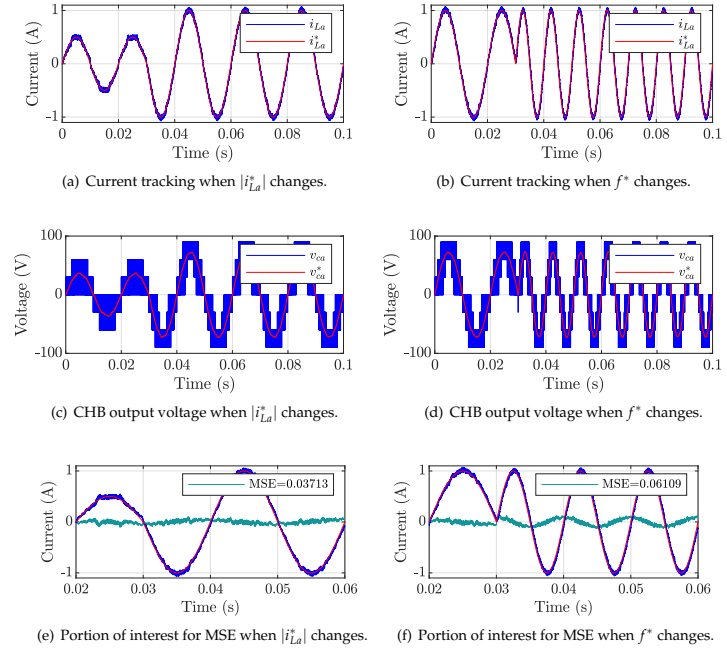


Figure 4. Simulation results for phase a in transient condition.

Figure 5 shows the simulation results for phase a in the presence of parametric uncertainties, varying the value of the load (R_L equal to 48.13Ω) and keeping the reference amplitude at 1 A and the reference frequency at 50 Hz. The value of R_L has also been maintained equal to 72.2Ω in Equation (17). Figure 5(a) shows the time-evolution of the load current i_{La} and current reference i_{La}^* . Figure 5(b) presents the control action $u_1 = v_{ca}^*$ and CHB output voltage v_{ca} . Figures 5(c) and 5(d) denote a portion of samples (two cycles) used for the computation of the MSE and THD parameters. Hence, $N = 5860$ in Equations (37) and (38). Figure 3(c) also illustrates the dynamic behaviour of the current tracking error with an MSE value of 0.24383 A. Figure 5(e) presents the fast Fourier transform analysis of the load current i_{La} with a THD value of 3.70 %. At the same time, Figure 5(f) presents the fast Fourier transform analysis of the CHB output voltage v_{ca} with a THD value of 43.28 %. Similar simulation results in steady-state condition were obtained for phases b and c , and Table 4 summarises the values obtained for THD and MSE parameters.

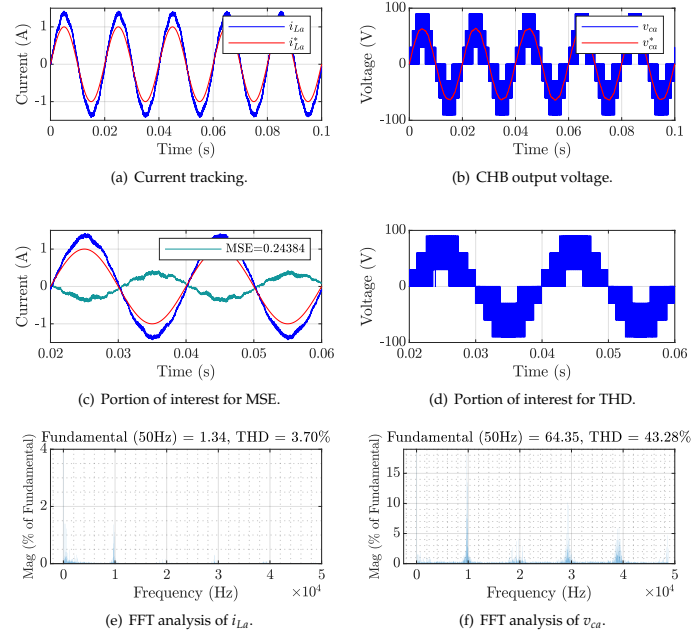


Figure 5. Simulation results for phase *a* in presence of parametric uncertainties.

Table 4. Simulation results for phase *a* in presence of parametric uncertainties.

Parameter	Phase <i>a</i>	Phase <i>b</i>	Phase <i>c</i>
MSE (i_{La})	0.24383 A	0.24364 A	0.24438 A
THD (i_{La})	3.70 %	3.66 %	3.77 %
THD (v_{ca})	43.28 %	43.32 %	43.28 %

4.2. Experimental Results

For the experimental tests of the DTSM control described in Section 3, the test equipment, shown in Figure 6, is examined to validate its effectiveness, employing an AC variable load bank as R_L (it can vary from 1 kW to 20 kW). The other electrical and control parameters are the same as described in Table 2. The Seven-level CHB converter is based on CAS120M12BM2 series SiC-MOSFET half-bridge modules and nine independent voltage *dc* sources. A dSPACE MicroLabBox DS1201 control unit and Simulink version 9.5, has been used to implement the DTSM control technique. RTI FPGA programming block-set version 3.9.3 and Vivado 2019.2 have been used to implement the digital modulator on the dSPACE FPGA platform. Normalization is done between -128 and +127, because the carrier signals (sawtooth) are formed from signed 8-bit digital counters. The choice of a *n*-bits counter and a sampling period of T_s μ s, establishes a step of $T_s/2^n$ μ s for each counter, i.e. the carrier signal must fit exactly in one sampling period of the controller. Another requirement is that $T_s/2^n$ μ s must be a multiple of the FPGA clock (10 ns). With the choice of $T_s = 102.4$ μ s, a step of 0.4 μ s results for each counter. Current sensors CS60-100L series have been used for the experimental measurements. Finally, the acquired results through the Tektronix

TDS3034C series digital oscilloscope are analysed through MATLAB/Simulink R2018b code.

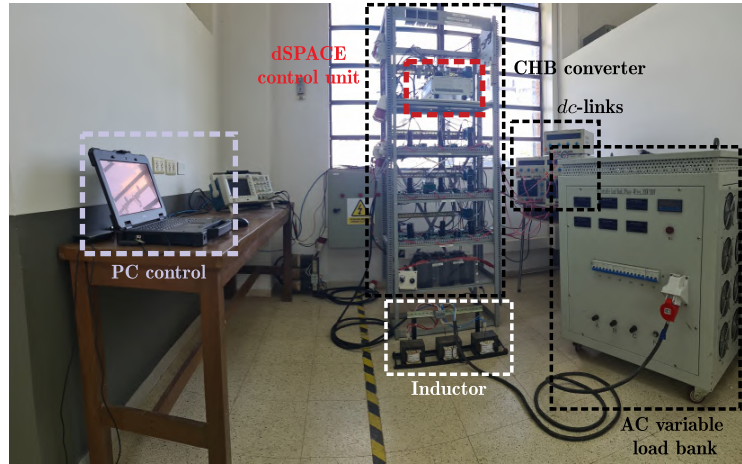


Figure 6. Experimental test equipment.

Figures 7 and 8 show the experimental results for phase a in steady-state condition and a load of 2 kW as R_L . Figures 8(a) and 8(b) denote a portion of samples (two cycles) used for the computation of the MSE and THD parameters. Hence, $N = 6000$ in Equations (37) and (38). Figure 8(a) also illustrates the dynamic behaviour of the current tracking error with an MSE value of 0.17022 A. Figure 8(c) presents the fast Fourier transform analysis of the load current i_{La} with a THD value of 24.34 %. At the same time, Figure 8(d) presents the fast Fourier transform analysis of the CHB output voltage v_{ca} with a THD value of 77.14 %. Similar simulation results in steady-state condition were obtained for phases b and c , and Table 5 summarises the values obtained for THD and MSE parameters.

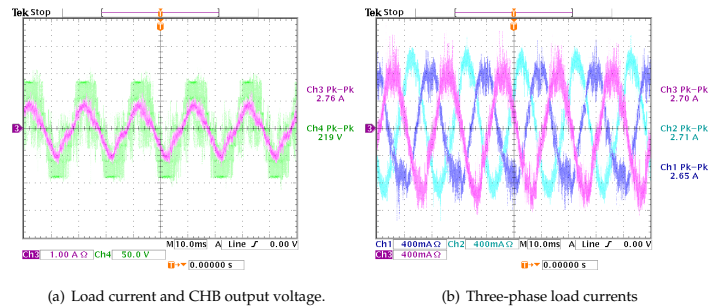


Figure 7. Load currents and CHB output voltage in steady-state condition.

Figures 9 and 10 show the experimental results for phase a in transient state conditions. Figure 9(a) shows the transient response of the load current i_{La} and the CHB output voltage v_{ca} when a sudden change in the amplitude reference from 0.5 A to 1 A is applied. Figure 9(b) also presents the transient response of the load current i_{La} and the CHB output

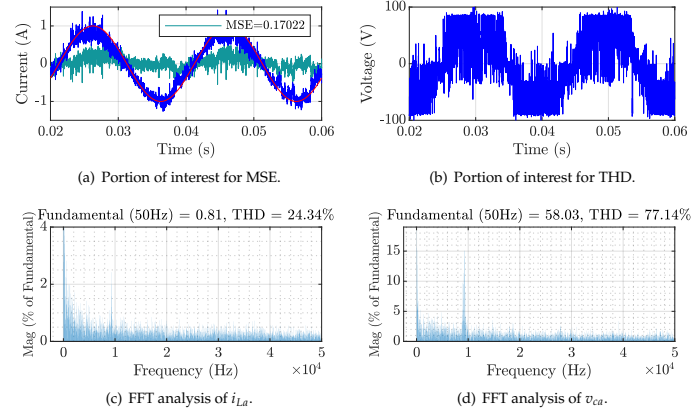


Figure 8. Experimental results for phase *a* in steady-state condition.

Table 5. Experimental results in steady-state condition.

Parameter	Phase <i>a</i>	Phase <i>b</i>	Phase <i>c</i>
MSE ($i_{L\phi}$)	0.17022 A	0.17697 A	0.17940 A
THD ($i_{L\phi}$)	24.34 %	24.77 %	25.94 %
THD ($v_{c\phi}$)	77.14 %	76.43 %	75.27 %

voltage v_{ca} , for the case of a sudden change in the reference frequency, from 50 Hz to 100 Hz. Figures 10(a) and 10(b) denote a portion of samples (two cycles) used for the computation of the MSE parameter. Hence, $N = 6000$ in Equation (37). The current tracking error behaviour for both cases is illustrated in Figures 10(a) (MSE value of 0.19473 A) and 10(b) (MSE value of 0.18343 A). Similar experimental results in transient conditions were obtained for phases *b* and *c*, showing a fast dynamic response during the transient.

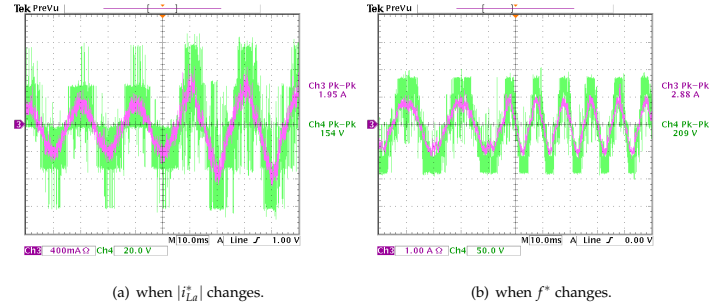


Figure 9. Load current and CHB output voltage in transient condition.

Figure 11(a) and 12 show the experimental results for phase *a* in the presence of parametric uncertainties. Experimental tests were carried out by varying the load value (3 kW as R_L) and keeping the reference amplitude at 1 A and the reference frequency at 50 Hz. Table 6 summarises the values obtained for THD and MSE parameters.

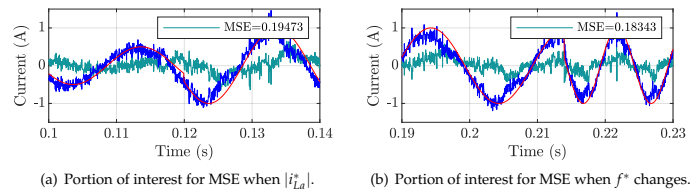


Figure 10. Experimental results for phase a in transient condition.

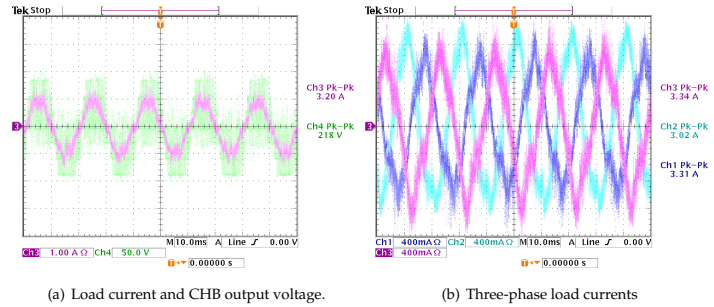


Figure 11. Load currents and CHB output voltage in presence of parametric uncertainties.

5. Conclusions

A real-time implementation of a Discrete-time sliding mode control in combination with a modulation scheme based on phase-shifted carrier modulation was applied to a seven-level CHB converter based on SiC-MOSFET half-bridge modules. Simulation and experimental results have shown that Discrete-time Sliding Mode Control applied to seven-level CHB converter has a good performance in transient and steady-state conditions. This latter can be verified in terms of mean square error of current tracking (less than 0.18 A, according to experimental results) and total harmonic distortion of voltage output (less than 86%, according to experimental results). However, a high harmonic content can be observed in the load current (up to 25%, according to experimental results), mainly due to the chattering phenomenon. Additionally, the results confirm that the proposed controller is robust against load parameter variations (a slight increase in the THD of the output voltage due to the need to synthesise a low voltage to maintain the same reference current amplitude) and exhibits a fast transient response. Future work may include comparative studies between proposed and conventional control methods or non-linear controllers.

Author Contributions: Conceptualization, L.C., Y.K., J.P., A.R., J.R. and R.G.; methodology, L.C. and J.P. software, L.C. and J.P.; validation, L.C., J.P. and A.R.; formal analysis, L.C., Y.K., J.P., A.R., J.R. and R.G.; investigation, L.C., J.P., A.R., Y.K., M.A., J.R. and R.G.; resources, L.C., J.P., A.R., M.A., J.R. and R.G.; data curation, L.C., J.P., A.R., J.R. and R.G.; writing, original draft preparation, L.C. and M.A.; writing, review and editing, L.C., M.A. and J.R.; visualization, L.C. and J.P.; project administration, R.G., and J.R.; funding acquisition, R.G. and J.R.

Funding: This research has been funded through the Consejo Nacional de Ciencia y Tecnología (CONACYT)-Paraguay, Grant Number POSG16-05.

Conflicts of Interest: The authors declare no conflict of interest.

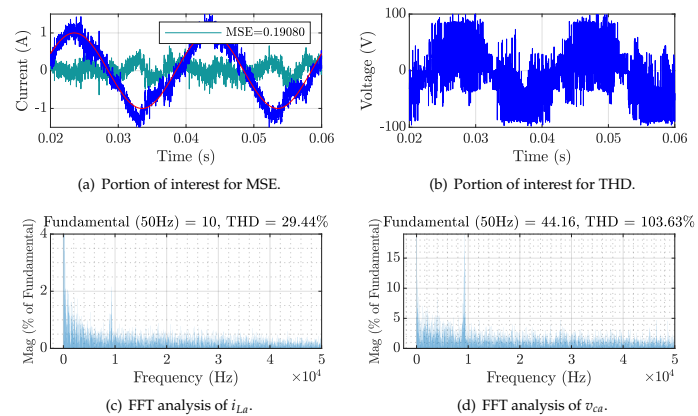


Figure 12. Experimental results for phase *a* in presence of parametric uncertainties.

Table 6. Experimental results in presence of parametric uncertainties.

Parameter	Phase <i>a</i>	Phase <i>b</i>	Phase <i>c</i>
MSE ($i_{L\phi}$)	0.14629 A	0.14954 A	0.14383 A
THD ($i_{L\phi}$)	20.37 %	20.77 %	21.12 %
THD ($v_{c\phi}$)	103.63 %	104.94 %	105.47 %

Abbreviations

The abbreviations used in this document are listed below:

CHB	Cascade H-Bridge
DTSM	Discrete-time sliding mode
FC	Flying Capacitor
MSE	Mean square error
MPPT	Maximum power point tracking
NPC	Neutral-Point Clamped
PSC-PWM	Phase-shift carrier pulse width modulation
PV	Photovoltaic voltage
SMC	Sliding mode control
THD	Total harmonic distortion

References

- Bhagwat, P.M.; Stefanovic, V.R. Generalized Structure of a Multilevel PWM Inverter. *IEEE Trans. Ind. Appl.* **1983**, *IA-19*, 1057–1069. <https://doi.org/10.1109/TIA.1983.4504335>.
- Mhiesan, H.; Umuhoza, J.; Mordi, K.; Farnell, C.; Mantooth, H.A. Evaluation of 1.2 kV SiC MOSFETs in multilevel cascaded H-bridge three-phase inverter for medium-voltage grid applications. *Chinese J. Electr. Eng.* **2019**, *5*, 1–13. <https://doi.org/10.23919/CJEE.2019.000007>.
- Carrara, G.; Gardella, S.; Marchesoni, M.; Salutari, R.; Sciutto, G. A new multilevel PWM method: a theoretical analysis. *IEEE Trans. Power Electron.* **1992**, *7*, 497–505. <https://doi.org/10.1109/63.145137>.
- Tolbert, L.M.; Peng, F.Z.; Habetler, T.G. Multilevel converters for large electric drives. *IEEE Trans. Ind. Appl.* **1999**, *35*, 36–44. <https://doi.org/10.1109/28.740843>.
- Tolbert, L.M.; Peng, F.Z.; Habetler, T.G. Multilevel PWM methods at low modulation indices. *IEEE Trans. Power Electron.* **2000**, *15*, 719–725. <https://doi.org/10.1109/63.849042>.
- Nabae, A.; Takahashi, I.; Akagi, H. A New Neutral-Point-Clamped PWM Inverter. *IEEE Trans. Ind. Appl.* **1981**, *IA-17*, 518–523. <https://doi.org/10.1109/TIA.1981.4503992>.

7. Jayakumar, V.; Chokkalingam, B.; Munda, J.L. A Comprehensive Review on Space Vector Modulation Techniques for Neutral Point Clamped Multi-Level Inverters. *IEEE Access* **2021**, *9*, 112104–112144. <https://doi.org/10.1109/ACCESS.2021.3100346>. 263
8. Huang, J.; Corzine, K.A. Extended operation of flying capacitor multilevel inverters. *IEEE Trans. Power Electron.* **2006**, *21*, 140–147. <https://doi.org/10.1109/TPEL.2005.861108>. 264
9. Kampitsis, G.; Batzelis, E.I.; Mitcheson, P.D.; Pal, B.C. A Clamping-Circuit-Based Voltage Measurement System for High-Frequency Flying Capacitor Multilevel Inverters. *IEEE Trans. Power Electron.* **2022**, *37*, 12301–12315. <https://doi.org/10.1109/TPEL.2022.3174062>. 265
10. Rodriguez, J.; Lai, J.S.; Peng, F.Z. Multilevel inverters: a survey of topologies, controls, and applications. *IEEE Trans. Ind. Electron.* **2002**, *49*, 724–738. <https://doi.org/10.1109/TIE.2002.801052>. 266
11. Rodriguez, J.; Bernet, S.; Wu, B.; Pontt, J.O.; Kouro, S. Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives. *IEEE Trans. Ind. Electron.* **2007**, *54*, 2930–2945. <https://doi.org/10.1109/TIE.2007.907044>. 267
12. Teodorescu, R.; Blaabjerg, F.; Pedersen, J.K.; Cengceli, E.; Enjeti, P.N. Multilevel inverter by cascading industrial VSI. *IEEE Trans. Ind. Electron.* **2002**, *49*, 832–838. <https://doi.org/10.1109/TIE.2002.801069>. 268
13. Galván, L.; Gómez, P.J.; Galván, E.; Carrasco, J.M. Optimization-Based Capacitor Balancing Method with Selective DC Current Ripple Reduction for CHB Converters, 2022. <https://doi.org/10.3390/en15010243>. 269
14. Rodriguez, J.; Franquelo, L.G.; Kouro, S.; Leon, J.I.; Portillo, R.C.; Prats, M.A.M.; Perez, M.A. Multilevel Converters: An Enabling Technology for High-Power Applications. *Proc. IEEE* **2009**, *97*, 1786–1817. <https://doi.org/10.1109/JPROC.2009.2030235>. 270
15. Chan, R.; Kwak, S. Improved Finite-Control-Set Model Predictive Control for Cascaded H-Bridge Inverters, 2018. <https://doi.org/10.3390/en11020355>. 271
16. Mao, W.; Zhang, X.; Hu, Y.; Zhao, T.; Wang, F.; Li, F.; Cao, R. A Research on Cascaded H-Bridge Module Level Photovoltaic Inverter Based on a Switching Modulation Strategy, 2019. <https://doi.org/10.3390/en12101851>. 272
17. Vazquez, S.; Leon, J.I.; Carrasco, J.M.; Franquelo, L.G.; Galvan, E.; Reyes, M.; Sanchez, J.A.; Dominguez, E. Analysis of the Power Balance in the Cells of a Multilevel Cascaded H-Bridge Converter. *IEEE Trans. Ind. Electron.* **2010**, *57*, 2287–2296. <https://doi.org/10.1109/TIE.2009.2034679>. 273
18. Pérez Mayo, Á.; Galarza, A.; López Barriuso, A.; Vadillo, J. A Scalable Control Strategy for CHB Converters in Photovoltaic Applications, 2022. <https://doi.org/10.3390/en15010208>. 274
19. Elsanabary, A.I.; Konstantinou, G.; Mekhilef, S.; Townsend, C.D.; Seyedmahmoudian, M.; Stojcevski, A. Medium Voltage Large-Scale Grid-Connected Photovoltaic Systems Using Cascaded H-Bridge and Modular Multilevel Converters: A Review. *IEEE Access* **2020**, *8*, 223686–223699. <https://doi.org/10.1109/ACCESS.2020.3044882>. 275
20. Pan, Y.; Sangwongwanich, A.; Yang, Y.; Blaabjerg, F. A Phase-Shifting MPPT to Mitigate Interharmonics From Cascaded H-Bridge PV Inverters. *IEEE Trans. Ind. Appl.* **2021**, *57*, 3052–3063. <https://doi.org/10.1109/TIA.2020.3000969>. 276
21. Baidya, R.; Aguilera, R.P.; Acuña, P.; Vazquez, S.; Mouton, H.d.T. Multistep Model Predictive Control for Cascaded H-Bridge Inverters: Formulation and Analysis. *IEEE Trans. Power Electron.* **2018**, *33*, 876–886. <https://doi.org/10.1109/TPEL.2017.2670567>. 277
22. Gregor, R.; Pacher, J.; Renault, A.; Comparatore, L.; Rodas, J. Model Predictive Control of a Modular 7-Level Converter Based on SiC-MOSFET Devices—An Experimental Assessment. *Energies* **2022**, *15*, 1–11. <https://doi.org/DOI>. 278
23. He, T.; Wu, M.; Lu, D.D.C.; Song, K.; Zhu, J. Model Predictive Sliding Control for Cascaded H-Bridge Multilevel Converters With Dynamic Current Reference Tracking. *IEEE J. Emerg. Sel. Top. Power Electron.* **2022**, *10*, 1409–1421. <https://doi.org/10.1109/JESTPE.2021.3053300>. 279
24. Sabzehgar, R.; Roshan, Y.M.; Fajri, P. Modelling and sliding-mode control of a single-phase single-stage converter with application to plug-in electric vehicles. *IET Power Electron.* **2019**, *12*, 620–626. <https://doi.org/https://doi.org/10.1049/iet-pel.2018.5664>. 280
25. Kali, Y.; Ayala, M.; Rodas, J.; Saad, M.; Doval-Gandoy, J.; Gregor, R.; Benjelloun, K. Time Delay Estimation Based Discrete-Time Super-Twisting Current Control for a Six-Phase Induction Motor. *IEEE Trans. Power Electron.* **2020**, *35*, 12570–12580. <https://doi.org/10.1109/TPEL.2020.2995773>. 281
26. Rodas, J.; Gonzalez-Prieto, I.; Kali, Y.; Saad, M.; Doval-Gandoy, J. Recent Advances in Model Predictive and Sliding Mode Current Control Techniques of Multiphase Induction Machines. *Front. Energy Res.* **2021**, *9*, 1–22. <https://doi.org/10.3389/fenrg.2021.729034>. 282



LABORATORIO DE SISTEMAS DE
Potencia y Control